



UNIVERSITAT DE BARCELONA



**Projecte fi de carrera
ENGINYERIA EN ELECTRÒNICA**

Facultat de Física

**PRPOCÉS DE DISSENY D'UN REGULADOR DE
VELOCITAT D'UN MOTOR ASÍNCRON
MITJANÇANT L'EQUIP DE DESENVOLUPAMENT
*PXI DE NI***

Barcelona, 14 de juliol del 2005

Autor: Andreu Sanuy Charles

Director: Manel Puig i Vidal

Realitzat a: Departament d'Electrònica. UB

Índex

1. Introducció.....	11
1.1. Objectius.....	11
1.2. Estructura i metodologia de la memòria	13
2. Antecedents i anàlisi del mercat	14
2.1. Estat de la situació	14
2.2. Evolució històrica del mercat.....	15
2.3. Estat de l'art.....	16
2.4. Sectors als que es dirigeix.....	19
2.5. Perspectives de futur	19
2.6. Entorn del producte.....	20
2.7. Fonts d'informació.....	21
3. Normativa i aspectes legals	22
3.1. Normativa General:.....	22
3.2. Normativa específica:	23
4. Enginyeria de concepció	24
4.1. Eines utilitzades en l'equip de disseny.	26
4.1.1. Mòdul de simulació	27
4.1.2. Mòdul hardware.....	29
4.2. Estudi de solucions.....	39
4.3. Solució proposada	55
5. Enginyeria de detall.....	58
5.1. Configuració de l'equip de disseny.....	58
5.1.1. Equip de disseny hardware	58
5.1.2. Equip de disseny software	64
5.2. Configuració del equip de disseny	68
5.3. Adaptació del equip a l'aplicació del regulador	69
5.3.1. Dinamo:.....	69
5.3.2. Sensor Hall:	70
5.3.3. Encoder:.....	72
5.3.4. Senyals de control del <i>driver</i>	73
5.4. Implementació de l'aplicació	75
5.4.1. Etapa 1. Simulació de la planta en llaç obert. SW+SW	76
5.4.2. Etapa 2. Resposta de la planta en llaç obert. HW+HW	83
5.4.3. Etapa 3. Obtenció del model teòric de la planta	84

5.4.4.	Etapa 4. Simulació del regulador amb una configuració del sistema en laç tancat. SW+HW	87
5.4.5.	Etapa 5. Implementació del regulador en hardware real mitjançant la FPGA de l'equip de disseny. HW+HW	93
6.	<i>Viabilitat tècnica</i>	101
6.1.	Equip de disseny	101
6.1.1.	Equip de disseny hardware	101
6.1.2.	Equip de disseny software	102
6.2.	Aplicació a realitzar	104
6.3.	Debilitats i fortaleeses	105
6.3.1.	Fortaleeses del sistema	105
6.3.2.	Debilitats del sistema	105
7.	<i>Cronograma d'execució</i>	106
8.	<i>Pressupost</i>	108
9.	<i>Conclusions</i>	110
10.	<i>Bibliografia</i>	112
11.	<i>Annex 1. Esquemàtic i PCB</i>	113
12.	<i>Annex 2. Codi Matlab de simulació</i>	118

Índex de figures

Figura 1.	<i>Esquema del procés de disseny de diagrama en 'V'</i>	<i>11</i>
Figura 2.	<i>Gràfic representatiu del procés de disseny d'un producte</i>	<i>15</i>
Figura 3.	<i>Driver de la casa control techniques amb una tarja de comunicació RS-485</i>	<i>17</i>
Figura 4.	<i>Gràfica de potència respecte velocitat màxima de gir, per a motors asíncrons de la marca Siemens</i>	<i>17</i>
Figura 5.	<i>Taula d'especificacions tècniques, d'un encoder incremental de la marca Baurgmer</i>	<i>18</i>
Figura 6.	<i>Software de parametrizació i monitorització d'una planta determinada de la marca Mitsubishi</i>	<i>19</i>
Figura 7.	<i>Característiques tècniques d'un acoblament per a un motor d'un eix de 19mm amb la corresponent imatge</i>	<i>20</i>
Figura 8.	<i>Configuració en llaç tancat del sistema format pel regulador i el motor.....</i>	<i>24</i>
Figura 9.	<i>Conjunt del sistema en llaç tancat, format pel regulador i la planta</i>	<i>24</i>
Figura 10.	<i>Configuració del sistema en llaç tancat, format pel regulador, la planta i el sensor</i>	<i>25</i>
Figura 11.	<i>Representació del procés de disseny corresponen a les etapes de configuració en llaç obert i tancat</i>	<i>25</i>
Figura 12.	<i>Representació de cada etapa del procés de disseny sobre el diagrama en 'V'</i>	<i>26</i>
Figura 13.	<i>Representació de la comunicació entre els diferents elements de l'equip de disseny i l'aplicació a controlar</i>	<i>27</i>
Figura 14.	<i>Exemple de Simulink d'un regulador d'un motor controlat pel parell.....</i>	<i>28</i>
Figura 15.	<i>Exemple de PLECS d'un circuit inversor alimentat amb tensió trifàsica, per a un motor asíncron</i>	<i>29</i>
Figura 16.	<i>xassís de bus PXI de 8 bancs.....</i>	<i>29</i>
Figura 17.	<i>Diagrama de blocs del xassís.....</i>	<i>30</i>
Figura 18.	<i>Control remot amb MXI-4.....</i>	<i>30</i>
Figura 19.	<i>Tarja d'adquisició de senyals dinàmiques model PXI-4472B</i>	<i>31</i>
Figura 20.	<i>Tarja d'e/s reconfigurable model PXI-7831R.....</i>	<i>32</i>
Figura 21.	<i>Tarja d'e/s multifunció d'alta resolució model PXI-6281M.....</i>	<i>33</i>
Figura 22.	<i>SCB-68</i>	<i>34</i>
Figura 23.	<i>SHC68-68-RMIO,SHC68-68-EPM</i>	<i>34</i>

Figura 24.	<i>Tarja d'e/s digitals industrial PXI-6528</i>	35
Figura 25.	<i>SCB-100</i>	36
Figura 26.	<i>SH100-100-F</i>	36
Figura 27.	<i>PXI-8421/2</i>	37
Figura 28.	<i>PXI-8464/1</i>	38
Figura 29.	<i>Esquema representatiu del sistema i les corresponents senyals d'e/s</i>	39
Figura 30.	<i>Sistema en configuració en llaç tancat, juntament amb els senyals d'e/s i el senyal d'error</i>	39
Figura 31.	<i>Classificació dels diferents tipus de motors</i>	41
Figura 32.	<i>Funcionament del motor de corrent continua</i>	41
Figura 33.	<i>Motor de corrent continua de la marca Crouzet</i>	42
Figura 34.	<i>Interior del motor de tipus Universal</i>	42
Figura 35.	<i>Motor universal de la marca Bosch</i>	43
Figura 36.	<i>Motor síncron de la marca Phipips</i>	44
Figura 37.	<i>Detall del rotor i l'estator del motor d'inducció asíncron de gàbia d'esquirol</i>	44
Figura 38.	<i>Motor Asíncron de la marca ABB</i>	45
Figura 39.	<i>Esquema dels diferents tipus de drivers per a motors Universals</i>	46
Figura 40.	<i>Esquema del driver del control de fase amb PWM</i>	47
Figura 41.	<i>Driver per control de fase amb PWM</i>	47
Figura 42.	<i>Esquemàtic del driver per un motor síncron</i>	48
Figura 43.	<i>Driver d'un motor síncron</i>	48
Figura 44.	<i>Esquemàtic del driver per motors asíncrons amb control de fase en A.C.</i>	49
Figura 45.	<i>Esquemàtic del driver tipus inverter per motors asíncrons</i>	49
Figura 46.	<i>Driver de tipus inverter de la marca Mitsubishi</i>	50
Figura 47.	<i>Accessoris pel driver de la sèria E500 de Mitsubishi</i>	50
Figura 48.	<i>Funcionament del sensor de tipus Dinamo</i>	51
Figura 49.	<i>Dinamo de la marca Radio Energie</i>	51
Figura 50.	<i>Funcionament del sensor de tipus encoder</i>	52
Figura 51.	<i>Característiques del discs i els senyals del sensor de tipus encoder</i>	52
Figura 52.	<i>Encoder incremental de la marca Hengstler</i>	53
Figura 53.	<i>Esquema d'un sensor de corrent de tipus Hall</i>	53
Figura 54.	<i>Gràfica de corrent d'entrada respecte tensió de sortida del sensor Hall</i>	54

Figura 55.	<i>Sensor de corrent d'efecte hall de la marca Lem</i>	<i>54</i>
Figura 56.	<i>Esquema del sistema amb la solució proposada.....</i>	<i>55</i>
Figura 57.	<i>Circuit equivalent del motor trifàsic d'inducció asíncron per cada fase</i>	<i>56</i>
Figura 58.	<i>Esquema del driver de tipus inverter de la marca Mitsubishi sèrie E-500... </i>	<i>57</i>
Figura 59.	<i>Imatge d'un equip de disseny PXI</i>	<i>58</i>
Figura 60.	<i>Logotip de l'estàndard PXI</i>	<i>59</i>
Figura 61.	<i>Controlador de xassís</i>	<i>59</i>
Figura 62.	<i>Mòduls PXI-8336, PXI-4472B, PXI-7831R, PXI-6281M.....</i>	<i>60</i>
Figura 63.	<i>Mòduls PXI-6528, PXI-8421, PXI-8464.....</i>	<i>62</i>
Figura 64.	<i>Blocs de connexió de la sèrie SCB.....</i>	<i>62</i>
Figura 65.	<i>Detall de la secció del cable model SHC68-68-EPM</i>	<i>63</i>
Figura 66.	<i>Cables de connexió</i>	<i>64</i>
Figura 67.	<i>Exemple d'una màquina d'estats en l'editor de diagrames d'estat del State Diagram Toolkit.....</i>	<i>65</i>
Figura 68.	<i>Esquema del divisor de tensió</i>	<i>69</i>
Figura 69.	<i>Esquema del sistema amb el sensor del tipus dinamo.....</i>	<i>70</i>
Figura 70.	<i>Gràfica obtinguda en la mesura del corrent en les tres fases del motor mitjançant sensors hall.....</i>	<i>71</i>
Figura 71.	<i>Esquema del sistema amb els sensors del tipus sensor hall.....</i>	<i>71</i>
Figura 72.	<i>Esquema, diagrama de bloc i taula de funcions de receptor RS-422 AM26LS32AM</i>	<i>72</i>
Figura 73.	<i>Foto Placa (bloc del encoder + receptor diferencial).....</i>	<i>73</i>
Figura 74.	<i>Esquema del Pull-Up de les sortides digitals de la tarja PIX-6528</i>	<i>73</i>
Figura 75.	<i>Esquemàtic del circuit optoacobrador 4N35.....</i>	<i>74</i>
Figura 76.	<i>Foto Placa total.....</i>	<i>74</i>
Figura 77.	<i>Diagrama en V, corresponent al procés de disseny de l'aplicació d'un regulador per a un motor trifàsic asíncron</i>	<i>76</i>
Figura 78.	<i>Esquema representatiu de la simulació de la planta en llaç obert</i>	<i>76</i>
Figura 79.	<i>Esquemàtic de PLCES del circuit inversor del driver, juntament amb el motor asíncron ASM</i>	<i>77</i>
Figura 80.	<i>Esquema d'un inversor trifàsic</i>	<i>78</i>
Figura 81.	<i>Circuit equivalent a una fase del motor asíncron</i>	<i>78</i>
Figura 82.	<i>Paràmetres de configuració del motor.....</i>	<i>79</i>
Figura 83.	<i>Circuit generador d'impulsos desfassats 120°</i>	<i>79</i>

Figura 84.	Conjunt dels sis senyals de comandament del circuit inversor del driver	80
Figura 85.	Senyal trifàsic generat pel circuit inversor del driver	80
Figura 86.	Finestra de selecció dels paràmetres de simulació.....	81
Figura 87.	Circuit que determina el temps del període en funció de l'amplitud del senyal d'entrada.....	81
Figura 88.	Esquema del circuit equivalent del driver	82
Figura 89.	Resposta de la planta simulada a un estímul del tipus esglaó d'amplitud 2,5V	82
Figura 90.	Esquema de la configuració de la planta en llaç obert amb el sensor corresponent a una dinamo i un ajust del senyal per software (K'). Estímul de tipus Esglaó.	83
Figura 91.	Diagrama de blocs del circuit que genera un senyal del tipus Esglaó cap a la planta i en captura la seva resposta	83
Figura 92.	Gràfica de la resposta de la planta en configuració de llaç obert a un estímul del tipus Esglaó de 2,5V d'amplitud	84
Figura 93.	Diagrama de blocs del mètode d'estimació paramètric ARX.....	85
Figura 94.	Diagrama de blocs de programa en LabVIEW amb el que s'ha estimat el model teòric de la planta del sistema	86
Figura 95.	Funció de transferència de la planta obtinguda a partir dels mètodes d'estimació paramètrics.....	87
Figura 96.	Esquema de la simulació en llaç tancat del regulador i el model teòric de la planta.....	87
Figura 97.	Gràfica de la resposta del sistema en llaç tancat amb un regulador arbitrari i el model teòric de la planta	88
Figura 98.	Representació dels pols i zeros del sistema en llaç tancat del model teòric de la planta.....	89
Figura 99.	Diagrama de blocs del sistema en llaç tancat Funció de transferència de la planta amb el regulador en llaç tancat	90
Figura 100.	Resposta desitjada del sistema per a uns requeriments de comportament corresponents a: $M_p = 10\%$ i $T_s = 0,2s$.....	90
Figura 101.	Gràfica de la resposta del sistema del regulador amb el model teòric complet de la planta	91
Figura 102.	Gràfica corresponent ala resposta a un esglaó de la planta real amb el regulador simulat amb LabVIEW.....	93
Figura 103.	Representació interna del nombres de la FPGA respecte les tensions d'e/s	94
Figura 104.	Diagrama de blocs del regulador de la FPGA.....	95

<i>Figura 105. Configuració corresponent al sistema en llaç tancat del regulador de la FPGA</i>	<i>96</i>
<i>Figura 106. Diagrama de blocs del programa host del regulador de la FPGA, part 1</i>	<i>97</i>
<i>Figura 107. Estructura tipus case del bucle principal del programa Host en l'estat False.</i>	<i>97</i>
<i>Figura 108. Estructura de successos del programa host del regulador.....</i>	<i>98</i>
<i>Figura 109. Diagrama de blocs del programa host del regulador de la FPGA, part 1</i>	<i>98</i>
<i>Figura 110. Resposta del sistema del regulador PID en la FPGA sobre la planta real... </i>	<i>99</i>

Índex de taules

Taula 1.	Especificacions del controlador de sistemes model NI PXI-PCI8336	31
Taula 2.	Especificacions de la tarja d'adquisició de senyals dinàmics model NI PXI-4472B	31
Taula 3.	Especificacions de la tarja d'e/s reconfigurable model NI PXI-7831R	32
Taula 4.	Especificacions de la tarja d'e/s multifuncions d'alta resolució model NI PXI-6281M	33
Taula 5.	Especificacions de la tarja d'e/s industrial model NI PXI-6528	35
Taula 6.	Especificacions de la tarja de comunicació sèrie RS-485 NI PXI-8421/2 ...	37
Taula 7.	Especificacions de la tarja de comunicació sèrie CAN model NI PXI-8464/1	38
Taula 8.	Característiques tècniques del motor de continua Crouzet	42
Taula 9.	Referència i preu del motor de corrent contínua	42
Taula 10.	Característiques tècniques del motor universal	43
Taula 11.	Referència i preu del motor universal	43
Taula 12.	Característiques tècniques del motor síncron	44
Taula 13.	Referència i preu del motor síncron	44
Taula 14.	Característiques tècniques del motor asíncron	45
Taula 15.	Referència i preu del motor asíncron	45
Taula 16.	Característiques tècniques del driver per conctorl de fase amb PWM	47
Taula 17.	Referència i preu del driver per control de fase amb PWM	47
Taula 18.	Característiques tècniques del driver d'un motor síncron	48
Taula 19.	Referència i preu del driver d'un motor síncron	48
Taula 20.	Característiques tècniques del driver de tipus inverter	50
Taula 21.	Referència i preu del driver de tipus inverter i les accessoris de filtre i teclat	50
Taula 22.	Referència, característiques i preu del sensor del tipus Dinamo	51
Taula 23.	Característiques tècniques de l'encoder incremental	53
Taula 24.	Referència i preu de d'un encoder incremental	53
Taula 25.	Característiques tècniques del sensor de corrent d'efecte hall	54
Taula 26.	Referència i preu del sensor hall de corrent	54
Taula 27.	Característiques tècniques dels models d'E/S reconfigurables	61

<i>Taula 28.</i>	<i>Repercussió dels guanys del regulador en funció dels paràmetres de resposta del sistema</i>	<i>93</i>
<i>Taula 29.</i>	<i>Característiques tècniques de l'equip de disseny hardware</i>	<i>102</i>
<i>Taula 30.</i>	<i>Requeriments del sistema de desenvolupament.....</i>	<i>103</i>
<i>Taula 31.</i>	<i>Especificacions tècniques del motor d'inducció asíncron trifàsic</i>	<i>104</i>
<i>Taula 32.</i>	<i>Especificacions tècniques del driver de tipus inverter de 0,75 Kw</i>	<i>104</i>
<i>Taula 33.</i>	<i>Cronograma d'execució</i>	<i>107</i>
<i>Taula 34.</i>	<i>Pressupost.....</i>	<i>109</i>

1. Introducció

1.1. Objectius

En aquest projecte de final de carrera s'han diferenciats dos objectius principals diferents on es tractaran per separat cada un d'ells.

El primer objectiu, és el muntatge d'un sistema per al control del cicle de disseny i test d'un producte. Per a fer-ho es seguirà un procés de disseny corresponent al procés de diagrama en 'V', on s'aniran passant de sistemes simulats amb software a sistemes implementats amb hardware com es mostra en la figura 1.

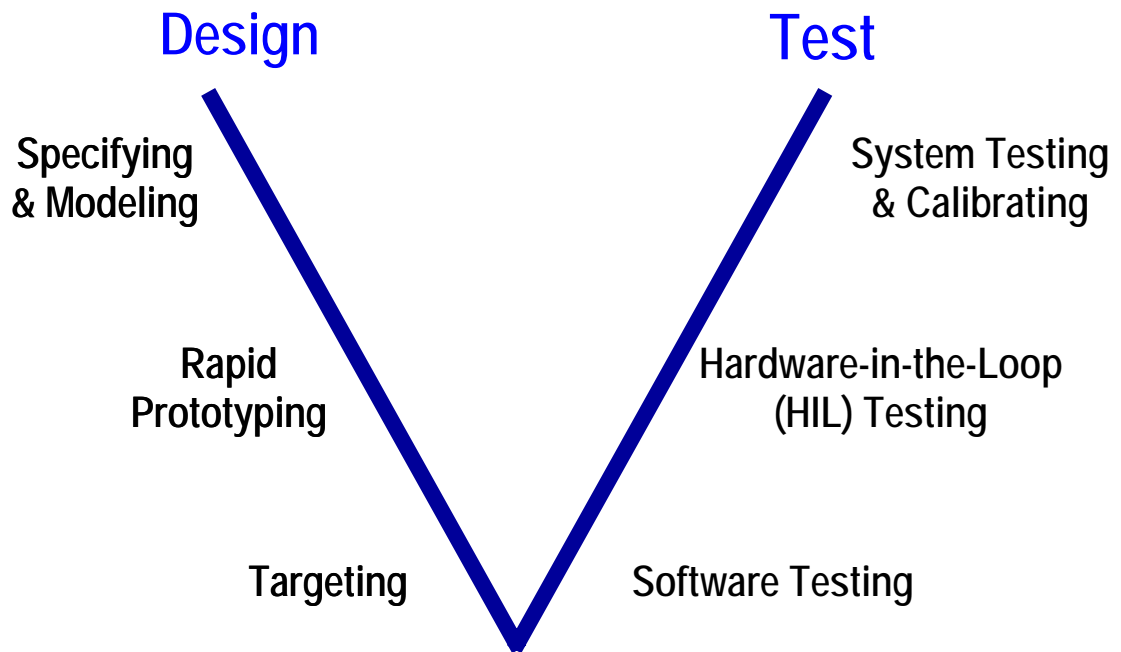
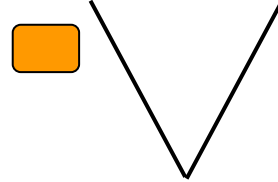


Figura 1. Esquema del procés de disseny de diagrama en 'V'

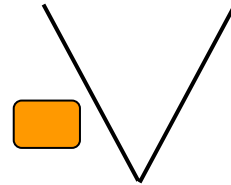
Per tal de seguir el procés correcte per al disseny i test de productes, serà necessari un equip amb una sèrie de característiques determinades, tant hardware com software. En primer lloc, serà necessari un software que permeti una ràpida i versàtil creació de simulacions i interacció amb sistemes d'entrada/sortida. I en segon lloc, un hardware que tingui una gran varietat d'entrades/sortides, tant digitals com analògiques i que sigui capaç d'implementar sistemes de hardware reconfigurable, amb la finalitat de poder executar el producte o el seu entorn mitjançant hardware real. Aquest hardware ha de ser perfectament accessible pel software del primer apartat. Una altra característica del hardware, és que sigui "portable" en certa manera, això permetrà no estar lligats a un lloc de treball, si el producte ho requereix.

El segon objectiu principal, serà el disseny d'un controlador per a un tipus de motor determinat, seguint els passos del cicle de disseny marcat pel procés de disseny del diagrama en 'V'. Per això, s'han definit els següents objectius parcials:

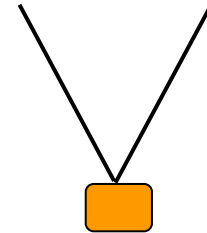
- Determinar el tipus de motor més adient, juntament amb el corresponent *driver* si s'escau.
- Fer un estudi de l'adquisició de dades amb diversos tipus de sensors, analitzar pros i contres.



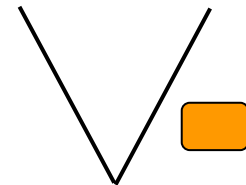
- Modelitzar el conjunt *driver*, motor i sensor.
- Anàlisi del sistema modelitzat enllaç obert.
- Anàlisi del sistema real enllaç obert.



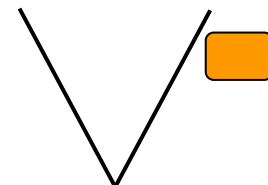
- Identificació del model del motor, *driver* i sensor.



- Realitzar un control mitjançant el model del motor i *driver* a partir de la funció de transferència obtinguda en l'apartat anterior. Obtenir els paràmetres que configuren el controlador.
- Aplicar el control al motor real i *driver*, fent una extracció i una posterior comparació del model real del bloc format del motor i el *driver*. Comprovar el controlador amb el nou model de motor i *driver*.



- Realitzar el programa en l'entorn de programació *LabVIEW* del controlador corrent sobre la *FPGA*, actuant sobre el motor real, per tal d'efectuar un testeig del sistema corrent en un hardware real.



1.2. Estructura i metodologia de la memòria

Aquest projecte final de carrera s'ha desenvolupat en dos parts. En primer lloc, s'ha definit l'equip necessari per al disseny, s'ha fet el muntatge d'aquest. S'ha adaptat per al disseny del controlador del motor i finalment, s'ha realitzar del disseny d'aquest controlador.

La memòria del projecte, s'ha estructurat en 9 capítols, que són els següents:

- Capítol 2. Antecedents i anàlisi de mercat: En aquest capítol es comentarà en primer lloc quina és la situació actual dels controladors dels motors. Després es descriurà de manera breu la evolució històrica. A continuació s'enumeraran els sectors als que va dirigit i les perspectives de futur. Finalment es comentarà l'entorn del producte.
- Capítol 3. Normativa i aspectes legals: es comenta quina és la normativa aplicable als motors, ja sigui relacionada amb la seguretat de l'usuari, com els aspectes mediambientals.
- Capítol 4. Enginyeria de concepció: en aquest capítol s'expliquen les diferents alternatives possibles per implementar el sistema i l'opció final que s'ha adoptat.
- Capítol 5. Enginyeria de detall: S'explica en detall el funcionament del sistema i com s'ha dissenyat. Primer es comenta la configuració de l'equip de disseny i l'adaptació d'aquest al disseny del controlador per al motor. En el següent capítol es comenta la simulació del sistema a nivell de software i l'evolució cap a un disseny amb hardware seguint les regles d'un procés de disseny.
- Capítol 6. Viabilitat tècnica: es presenten les especificacions tècniques de l'equip. També es fa un estudi sobre les debilitats i fortaleces del disseny.
- Capítol 7. Cronograma d'execució: s'explica quan s'ha portat a terme cada una de les etapes del sistema i la seva durada.
- Capítol 8. Pressupost: es presenta el cost del sistema que s'ha desenvolupat.
- Capítol 9. Conclusions: en aquest capítol es fa un resum dels objectius assolits.

2. Antecedents i anàlisi del mercat

En aquest capítol es parla en primer lloc, de la situació actual dels reguladors per a motors i com afecten aquests a la resposta final d'un sistema determinat, en quan a especificacions i cost de desenvolupament. Després, es comenta quin és l'entorn del producte, i es citen alguns enllaços d'interès, relacionats amb els elements que formen part de la planta que son el *driver*, que gestiona els corrent que alimenten el motor, el motor que acciona el gir del seu estator, en la que la velocitat d'aquest estator, serà l'element a regular, i el sensor que proporcionarà informació sobre la velocitat de gir del motor.

2.1. Estat de la situació

Fins al moment, en el disseny de productes, no s'ha seguit una metodologia determinada. Per tant, a nivell experimental es podria dir que aquest projecte de final de carrera és el primer que segueix una metodologia determinada en el disseny d'un producte. El producte a dissenyar, serà un regulador per al control d'un motor determinat. Aquest regulador tindrà uns requisits de comportament que s'aniran introduint durant el procés de disseny.

Per a la realització d'aquest producte, serà necessari disposar d'un equip de disseny, capaç de simular i testejar el producte en tot moment. L'equip escollit, és un equip de *National Instruments*, dotat amb tecnologia molt novedosa tant a nivell software com a nivell hardware. Capaç de complir tots els requisits tant de simulació com de testeig, inclòs a nivell de hardware, ja que incorpora una un mòdul de hardware reconfigurable del tipus FPGA per tal de testejar el producte en hardware real. Pel que fa al software de l'equip, s'ha escollit el paquet de software *LabVIEW* de *National Instruments*, ja que permet una perfecta interacció amb la part hardware i altre tipus de software de simulació de sistemes, com son el *Matlab Simulink* i *PLECS* (Piece-wise Linear Electrical Circuit Simulation for Simulink), que permet la creació d'esquemàtics dins de *Simulink*, juntament amb una sèrie d'eines per a la identificació i control de sistemes.

Tot plegat, formen un equip de disseny capaç de desenvolupar qualsevol tipus de producte seguin el procés de disseny presentat en el primer capítol d'aquest projecte fi de carrera. Aquest projecte de final de carrera, s'ha centrat únicament en el disseny del regulador per a l'aplicació d'un control de velocitat per a un motor determinat.

Una possible aplicació, en la que es podria necessitar d'aquest regulador, seria, per exemple, el control d'un motor per a una rentadora. Aquesta aplicació, serà la que determinarà, d'alguna manera, els paràmetres específics a l'hora d'escollir un determinat tipus de motor, així com la potència d'aquest i els nivells de les tensions d'alimentació. Tot i que no és la finalitat d'aquest projecte, i en funció de l'aplicació final del producte, ha servit per a escollir una sèrie de paràmetres, durant el procés de disseny.

2.2. Evolució històrica del mercat

En el disseny d'un producte, els passos que es segueixen són, en primer lloc, determinar els requeriments del producte a dissenyar, després es passa a la elaboració d'aquest i finalment, es comprova mitjançant la realització de test sobre el producte dissenyat, per tal de verificar que compleixi amb les expectatives en l'inici del procés de disseny. Amb el seguiment, d'una metodologia de disseny, es permet realitzar tests del sistema durant tot el procés de disseny, de tal manera, que en finalitzar el procés de disseny, es garanteixen el compliment de les especificacions marcades, abaratint d'aquesta forma, el cost del producte i el temps de fabricació d'aquest. En la figura 2 es mostra un gràfic representatiu del procés de disseny a seguir.

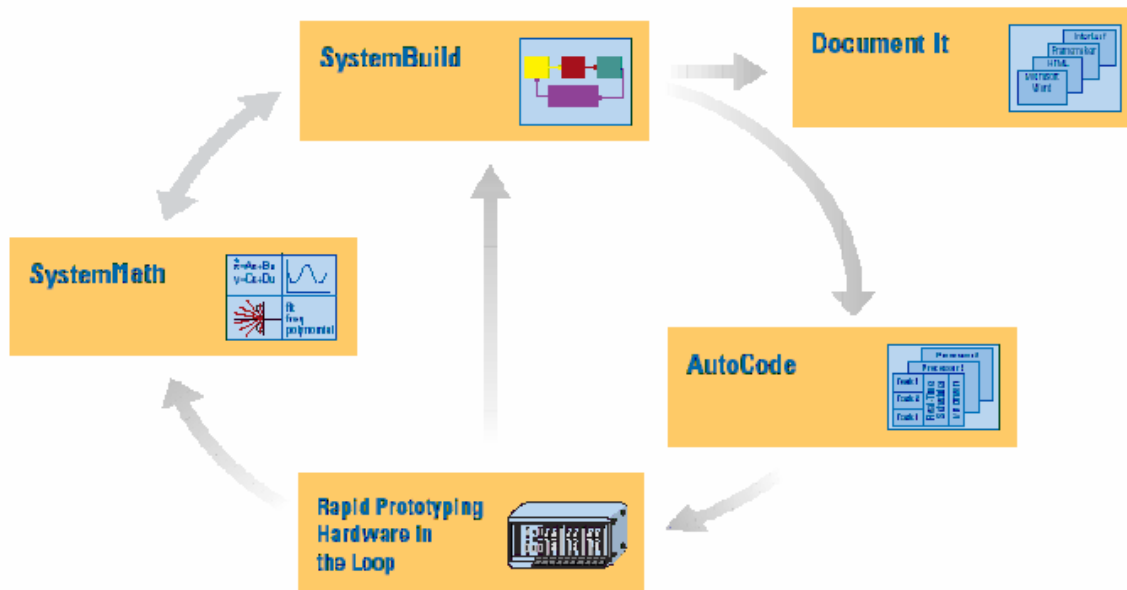


Figura 2. Gràfic representatiu del procés de disseny d'un producte

El control de processos industrials, va rebre, a finals dels anys cinquanta un gran impuls degut a que existien indústries com les refineries de petrolíferes on els processos a controlar en aquest tipus de plantes són complicats. Els sistemes de control disponibles estaven bastant limitats, implicant en el procés de fabricació a gran quantitat de ma d'obra, com succeí en la Indústria de producció de paper. La qualitat de la producció depenia en molts casos de la experiència de l'operari i de la seva rapidesa de reacció front a situacions anòmales. Existia, llavors, un control semiautomàtic i semimanual. Els operaris eren els qui decidien quines eren les referències de comandament més adequades per al sistema de control analògic.

Un dels primer reguladors que es van crear, va ser a l'any 1960, en l'empresa química *Monsanto*, dedicada a la producció d'amoníac. Aquest regulador, es va denominar, regulador supervisor, ja que únicament recollia informació de l'estat de la planta i indicava

2.- Antecedents i anàlisi del mercat

els paràmetres òptims de regulació mitjançant un ordinador *RW-300*, però no permetia actuar sobre la planta.

Degut a requeriments de monitorització en les plantes industrials, es van anar substituint els reguladors analògics per reguladors digitals, controlats per ordinador. Però degut a l'elevat cost dels ordinadors en aquella època, el cost final del regulador, es va veure incrementat fins que als anys 70, amb l'aparició del microcomputador, es va incrementar l'ús d'aquest tipus de reguladors en un factor 10, eliminant un increment excessiu del cost final a causa de l'ordinador.

Actualment, els reguladors en la indústria, són adaptatius, això vol dir, que s'ajusten automàticament al comportament de la planta, obtenint en tot moment, un control òptim sobre la planta. Per exemple, en la producció de paper, on la bobina on es va enrotllant el paper, varia el seu diàmetre respecte l'inicial, per tant, la velocitat de gir d'aquesta s'ha d'ajustar durant el procés de producció, per tal que el paper exerceixi una tensió constant entre la bobina que l'emmagatzema i la màquina que el produeix.

En aquest projecte de final de carrera, el regulador dissenyat serà de control clàssic.

2.3. ***Estat de l'art***

En aquest apartat es descriurà la situació actual dels diferents elements que formen el sistema, en primer lloc, la planta a regular, que està formada pels elements comentats en l'inici d'aquest capítol, que són el *driver*, el motor i el sensor, i en segon lloc, regulador que controlarà la velocitat de gir del motor de la planta.

- **Driver**

Actualment, els *drivers*, varien molt en les seves prestacions, en funció del motor al que van destinats. Per això podem trobar, *drivers*, que simplement, regulen el corrent en DC que actua sobre un motor DC, fins a *drivers*, que incorporen una gran varietat de funcions, com són, la possibilitat de connexió a xarxes de camp, on les configuracions típiques, utilitzades en la indústria són les *RS-485* i *Profibus*. Una altra funció que inclouen els *drivers* actuals, és la integració de reguladors del tipus *PID*, ja que és el més utilitzat en la indústria, on es realitza en control mitjançant realimentació. Aquests reguladors, formen part de l'electrònica que s'inclou en el circuit del *driver*. Una altra funció que s'inclou en els *drivers* actuals, és la possibilitat de controlar els paràmetres que configuren el *driver* mitjançant teclats de control remot, com són, la capacitat de variació de paràmetres del motor, com poden ser acceleració, o freqüència mínima de gir, entre d'altres. Totes aquestes funcions, encareixen el producte, però en determinades aplicacions, pot resultar interessant, reduir el nombre d'elements del sistema, per minimitzar, per exemple, soroll en entorns hostils.

2.- Antecedents i anàlisi del mercat

En la figura 3, es mostra un exemple d'un *driver* comercial, on les funcionalitats d'aquest, com el mòdul de comunicació *RS-485*, per exemple, s'incorpora al regulador mitjançant targetes externes.



Figura 3. Driver de la casa *control techniques* amb una tarja de comunicació *RS-485*

- Motor

En funció de l'aplicació, existeixen una gran varietat de motors de diverses potències, on cada tipus de motor, pot oferir un marge determinat de potència i tipus de muntatge sobre la planta, ja sigui vertical, mitjançant potes de fixació o sobre brides. Així, per exemple, els motors asíncrons, es poden obtenir en un marge de potències de 0,37KW fins a varis kW. La tendència actual en el camp de motors, és la de minimitzar el manteniment d'aquests, per això, ha augmentat l'ús de motors sense escobretes, com son els asíncrons de gàbia d'esquirol i els *DC brushless*.

En la figura 4 es mostra una gràfica on es relaciona la potència d'aquests en funció de la velocitat màxima de gir.

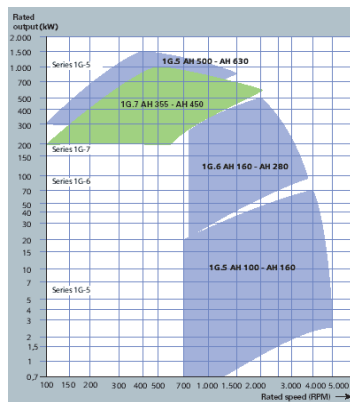


Figura 4. Gràfica de potència respecte velocitat màxima de gir, per a motors asíncrons de la marca Siemens

2.- Antecedents i anàlisi del mercat

- Sensor

Aquest element, proporciona informació sobre l'estat de la planta en un determinat moment. El tipus de sensor a utilitzar, depèn de la magnitud a mesurar, ja que cada tipus de sensor, serveix per a un determinat tipus de magnituds. Per exemple, els *encoders*, permeten obtenir tant informació de la velocitat de gir, com del sentit, al igual que una dinamo, mentre que aquesta, no permet diferenciar la posició del rotor, mentre que l'*encoder*, si ho permet.

Actualment, en els sensors de tipus *encoder*, es caracteritzen pel nombre de punts que son capaços de distingir en una volta del rotor, i s'ofereixen dos variants pel que fa al tipus d'informació que s'obté, els *encoders* absoluts i els *encoders* incrementals, on la diferència està en que els absoluts, el senyal generat és una codificació digital de la posició del rotor, mentre que els incrementals, únicament generen un pols a cada desplaçament, i està referenciat a una posició determinada del rotor anomenada, posició zero.

El senyal de tipus diferencial, és el tipus de senyal més comú en els *encoders* incrementals, ja que redueix el soroll o les interferències que hi puguin aparèixer en la comunicació del senyal. En la figura 5, es mostra una taula d'especificacions tècniques, típica d'un sensor del tipus *encoder*.

TECHNICAL CHARACTERISTICS	
Models	TK110 unidirectional TK111 unidirectional+ zero index TK120 bi-directional TK121 bi-directional+ zero index
Standard no. of increments per revolution	2 - 5 - 10 - 20 - 25 - 30 - 32 - 36 - 40 - 50 - 60 - 64 - 72 - 80 - 88 - 90 - 100 - 120 - 125 - 127 - 128 - 150 - 180 - 200 - 240 - 250 - 254 - 256 - 300 - 314 - 360 - 375 - 400 - 500 - 512 - 576 - 600 - 625 - 635 - 720 - 750 - 800 - 900 - 1000 - 1024 - 1200 - 1250 - 1270 - 1440 - 1500 - 1800 - 2000 - 2048 - 2500 - 2540 - 2700 - 3600 - 4096 - 5000 - 9000 - 10000

Figura 5. Taula d'especificacions tècniques, d'un encoder incremental de la marca Baurgmer

- Regulador

En aquest tipus d'elements, existeixen molt poca varietat de productes, ja que depèn dels elements anteriorment nombrats i dels requeriments de resposta del sistema, per això es freqüent, que estiguin integrats en l'element *driver*, o que es construeixin a mida per a cada aplicació, o inclòs, cada cop més que sigui un ordinador l'element que faci de regulador, mitjançant l'adquisició de dades, ja sigui mitjançant una xarxa de comunicacions, o directament des de la planta. Aquest últim, facilita, la graficació dels resultats en pantalla, la generació d'informes detallats actuals i històrics, i un amplia varietat de possibilitats. Gràcies als sistemes operatius en temps real, s'ha aconseguit obtenir respostes a aplicacions que requereixen de temps d'execució molt petits i precisos. Per això aquest tipus de reguladors mitjançant l'ús d'un ordinador, és el més s'utilitza en la indústria.

2.- Antecedents i anàlisi del mercat

Un exemple de l'ús d'ordinadors en la regulació de processos en la indústria, és el mostrat en la figura 6, on es mostra el software utilitzat per monitoritzar l'estat d'una planta determinada i la configuració del paràmetres del regulador mitjançant aquest software.

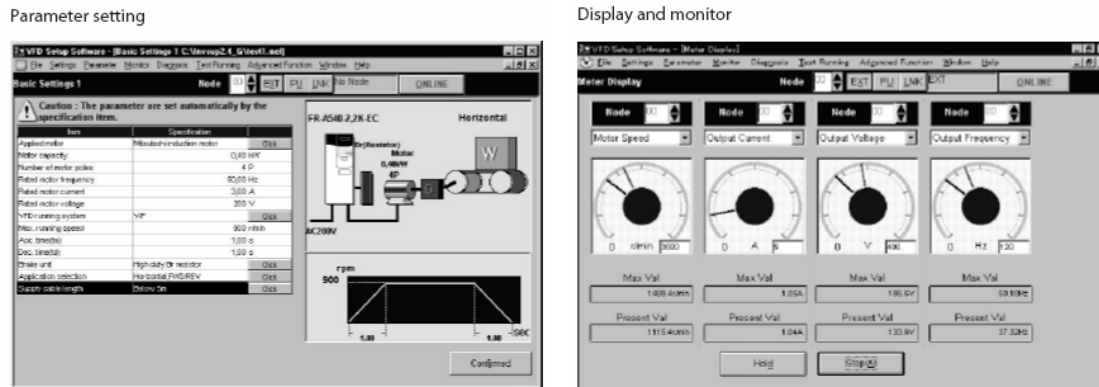


Figura 6. Software de parametrizació i monitorització d'una planta determinada de la marca Mitsubishi

2.4. Sectors als que es dirigeix

En la indústria actual, cada cop és més necessari tenir un control sobre el sistema, per això els reguladors de motors, poden albergar un ampli camp de sectors diferents, ja sigui en electrodomèstics, com per exemple, en rentadores o microones.

Tot aquell procediment, que requereixi un coneixement sobre el procés de producció, i una interactuació entre l'estat desitjat de la planta i el que realment s'està realitzant, és necessari la incorporació d'un regulador.

2.5. Perspectives de futur

Les perspectives de futur en aquest projectes de final de carrera, son varies, una d'elles, és incorporar un algoritme de regulació autogeneratiu, és a dir, que sigui el propi regulador el que s'ajusti els paràmetres automàticament, en funció de la resposta del sistema i la consigna desitjada. Una altra perspectiva, és realitzar la regulació mitjançant un control vectorial, on es passaria del control clàssic al control modern.

Totes aquestes perspectives de futur, es poden realitzar en el mateix equip de disseny o en tot cas, realitzar petites modificacions pel tal de simular els elements que formen el sistema, per exemple, la incorporació d'un *DSP* que substituiria l'element de hardware real, per tal que aquest tingui millors prestacions, així com, la possibilitat de realitzar operacions en coma flotant.

2.6. Entorn del producte

Els elements que formen aquest producte, tenen un entorn favorable, ja que es pot disposar d'ells en qualsevol lloc. La disponibilitat de cada un d'ells, dependrà únicament del distribuïdor que els subministri. En aquest cas, ha estat la empresa *RS*, i s'ha disposat d'ells en un marge de entre 3 dies i una setmana laborables.

Un altre aspecte molt important a tenir en compte, és l'acoblament físic entre els diversos elements del sistema. Encara que no siguin components determinants de la planta, si que són necessaris per al seu correcte funcionament. Per exemple, l'acoblament del sensor al motor, requereix una adaptació del gruix dels eixos, ja que els motors acostumen a tenir un major diàmetre en el seu eix respecte als eixos dels sensors de tipus *encoder* o dinamo. En el mercat hi ha diversos productes específics per a l'adaptació d'aquest tipus d'elements, però la seva disponibilitat augmenta a un període de entre una i tres setmanes laborals.

En la figura 7, es mostren les característiques tècniques i la corresponent imatge d'un acoblament per a motors d'eixos de 19 mm.

Característiques tècniques

Tipo	∅ ext. máx.	Máx. rpm (×1.000)	Par nominal de força (Nm)
070	37	14	5,77
075	44.5	11	11,94
095	56	9	25,80
100	66	7	55,44

Fabricant	FENNER ELECTRONIC CONTROL
Referència de fabricant	968C2219
Cost unitari	7,17 €



Figura 7. Característiques tècniques d'un acoblament per a un motor d'un eix de 19mm amb la corresponent imatge

En funció de l'aplicació a realitzar, aquest dos elements poden no estar directament en contacte, com pot ser el cas del control d'una cinta transportadora, on el motor estarà en una de les bobines de la cinta, mentre que el sensor, estarà en l'altra, i l'element que transmet la velocitat del motor cap al sensor, serà la pròpia cinta transportadora.

2.7. **Fonts d'informació**

En aquest apartat s'exposen una sèrie d'enllaços a empreses que subministren el diferents elements que formen el sistema referents a motors, sensors i *drivers*.

- Motor

<http://www.abb.com/>

<http://www.leroy-somer.com/uk/produits.html>

<http://www.mgmrestop.com/spanish/prodotti.htm>

http://www2.automation.siemens.com/sd/motoren/html_76/energiespar.htm

http://www.hitachi.com.sg/cat_index_168.shtml

- Driver

<http://www.leroy-somer.com/uk/produits.html>

http://www.hitachi.com.sg/cat_index_171.shtml

http://www2.automation.siemens.com/sd/umrichter/html_76/micromaster440.htm

- Sensor

<http://www.allegromicro.com/hall/currentsensor.asp>

<http://www.lem.com/>

3. Normativa i aspectes legals

Aquest apartat tracta de les normes i reglaments que ha de complir la planta formada pel conjunt dels elements *driver*, motor i sensor que s'inclouen en l'aplicació. S'haurà de considerar també, l'entorn on anirà destinada l'aplicació. Per això, aquí només es citen els relacionats amb els aparells que formen la planta.

Legislació aplicable: Normes i Reglaments

El principal requisit que tindrà que complir la planta és la seguretat de l'usuari, que afecta principalment al *driver* i al motor, ja que son els elements on hi ha una tensió i un corrent més elevats degut a que es connecten directament a la xarxa elèctrica. Per això serà necessari una connexió amb el terra de l'edifici per tal d'evitar fugues cap a l'usuari. D'altra banda, també serà necessari garantir uns nivells màxims d'emissions electromagnètiques per tal que la planta no afecti a la resta d'aparell que puguin estar al voltant seu.

3.1. Normativa General:

En la normativa general, hi ha, en primer lloc el **REBT**:

Reglament Electrotècnic per a Baixa Tensió

REAL DECRET 842/2002, de 2 d'agost, per el que s'aprova el Reglament electrotècnic per a baixa tensió. BOE núm. 224 del dimecres 18 de setembre.

I en segon lloc hi ha la normativa referent a la **Compatibilitat electromagnètica**:

Directiva 89/336/CEE (Compatibilitat Electromagnètica)

Real Decret 444/1994, de 11 de març, per el que s'estableixen els procediments d'avaluació de la conformitat i els requisits de protecció relatius a compatibilitat electromagnètica dels equips, sistemes i instal·lacions. **B.O.E. N° 78 publicat el 1/4/1994**

Real Decret 1950/1995, de 1 de desembre, per el que es modifica el Real Decret 444/1994, de 11 de març, per el que s'estableixen els procediments d'avaluació de la conformitat i els requisits de protecció relatius a compatibilitat electromagnètica dels equips, sistemes i instal·lacions. **B.O.E. N° 310 publicat el 28/12/1995. Correcció d'errors: BOE N° 30 de 3/2/1996**

Ordre de 19 de juliol de 1999, de desenvolupament del Real Decret 444/1994, de 11 de març, per la que es publica la relació de normes espanyoles que transposen les normes europees harmonitzades, on el seu compliment presumeix la conformitat amb els requisits de protecció electromagnètica. **B.O.E. N° 178 publicat el 27/7/1999.**

3.- Normativa i aspectes legals

Ordre CTE/3214/2002, de 28 de novembre, per la que s'actualitza la relació de normes europees harmonitzades, on el seu compliment presumeix la conformitat amb els requisits de protecció electromagnètica, en compliment del Real Decret 444/1994, de 11 de març, per el que s'estableixen els procediments d'avaluació de la conformitat i els requisits de protecció relatius a compatibilitat electromagnètica dels equips, sistemes i instal·lacions. **B.O.E. N° 301 publicat el 17/12/2002.**

Aquesta directiva, quedarà derogada per la nova normativa que entrarà en vigor el 20 de juliol del 2007

Directiva 2004/108/CE del Parlament Europeu i del Consell, de 15 de desembre de 2004, relativa a la aproximació de les legislacions dels Estats membres en matèria de compatibilitat electromagnètica i per la que es deroga la Directiva 89/336/CEE. **DOCE Sèrie L, n° 30 publicat el 31/12/2004.**

3.2. Normativa específica:

La normativa específica, està determinada per AENOR (Associació Espanyola de Normalització i certificació).

En aquest apartat, es citen les normes de AENOR referents als aspectes relacionats amb el regulador a dissenyar, on es nombra la referència de la norma corresponent juntament amb la temàtica que tracta.

UNE-EN 60068-2	Assaig ambientals
UNE-EN 61000-3	Compatibilitat electromagnètica (CEM)
UNE-EN 20-501-2-11	Equips electrònics i els seus components

4. Enginyeria de concepció

L'objectiu d'aquest projecte de final de carrera és el disseny d'un regulador per a un motor seguint un procediment determinat de disseny, en el que es partirà d'un model de motor determinat i es dissenyarà un regulador per aquest. En el transcurs del procés s'anirà substituint parts modelades o simulades per parts reals en hardware. De tal manera que es permetran realitzar **Tests** en tot el moment del procés. La configuració del sistema que s'adoptarà, és la mostrada en la figura 8, on a partir d'un sistema en llaç tancat, s'introdueix un regulador per tal que la resposta del conjunt regulador i motor, correspongui a unes especificacions marcades. Aquestes especificacions s'imposaran en el transcurs del procés de disseny, i corresponen al valor del màxim sobrepic i al temps d'establiment.

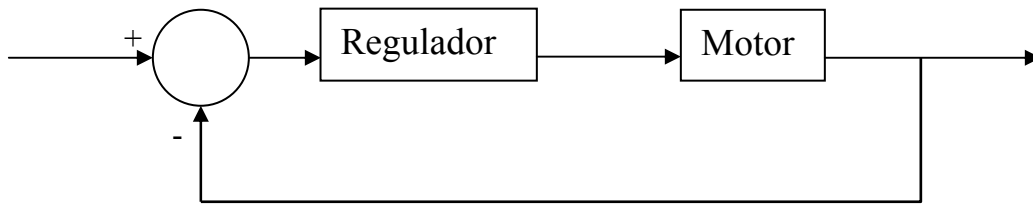


Figura 8. Configuració en llaç tancat del sistema format pel regulador i el motor

A part del regulador, també seran necessaris una sèrie d'elements per tal de que el regulador pugui interactuar amb el motor. Aquests elements corresponen, en primer lloc a un element *driver*, que és l'encarregat d'adaptar les corrents d'alimentació del motor, en funció del senyal de consigna enviat pel regulador. En segon lloc, serà necessari un element que permeti capturar informació sobre l'estat del motor, aquest element, és el sensor, i s'encarrega d'enviar informació de l'estat de la planta com a un senyal d'entrada adicional del sistema, aconseguint d'aquesta forma, tancar el llaç, i obtenir un control sobre el motor.

- **Driver:** Aquest element, permet adaptar els senyals que envia el regulador cap al motor, on la *planta* serà el conjunt format per *driver* i motor com es mostra en la figura 9.

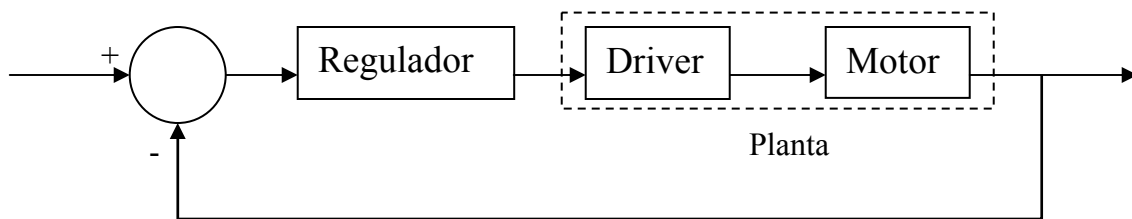


Figura 9. Conjunt del sistema en llaç tancat, format pel regulador i la planta

- **Sensor:** Aquest element, permet recollir informació sobre l'estat de la planta i enviar-ho de nou al regulador, com es mostra en la figura 10. A més, serà necessari que el senyal que enviï aquest sensor, tingui el mateix rang de valor

4.- Enginyeria de concepció

que el senyal de consigna per tal que puguin ser restats, i obtenir així la senyal de l'error existent entre el senyal de consigna i l'estat de la planta.

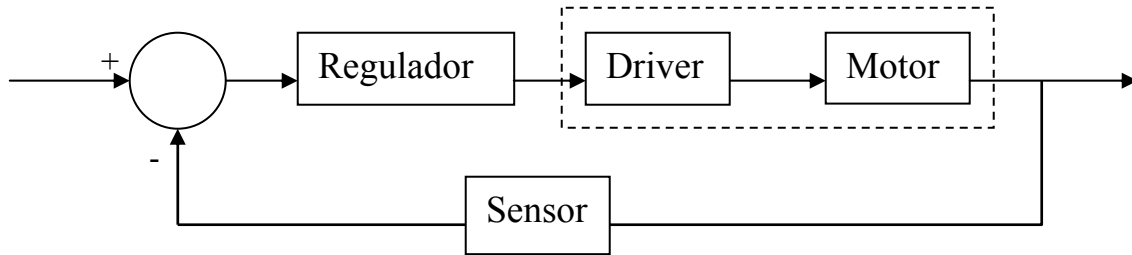


Figura 10. Configuració del sistema en laço tancat, format pel regulador, la planta i el sensor

En el procediment de disseny, en primer lloc, s'aniran obtenint els paràmetres del **regulador** en quant a requeriments, per això es començarà amb un disseny en laço obert pel tal d'obtenir les característiques de la planta, i correspon a les etapes 1 i 2 del procés de disseny. En la primera etapa, es realitzarà una simulació del conjunt format pel *driver* i el motor, i s'estudiarà la resposta d'aquest conjunt a un estímul d'entrada determinat. En la segona etapa, es realitzarà una comprovació d'aquest estímul d'entrada sobre els elements del conjunt format pel *driver* i el motor. Mitjançant els mètodes d'estimació paramètrica, s'obtindrà el model teòric del conjunt en l'etapa 3 del procés de disseny. Un cop conegut aquest model teòric, es procedirà al disseny del regulador, per això serà necessari tancar el laço per a obtenir un control sobre la planta, i correspon a les etapes 4 i 5 del procés de disseny. En la que la que en l'etapa 4 es realitzarà una simulació del regulador sobre el conjunt real a partir d'uns requeriments de comportament del sistema global, referents a màxim sobrepic i temps d'establiment. Mentre que en l'etapa 5, s'implementarà el regulador en un hardware real i es verificarà el compliment dels requeriments imposats en l'etapa anterior.

En la figura 11 es mostra una representació del procés de disseny i les etapes corresponents a una configuració en laço obert, que es representaran en la branca esquerra, i les etapes corresponents a una configuració en laço tancat, que es representarà en la branca dreta.

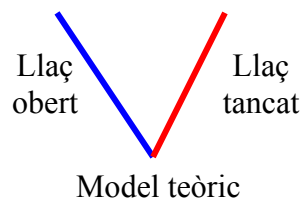


Figura 11. Representació del procés de disseny corresponen a les etapes de configuració en laço obert i tancat

Arribats en aquest punt, el significat de planta serà el conjunt format pel *driver* i el motor, que correspon al requadre amb línia discontinua. Això, és degut a que aquest dos components, es tractaran com a un únic element tant en les simulacions del sistema com en el disseny del regulador.

4.- Enginyeria de concepció

En la figura 12, es mostra una representació de cada una de les etapes del procés de disseny, on en les etapes corresponents a una configuració en llaç obert, únicament es tractarà la planta, mentre que en les etapes en configuració en llaç tancat, es tractarà amb el sistema complet, format pel conjunt del regulador amb la planta.

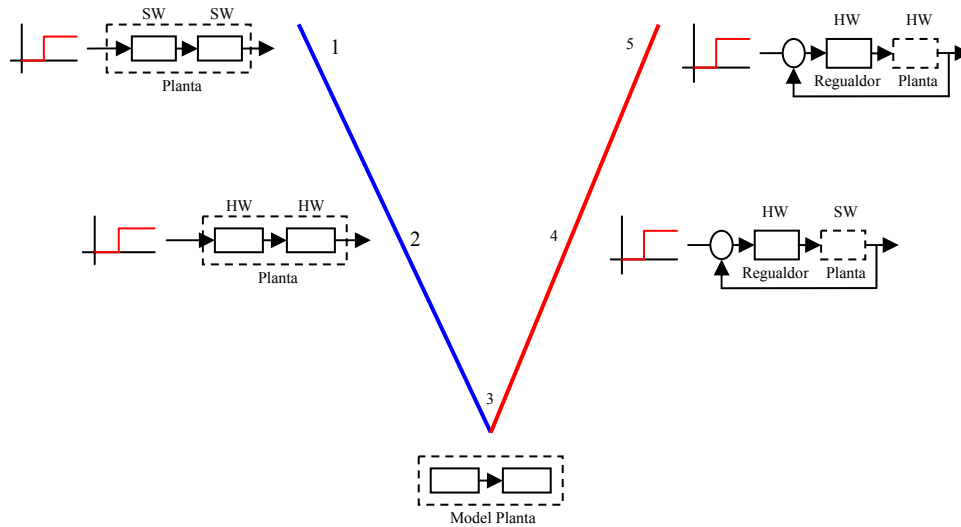


Figura 12. Representació de cada etapa del procés de disseny sobre el diagrama en 'V'

4.1. Eines utilitzades en l'equip de disseny.

Per a poder realitzar un correcte seguiment durant tot el procés de disseny, s'utilitzarà l'eina de software *LabVIEW* ja que permet una fàcil interacció amb sistemes d'adquisició de dades en múltiples formats.

En la part de simulació, s'utilitzarà el software de disseny de reguladors de *Matlab* i més concretament, el mòdul de *Simulink*. Per a la simulació del conjunt 'Driver'- Motor, s'utilitzarà l'eina *PLECS* (Piece-wise Linear Electrical Circuit Simulation for Simulink), que s'integra en el mòdul de *Simulink*, i permet descriure esquemàtics, a partir de components elèctrics que s'inclouen en la seva llibreria.

En l'obtenció del model teòric de la planta, s'utilitzarà una sèrie d'eines de *LabVIEW* per a la identificació de sistemes, i correspon a les eines del mòdul *Sistem Identification Toolkit*.

Un cop coneguda la funció de transferència de la planta, es procedirà a tancar el llaç del sistema, configurant el regulador amb uns paràmetres a l'atzar per a imposar, tot seguit, els requeriments prèviament acordats, i obtenir els paràmetres que configuren el regulador.

4.- Enginyeria de concepció

Finalment, s'integrarà el regulador en hardware, per tal de comprovar el compliment dels requeriments en un sistema totalment en hardware real, monitoritzant el comportament d'aquest cap al PC per tal de realitzar el corresponent **Test**.

Pel que fa a l'equip de disseny, aquest consta d'un PC per tal de poder utilitzar el software de disseny, juntament amb un sistema que permet interactuar amb elements reals, com son el *driver*, motor, sensor i el propi regulador on la comunicació entre els diversos elements,, es realitzarà com s'indica en la figura 13.

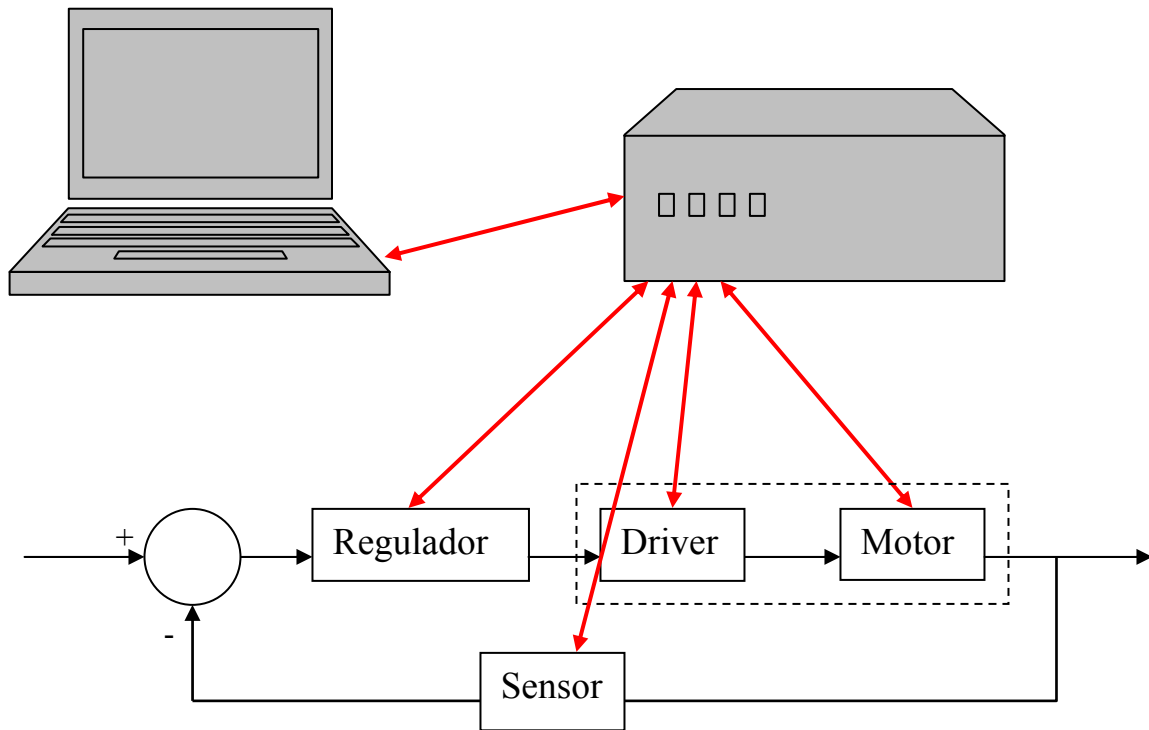


Figura 13. Representació de la comunicació entre els diferents elements de l'equip de disseny i l'aplicació a controlar

4.1.1. Mòdul de simulació

Amb el software de *MathWorks Matlab*, es realitzarà un algoritme que a partir dels requisits del sistema i del model teòric de la planta, s'obtidran els paràmetres teòrics del regulador, al aplicar un estímul d'un impuls determinat. Aquest paràmetres corresponen a la resposta de tot el sistema a un estímul d'entrada, i son, el temps d'establiment i el màxim sobrepic permès.

Pel que fa als mòduls de *Simlunik* i *PLECS*, s'utilitzaran per simular la Planta, ja que permeten d'una manera visual, generar l'esquemàtic del sistema a partir de símbols estàndard, i obtenir gràfics de la resposta de cada component, permetent interactuar entre variables generades amb *Matlab*.

4.- Enginyeria de concepció

Amb *Simulink*, es descriurà la connexió de la planta amb la resta d'elements del sistema, ja que facilita la simulació de circuits realimentats. Mentre que mitjançant *PLECS*, es descriuran els elements de la planta formats pel *driver* i el motor, ja que permet utilitzar símbols de components electrònics i generar un esquemàtic determinat.

- Mòdul de **Simulink**

Amb aquest mòdul es descriuen els diferents elements del sistema, tant a nivell de senyals d'entrada i sortida, com a nivell de components i operacions matemàtiques. Un exemple d'un mòdul generat mitjançant *Simulink*, és el mostrat en la figura 14.

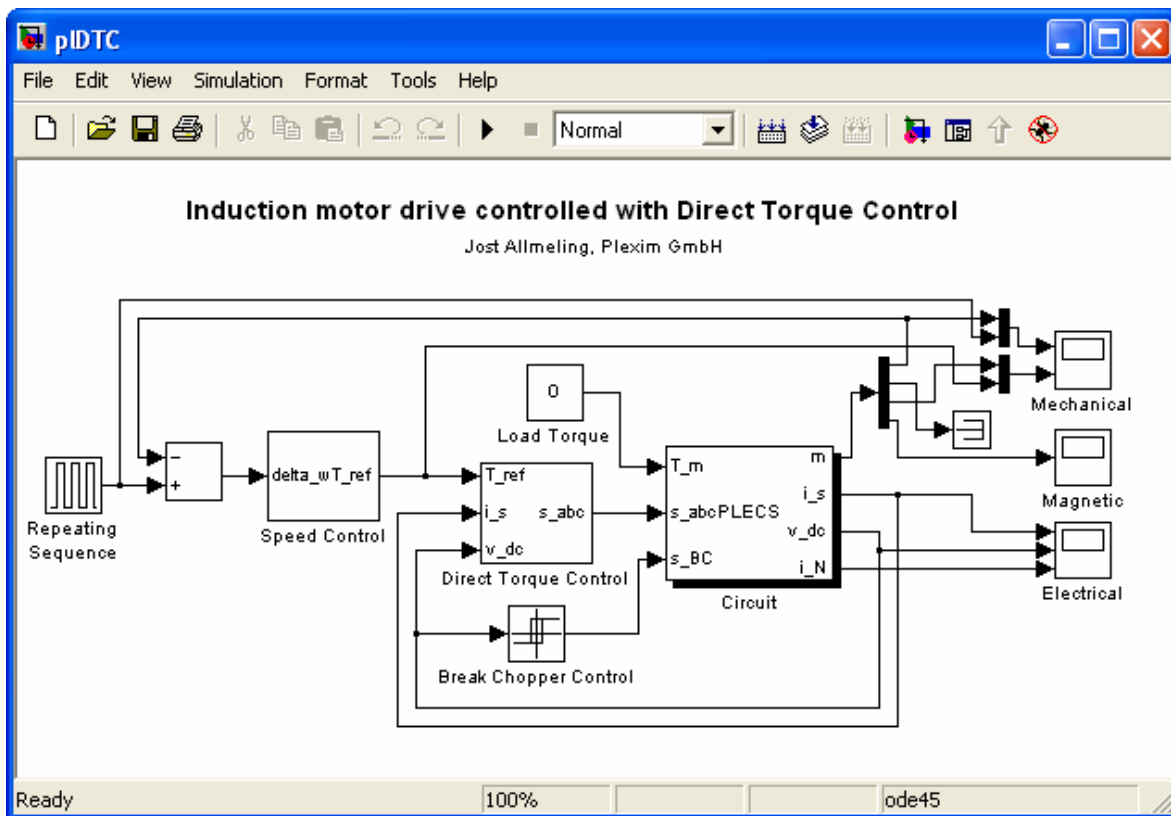


Figura 14. Exemple de Simulink d'un regulador d'un motor controlat pel parell

- Mòdul de **PLECS**

EL mòdul de *PLECS* genera la part del circuit del sistema, corresponent a aquells elements que *Simulink* no incorpora, i per tant a partir de esquemàtics amb símbols electrònics, si que es poden generar. Un exemple d'un mòdul generat mitjançant *PLECS*, és el mostrat en la figura 15.

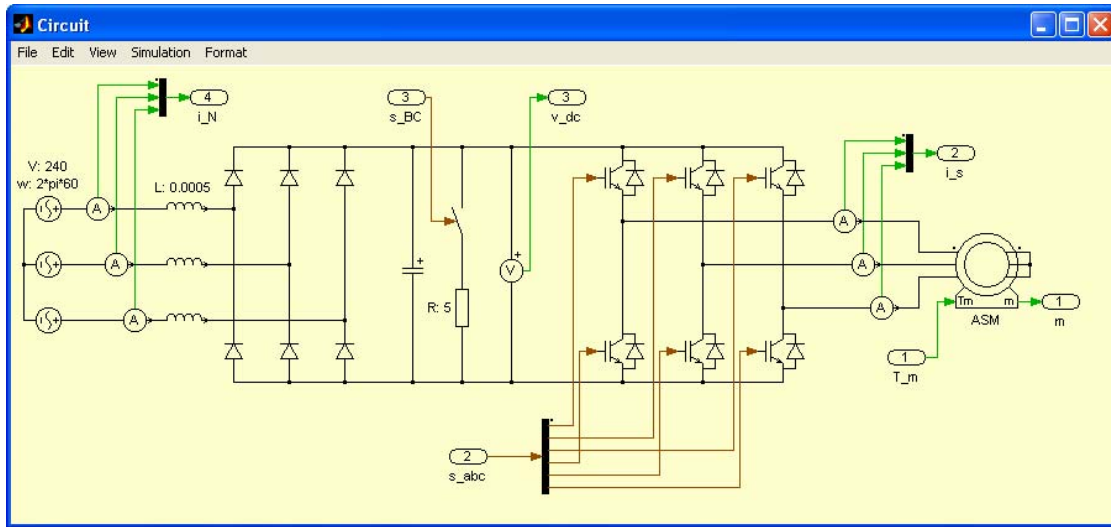


Figura 15. Exemple de PLECS d'un circuit inversor alimentat amb tensió trifàsica, per a un motor asíncron

4.1.2. Mòdul hardware

A continuació es descriuran les característiques específiques de l'equip de disseny, corresponent a un conjunt de diversos component de l'empresa *National Instruments*, juntament amb una breu enumeració de cada una de les parts del que està format.

- Xassís model **NI PXI-1042**

Aquest component, és on s'albergaran la resta de targetes de l'equip, permetent una interconnexió interna entre elles de forma transparent per a l'usuari. La imatge del qual, es mostra en la figura 16.

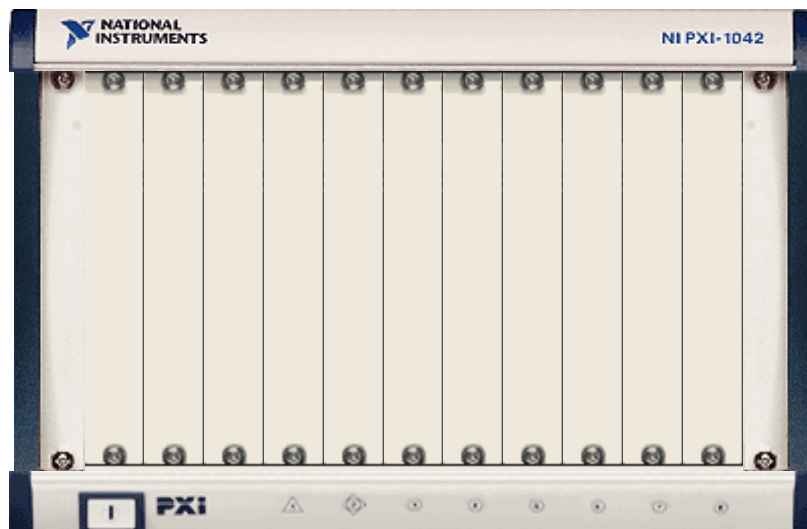


Figura 16. xassís de bus PXI de 8 bancs

4.- Enginyeria de concepció

El diagrama de blocs d'aquest xassís, és el mostrat en la figura 17, i correspon a una configuració d'interconnexió entre mòduls tant a nivell de dades com de busos de temporització.

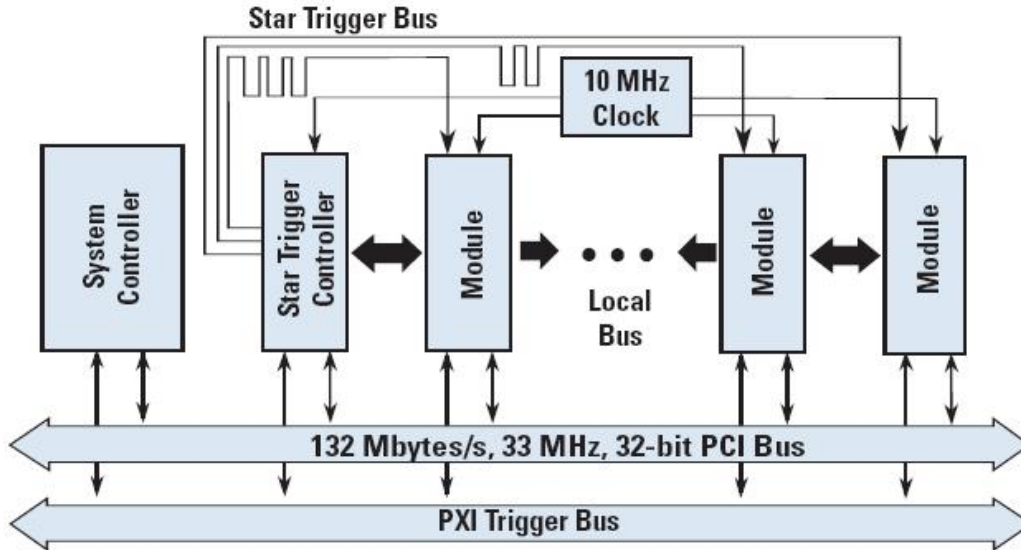


Figura 17. Diagrama de blocs del xassís

- Mòdul de connexió remota model **NI PXI-PCI8336**, mitjançant un cable de fibra òptica

Aquest component correspon al controlador del sistema i s'encarrega de gestionar els diferents mòduls del xassís, això com la transmissió i recepció de dades des de un sistema remot, com per exemple un PC o un altre xassís.

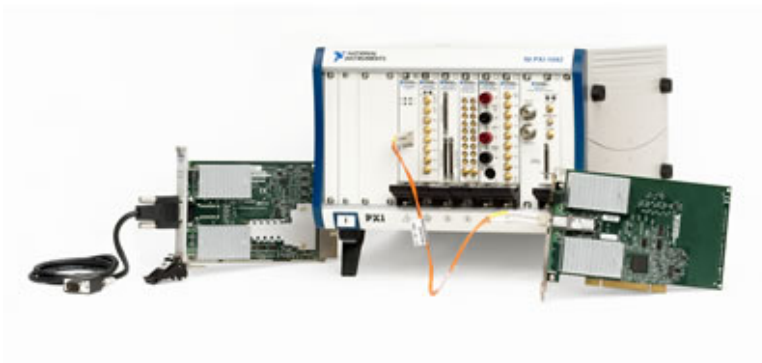


Figura 18. Control remot amb MXI-4

4.- Enginyeria de concepció

Aquest model de controlador de sistema, inclou tant la tarja corresponent al xassís com la del PC remot i el cable de transmissió per fibra òptica. Les especificacions d'aquest model de controlador, es mostren en la taula 1.

Control directe del PXI mitjançant un PC
Comprovació d'errors d'acoblament i retransmissió per a entorns sorollosos
Cable de fibra òptica de 10m ampliable fins a 200 m
Aïllament elèctric entre el PC i el sistema PXI
L'acoblament transparent del software, no requereix cap tipus de programació
Funcionament de l'acoblament: 132 Mbytes/s de pic, 78 Mbytes/s sostinguts

Taula 1. Especificacions del controlador de sistemes model NI PXI-PCI8336

- Mòdul PXI d'adquisició de dades de baixa freqüència model **PXI-4472B**

Aquest mòdul, és una tarja d'adquisició de senyals dinàmiques de 8 canals d'entrada, juntament amb un canal de sincronisme extern.



Figura 19. Tarja d'adquisició de senyals dinàmiques model PXI-4472B

Aquesta tarja incorpora hardware capaç de reconèixer senyals de baixa freqüència o vibracions. Especialment indicada per a l'anàlisi de senyals d'àudio. Les especificacions d'aquest model de tarja d'adquisició de senyals dinàmics, es mostren en la taula 2.

8 entrades analògiques mostrejades simultàniament, optimitzades per a mesures de vibracions
24-bit de resolució; 110 dB de rang dinàmic
102.4 kS/s de velocitat de mostreig màxim
45 kHz d'ample de banda, lliure de solapament
±10 V de rang
Acondicionament IEPE (Integrated Electronic Piezoelectric) – configurable per software

Taula 2. Especificacions de la tarja d'adquisició de senyals dinàmics model NI PXI-4472B

4.- Enginyeria de concepció

- Mòdul *PXI* reconfigurable d'e/s multicuncions model **PXI-7831R**, utilitzant el mòdul *LabVIEW FPGA*

Aquest mòdul correspon a una tarja d'e/s reconfigurable mitjançant una *FPGA* en la qual s'implementarà el regulador en hardware.



Figura 20. Tarja d'e/s reconfigurable model *PXI-7831R*

Aquesta tarja inclou una sèrie d'entrades i sortides tant analògiques com digitals. De tal forma que un cop implementat el regulador en el seu hardware, l'aplicació pot funcionar de forma autònoma (taula 3).

8 entrades analògiques independents, conversions de 4.0 μ s, 16-bit de resolució, ± 10 V
8 sortides analògiques independents, actualitzades cada 1.0 μ s, 16-bit de resolució, ± 10 V
96 línies digitals sincronitzables configurables com entrada, sortida, comptador o funcions personalificable
Disparo i sincronisme configurables amb resolució de 25 ns
Sincronització reconfigurable en la placa i presa de decisions

Taula 3. Especificacions de la tarja d'e/s reconfigurable model *NI PXI-7831R*

- Mòdul *PXI* *DAQ* de 18 bits multifunció model **PXI-6281M**

Aquest mòdul, correspon a una tarja d'e/s multifunció d'alta resolució. En aquest mòdul s'utilitzarà per a la simulació del regulador sobre la planta real.

4.- Enginyeria de concepció



Figura 21. Tarja d'e/s multifunció d'alta resolució model PXI-6281M

Aquesta tarja incorpora tant entrades com sortides analògiques, cosa que permet interactuar amb la planta de l'aplicació, i al ser d'alta resolució, com es mostra en la taula d'especificacions 4, permet un coneixement més exhaustiu de les dades rebudes pel sensor.

Dos sortides analògiques de 16-bit (2.8 MS/s); 24 e/s digitals; dos comptadors de 32-bit i 80 MHz
Disparo analògic i digital
DIO correlacionat (8 línies de rellotge, 10 MHz)
Tecnologia de calibració NI-MCal
Software de servei de mesura NI-DAQmx per a simplificar configuracions i mesures
Certificat de calibració NIST i més de 70 opcions d'acondicionat de senyal

Taula 4. Especificacions de la tarja d'e/s multifuncions d'alta resolució model NI PXI-6281M

- Bloc de connexió model **SCB-68**

Aquest mòdul correspon a la part on es connectaran les e/s del sistema físicament, i es comunicarà amb la tarja corresponent mitjançant un cable, que dependrà tant del tipus de tarja a utilitzar com del tipus de mesura a realitzar. Aquest bloc de connexió, incorpora 68 senyals de connexió, juntament amb una protecció electromagnètica, mitjançant la caixa metàl·lica en la que estan situats els terminals de connexió.



Figura 22. SCB-68

- Cables de connexió models **SHC68-68-EPM**, **SHC68-68-RMIO** i **SHC68-68-S**

Aquest cables permeten la connexió entre la tarja PXI i el bloc terminal de connexions de 68 línies. Així, cada un d'ells, ofereix unes prestacions en quant a immunitat al soroll determinades, sent el cable estàndard, el model SHC68-68-S, i el de majors prestacions, el model SHC68-68-EPM.



Figura 23. SHC68-68-RMIO, SHC68-68-EPM

4.- Enginyeria de concepció

- Mòdul *PXI* de 24 canals d'e/s aïllats canal a canal model **PXI-6528**

En aquesta tarja es connectaran els senyals de configuració del *driver*, ja que incorpora aïllament en les seves e/s. Per això se l'anomena industrial.



Figura 24. Tarja d'e/s digitals industrial PXI-6528

Aquesta tarja, correspon a un mòdul d'e/s digitals, les quals estan aïllades òpticament fins a una tensió màxima de $\pm 60\text{V}$ (taula 5).

24 entrades aïllades òpticament canal a canal ($\pm 60\text{ VDC}$)
24 sortides aïllades òpticament canal a canal ($\pm 60\text{ VDC}$, 0 30 V_{rms})
Alta fiabilitat en els estats d'arrencada de característiques industrials, watchdogs digitals d'e/s, detecció de canvis, filtres d'entrada programables, aïllament canal a canal, corrent de carga alta (150 mA)
Entrada d'alt voltatge al bus de disparo <i>PXI</i>
Tecnologia de software <i>NI DAQmx</i> per una alta productivitat i execució (<i>NI DAQmx 7.1</i> i posterior)

Taula 5. Especificacions de la tarja d'e/s industrial model *NI PXI-6528*

- Bloc de connexió model **SCB-100**

Aquest mòdul, és de característiques similars al bloc de 68 línies, tret que incorpora 100 línies de connexió. Aquest bloc s'utilitzarà en la tarja d'e/s digitals industrials, que disposa d'un connector de 100 línies.



Figura 25. SCB-100

- Cable de connexió model **SH100-100F**

Aquest cable permet la connexió entre la tarja *PXI* i el bloc terminal de connexions de 100 línies. On s'ha dividit en dos cables diferents com es mostra en la figura 26, degut al volum de línies que incorpora.



Figura 26. SH100-100-F

- Mòdul *PXI* amb 2 ports RS-485 model **PXI-8421**

Mòdul de comunicació sèrie mitjançant ports RS-485 de connexionat diferencial.



Figura 27. PXI-8421/2

Aquesta tarja, permet la connexió de varis dispositius en una comunicació sèrie, ja que el protocol RS-485 permet la inserció de varis punts d'accés en la xarxa (taula 6).

Tassa de transmissió màxima 460.8 kb/s
Compatibilitat completa de Plug and Play en Windows per a configuració commutable
Línies de handshake RTS/CTS
Interrupcions compartides entre ports
Eines del dispositiu de driver NI-Serial amb NI-VISA per a un fàcil desenvolupament
Compatibilitat amb LabVIEW Real-Time per al control determinístic

Taula 6. Especificacions de la tarja de comunicació sèrie RS-485 NI PXI-8421/2

- Mòdul *PXI* amb 1 port d'interfície CAN model **PXI-8464**

Mòdul de comunicació sèrie mitjançant un port CAN en el que es permet una completa configuració per software dels seus paràmetres, així com els modes de transmissió, entre d'altres.

4.- Enginyeria de concepció



Figura 28. PXI-8464/1

Aquesta tarja inclou una resistència de terminació, en la que es tindrà que ajustar en funció de les configuracions de l'aplicació seleccionada (taula 7).

Transductor seleccionable per software entre alta velocitat, baixa velocitat, o un sol fil
Capacitat de recepció al 100% de carga del bus fins a 1 Mb/s
IDs arbitraris CAN Standard (11-bit) i extens (29-bit)
Temporització per hardware per a una sincronització i temporització precisa
Controlador CAN Philips SJA1000 i capa física ISO 11898
Software NI-CAN per a Windows 2000/NT/XP/Me/9x

Taula 7. Especificacions de la tarja de comunicació sèrie CAN model NI PXI-8464/1

4.2. Estudi de solucions

4.2.1. Reguladors

El regulador és l'encarregat de corregir els possibles errors de la resposta real de la planta, en front a una ordre d'entrada que indica una resposta determinada on és aquest el que actua sobre la planta, com es mostra en la figura 29.

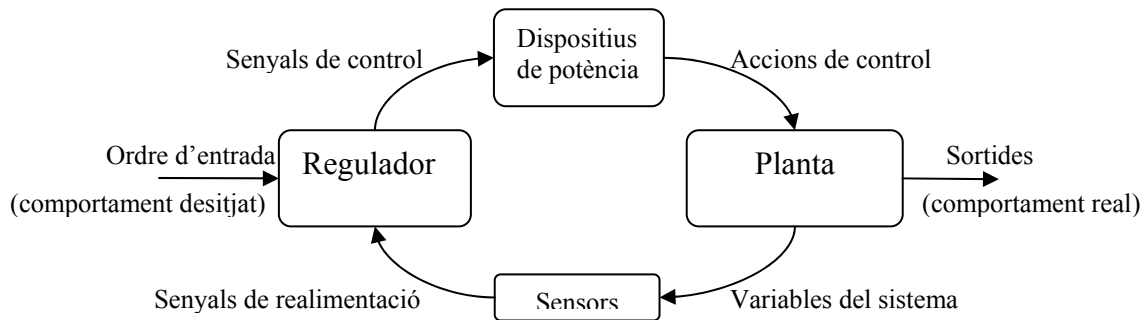


Figura 29. Esquema representatiu del sistema i les corresponents senyals d'e/s

Partint d'una configuració en llaç tancat del tipus mostrat en la figura 30. Es presentaran els diferents tipus de reguladors i les característiques de cada un d'ells.

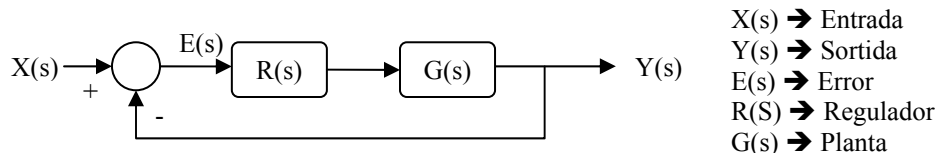


Figura 30. Sistema en configuració en llaç tancat, juntament amb els senyals d'e/s i el senyal d'error

- Regulador proporcional P: Permet realitzar el control en sistemes que son estables, i amb una constant proporcional, que s'anomena Kp , de valor prou elevat, implica una regulació satisfactòria. Per contra, no contempla el fet de que si Kp és massa gran, pot desencadenar que el sistema es torni inestable. A més tampoc permet regular paràmetres del transitori com poden ser el temps d'establiment i l'error en estat estacionari. La funció que descriu en funcionament d'aquest regulador correspon a l'equació 1.

$$H(s) = \frac{Y(s)}{X(s)} = \frac{Kp \cdot G(s)}{1 + Kp \cdot G(s)}$$

Exp 1.- Funció de transferència del sistema en llaç tancat amb el regulador proporcional

4.- Enginyeria de concepció

- Regulador proporcional-integral PI: Representa un regulador proporcional més un integral, permetent regular paràmetres del estat estacionari. Introduint un pol i un zero a la funció de transferència del sistema. La funció de transferència del regulador PI, correspon a l'equació 2.

$$R(s) = Kp + \frac{Ki}{s}$$

Exp 2.- Funció de transferència del regulador PI

Per a sistemes de dos o més pols, complica l'obtenció dels dos paràmetres del transitori corresponents a l'error en estat estacionari e_{ss} i al temps d'establiment T_s , de forma simultània.

- Regulador proporcional-derivatiu PD: El regulador PD, és un regulador proporcional més un derivatiu i introdueix un zero. I actua com a una 'predicció' de l'estat futur del sistema mentre que aquest no afecta a l'estat estacionari. La funció de transferència del regulador PD, correspon a l'equació 3.

$$R(s) = Kd \cdot s + Kp$$

Exp 3.- Funció de transferència del regulador PD

- Regulador proporcional-integrador-derivatiu PID: Aquest tipus de regulador, és el més utilitzat, i existeixen una gran varietat de versions del mateix algoritme, per a l'adaptació del regulador a una sèrie de paràmetres determinats, com per exemple, el marge de fase, o els pols del sistema en llaç tancat. L'eficàcia d'aquest regulador, radica en el mètode de presa de decisions.

Te en compte l'estat actual del sistema corresponent a la part proporcional, a la història passada corresponent a la part integral i a un pronòstic futur corresponent a la part del derivatiu. Això es realitza sobre l'error o la desviació del comportament desitjat del sistema. La funció de transferència del regulador PID, es mostra en l'equació 4.

$$R(s) = Kp + \frac{Ki}{s} + Kd \cdot s$$

Exp 4.- Funció de transferència del regulador PID

4.2.2. Motors

Els diferents tipus de motors els poden classificar segons el gràfic de la figura 31.

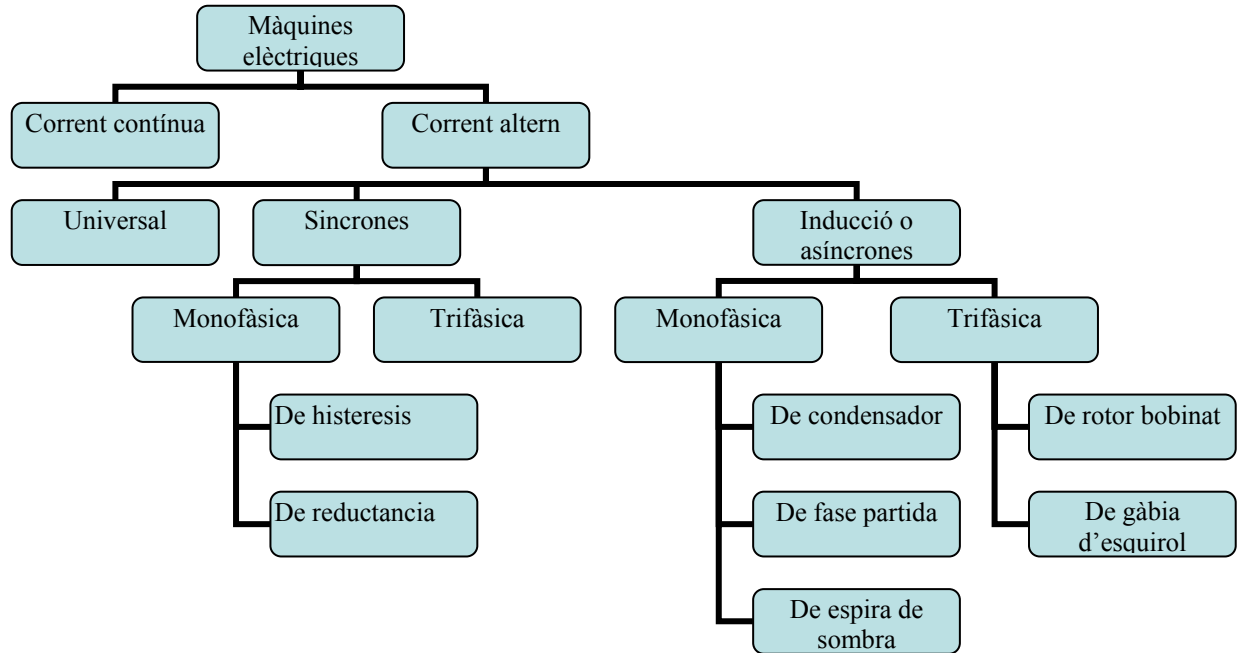


Figura 31. Classificació dels diferents tipus de motors

- Motors de corrent contínua:

L'inductor correspon al estator i l'induït el rotor. En l'estator es genera un camp magnètic fix al estar alimentats amb corrent contínua, aquest camp serà proporcional al corrent que circula per l'estator, que produeix un parell que arrossega l'espina del rotor. Al moure's el rotor degut al camp magnètic es produeix un canvi de contacte entre les escombretes connectant una altra espina. Així es produeix un moviment del rotor a velocitat constant. Aquesta, es regula modificant la tensió d'alimentació, o modificant el flux magnètic. El funcionament d'aquest motors s'il·lustra en la figura 32.

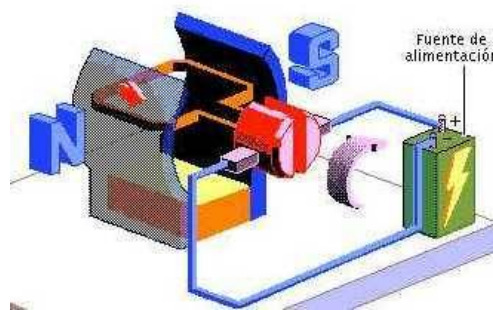


Figura 32. Funcionament del motor de corrent contínua

4.- Enginyeria de concepció

Les característiques d'un model comercial es mostren en la taula 8 i una imatge d'aquest en la figura 33.

Característiques tècniques

Tensió d'alimentació del motor	24V d.c.
Tensió absoluta màx. d'alimentació	28V d.c.
Potència màx. sin carga	5W
Corren màx. sense carga	0,22A
Corren de arranc	2,2A
Velocitat sense carga	5400 rpm
Velocitat nominal	3410 rpm
Parell de força	85 mNm
Potència	30W
Resistència	2,1W
Inductància	4mH
Temperatura ambient de funcionament	de -10 a 40°C
Temperatura de la carcassa	62°C
Grau d'estanqueïtat	IP40
Vida útil	20.000h

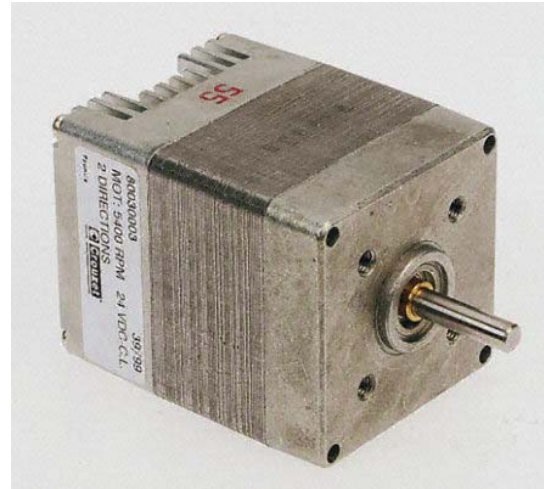


Figura 33. Motor de corrent continua de la marca Crouzet

Taula 8. Característiques tècniques del motor de continua
Crouzet

Fabricant	CROUZET
Referència de fabricant	80 030 003
Preu unitari	256,64 €

Taula 9. Referència i preu del motor de corrent contínua

- Motors de corrent altern:
 - Universals:

Una màquina de corrent continua, si es connecta el rotor i el estator en sèrie, pot funcionar també en corrent alterna, d'aquest tipus de màquines se'n diuen universals, ja que poden funcionar tant en corrent altern com continua tot i que el funcionament és pitjor en corrent altern. L'aspecte de l'interior d'aquest es mostra en la figura 34.



Figura 34. Interior del motor de tipus Universal

4.- Enginyeria de concepció

Les característiques d'un model comercial es mostren en la taula 10 i una imatge d'aquest en la figura 35.

Característiques tècniques

Tensió nominal (V)	24
Corren nominal (A)	2,8
Potència nominal de sortida (W)	25
Velocitat nominal (rpm)	4.500
Parell continuu (Ncm)	6
Nivell de protecció	IP44
Longitud total (mm)	112,9
Longitud del cos (mm)	95,4
□ del cos (mm)	61,5
Longitud de l'eix (mm)	17,5
□ de l'eix (mm)	6



Figura 35. Motor universal de la marca Bosch

Taula 10. Característiques tècniques del motor universal

Fabricant	BOSCH
Referència de fabricant	0130067018
Preu unitari	217,10 €

Taula 11. Referència i preu del motor universal

○ Síncrones:

Les màquines síncrones es caracteritzen per la seva relació entre la velocitat de gir i la freqüència dels corrents i tensions sobre l'estator segons l'equació 5.

$$f = \frac{w_m}{2 \cdot \pi}$$

Exp 5.- Relació de freqüència dels corrents de l'estator respecte la velocitat de gir dels motors síncrons

Es classifiquen en trifàsics i monofàsics, i aquests, a la vegada, es divideixen en dos subgrups, els d'histèresis i els de reductància variable. Els primers es caracteritzen per l'histèresis, que equival al desfasatge, de la freqüència de l'estator respecte la del rotor. I els de reductància variable, tenen definit l'angle de gir, en funció del nombre de bobines del rotor.

Les característiques d'un model comercial es mostren en la taula 12 i una imatge d'aquest en la figura 36.

4.- Enginyeria de concepció

Característiques tècniques

Tensió nominal (V)	240
Parells de pols	12
Potència nominal de sortida (W)	1,7
Velocitat nominal (rpm @ 50Hz)	250
Parell continuu (mNm)	7

Taula 12. Característiques tècniques del motor síncron

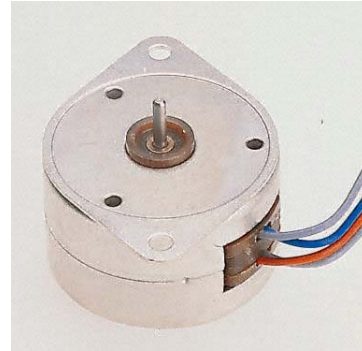


Figura 36. Motor síncron de la marca Phipips

Fabricant	PHILIPS COMPNTS BV MECATRONIC
Referència de fabricant	9904 111 32311
Preu unitari	45,12 €

Taula 13. Referència i preu del motor síncron

o Asíncrones o d'inducció:

Es caracteritzen per la seva robustesa i la simplicitat dels seus components. Un dels més característics, és el de gàbia d'esquirol. On el rotor i l'estator es mostren en la figura 37. Aquest tipus de motors, son els més utilitzats en la indústria, degut al seu baix cost i a l'absència de problemes de manteniments. Els divideix igualment, en monofàsics i trifàsics, i no necessita escobretes degut a que el gir es produeix pel l'efecte d'inducció, d'aquí el seu nom. La seva velocitat segueix l'expressió de l'equació 6.

$$v_{rpm} = \frac{120f}{num.pols} = \frac{60f}{parells.pols}$$

Exp 6.- Funció que relaciona la velocitat de gir del motor asíncron respecte el nombre de pols i la freqüència en el corren d'alimentació

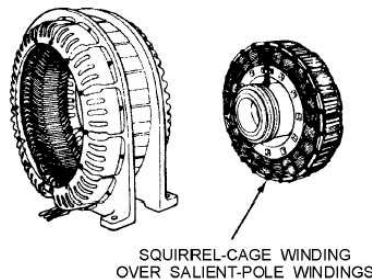


Figura 37. Detall del rotor i l'estator del motor d'inducció asíncron de gàbia d'esquirol

Les característiques d'un model comercial es mostren en la taula 14 i una imatge d'aquest en la figura 38.

4.- Enginyeria de concepció

Característiques tècniques

Motors trifàsics muntats de peu, 4 pols	
Potència	0,75kW (1CV)
Tensió nominal (V)	220V
Mida de bastidor	80B
Protecció ambiental	IP55
Aïllament del bobinat	Classe F

Taula 14. Característiques tècniques del motor asíncron



Figura 38. Motor Asíncron de la marca ABB

Fabricant	ABB LTD
Referència de fabricant	082002ASV
Preu unitari	203,54 €

Taula 15. Referència i preu del motor asíncron

En aquest tipus de motor, la variació de velocitat de gir, es presenten de varies formes diferents.

- Variant la freqüència del corrent d'alimentació, s'aconsegueixen obtenir un ampli marge de velocitats.
- Variant de nombre de pols, és necessari utilitzar un relé per tal de seleccionar el nombre de pols desitjat
- Variant la tensió d'alimentació, s'aconsegueixen variacions de velocitat molt petites i es poden produir problemes d'instabilitat en el moviment de rotor, tenint cura de no superar la tensió nominal per tal de no afectar greument els debanats del motor.

Aquest tipus de motor es diferencien a la vegada en funció de com està formada cada part d'aquest i es classifica en classes. Així, segons el rotor, corresponen a la classe *a*, i es diferencien entre els de gàbia d'esquirol i els de rotor bobinat, essent millors els primers degut a l'absència d'escombretes. Els que tenen un debanat en l'estator corresponen a la classe *b*, i no son capaços d'arrancar per si sols i necessiten d'un sistema extern. Els d'espira sombra corresponen a la classe *b1*, que fan que el camp magnètic, tingui un moviment com a un 'escombrat', arrancant el motor amb una sèrie de polsos. Els de fase partida corresponen a la classe *b2*, on l'estator està format per dos debanats desfasats $\pi/2$. I els de condensador corresponen a la classe *b3*, on el condensador, s'encarrega de desfasar $\pi/2$ el corrent entre els dos debanats.

4.2.3. Drivers

En aquest apartat, ens centrarem únicament amb les motors de corrent altern, ja que els de corrent contínua, no necessiten d'un *driver* específic per al seu funcionament, ja que la velocitat de gir del rotor, és proporcional al corrent que hi circula.

- Driver per a un motor Universal

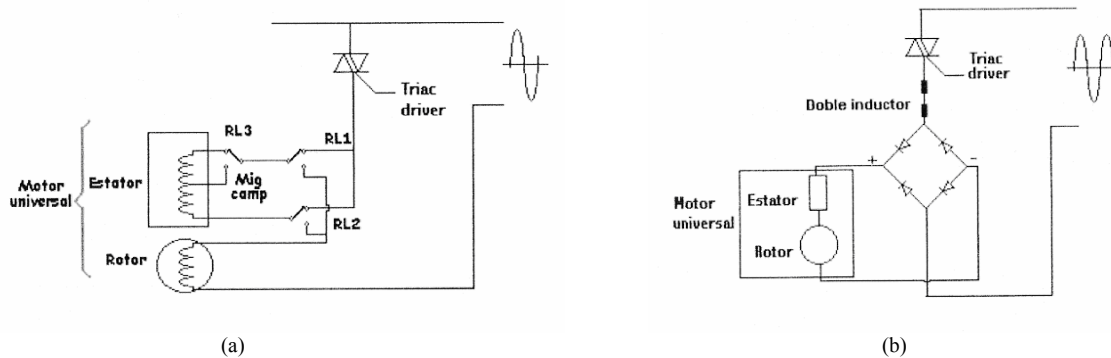
Per aquest tipus de motors, el control es realitza a través del control sobre la fase. I aquest es realitza de varies formes.

- Control de fase en A.C.

En aquest control, el motor universal treballa en A.C, i la velocitat es regula, mitjançant un triac, que regula el punt d'accionament del senyal altern. L'esquema d'aquest es mostra en la figura 39.a .

- Control de fase en D.C.

En aquest control, el motor universal treballa en D.C, i per tant serà necessari realitzar un rectificació prèvia mitjançant un pont de diodes. La velocitat es regula al igual que en el cas anterior mitjançant un triac que regula el punt d'accionament del senyal altern previ al pont de diodes. Les avantatges que aporta aquest control respecte l'anterior son que aquest ofereix una major eficiència per contra de l'increment del cost degut al rectificador. L'esquema d'aquest *driver*, es mostra en la figura 39.b .



(a) Esquema del driver de control de fase en A.C. (b) Esquema del driver de control de fase en D.C.

Figura 39. Esquema dels diferents tipus de drivers per a motors Universals

- Control de fase amb PWM

El motor universal treballa en D.C. en aquest control, i al igual que en el cas anterior, també és necessari un rectificador però en aquest cas, la regulació de la fase es realitza mitjançant

4.- Enginyeria de concepció

un MOSFET o un IGBT que permet funcionar a altes freqüències, aconseguint així unes majors velocitats del rotor. Per contra, requereixen d'un filtre per tal d'evitar introduir harmònics a la xarxa d'alimentació degut a les altes freqüències de commutació. L'esquema d'aquest regulador es mostra en la figura 40.

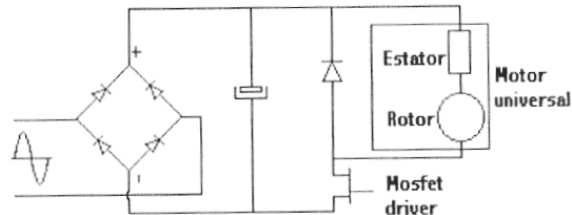


Figura 40. Esquema del driver del control de fase amb PWM

Les característiques d'un model comercial es mostren en la taula 16 i una imatge d'aquest en la figura 41.

Característiques tècniques

Font d'alimentació	Bateria de 12V de fins a 12A Bateria de 24V de fins a 12A; 240V a.c. mitjançant transformador, rectificador i condensadors de filtratge
Tensió de sortida de l'induït	0-12V ó 0-24V d.c.
Corrent de sortida de l'induït	12A

Taula 16. Característiques tècniques del driver per control de fase amb PWM



Figura 41. Driver per control de fase amb PWM

Fabricant	-
Referència de fabricant	-
Cost unitari (Driver)	110,69 €
Cost Unitari (Caixa)	139,79 €

Taula 17. Referència i preu del driver per control de fase amb PWM

▪ Driver per a un motor Síncron

Aquest tipus de motors, el rotor gira un determinat angle, cada cop que rep un impuls en un dels seus debanats. I la velocitat de gir, dependrà del nombre màxim de pulsacions que pot

4.- Enginyeria de concepció

rebre el motor, que correspon a la inversa del temps de resposta del motor. L'esquemàtic d'aquest, es mostra en la figura 42.

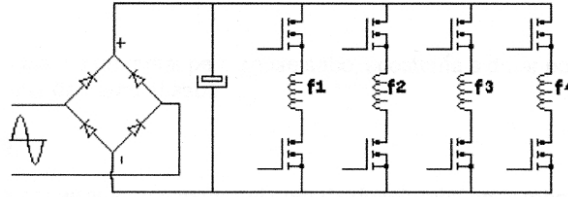


Figura 42. Esquemàtic del driver per un motor síncron

Les característiques d'un model comercial es mostren en la taula 18 i una imatge d'aquest en la figura 43.

Característiques tècniques

Tensió d'alimentació	
motor	15-36V d.c.
lògica	15-24V d.c.
el motor i la lògica poden compartir la mateixa font.	
Sortides auxiliars	
(regulades)	12V, 50m 5V, 50mA d.c.
Activació del motor	
	0,7-3,5A, ajust incorporat mitjançant interruptor DIL
Entrades de control	
	Compatibles amb CMOS o TTL en col·lector obert
0 lògic	0-2V d.c.
1 lògic	9-30V d.c.
Sortides de supervisió	
0 lògic	Transistors en col·lector obert 1V, 30mA máx.
1 lògic	24V d.c. máx.
Entrada de rellotge	
	20kHz máx. Amplada de pols de 10µs mín.
Temperatura de funcionalment	
	de 0°C a +40°C
Pes	
	700g

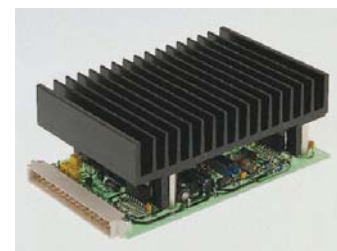


Figura 43. Driver d'un motor síncron

Taula 18. Característiques tècniques del driver d'un motor síncron

Fabricant	-
Referència de fabricant	-
Cost unitari	181,33 €

Taula 19. Referència i preu del driver d'un motor síncron

▪ Driver per a un motor Asíncron

En els motor Asíncrons, el control es por realitzar mitjançant una regulació de la fase o de la freqüència, i aquesta es realitza mitjançant un circuit *Inverter*.

4.- Enginyeria de concepció

- Control de fase en A.C.

S'utilitza en motors trifàsics i mitjançant un condensador entre dues espires de motor, es fa el control de fase en la tercera espira. Aquest control, permet regular la tensió mitja de l'estator regulant així el parell i la velocitat del motor. Per contra, no permet un marge molt ampli de velocitats. Per solucionar això, s'utilitzen motors amb doble devanat amb un nombre diferent de pols a cada un, sent el de major nombre de pols el de major parell i menor velocitat. Aquest últim, s'utilitza en l'arrencada. L'esquemàtic d'aquest circuit *driver* es mostra en la figura 44.

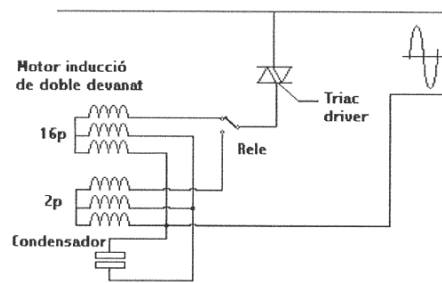


Figura 44. Esquemàtic del driver per motors asíncrons amb control de fase en A.C.

- Control 'inverter'

En aquest control, es requereix d'un rectificador, en el cas que aquest s'alimenti a una tensió alterna. I cada devanat es controla mitjançant un mig pont amb *IGBT's*. Controlant el temps de commutació d'aquest, es regula tant la freqüència com l'amplitud del senyal, regulant així, la velocitat de gir i el parell respectivament. En aquest controladors, aconseguix la màxima eficiència i el major marge de freqüències, per contra del cost que implica un mig pont per a cada devanat. L'esquemàtic d'aquest, es mostra en la figura 45.

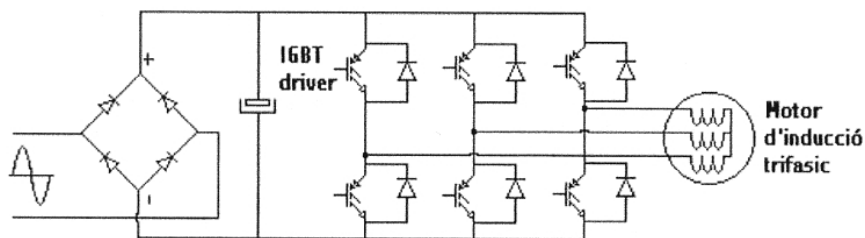


Figura 45. Esquemàtic del driver tipus inverter per motors asíncrons

Les característiques d'un model comercial es mostren en la taula 20 i una imatge d'aquest en la figura 46.

4.- Enginyeria de concepció

Característiques tècniques

Freqüència de alimentació	
d'entrada	50/60Hz
Tensió de	
alimentació d'entrada	170-264V a.c. monofàsica
sortida	200-240V a.c. trifàsica
Corrent de sortida	
	2,5A (0,4kW), (0,75kW)
	7A (1,5kW), 10A (2,2kW)
Corrent de	
sobrecarrega	150% 60s
	200% 0,5s
Temp. de	
funcionament	de -10°C a +50°C (90% de humitat relativa sin condensació)
Freqüència de sortida	
	de 0,2 a 400Hz

Taula 20. Característiques tècniques del driver de tipus *inverter*



Figura 46. Driver de tipus *inverter* de la marca Mitsubishi

Fabricant	MITSUBISHI ELECTRIC
Referència de fabricant	FR-E520S-0.4 K EC
Cost unitari (Driver)	190,29 €
Cost unitari (teclat)	37,40 €
Cost unitari (filtre EMC)	30,90€

Taula 21. Referència i preu del driver de tipus *inverter* i les accessoris de filtre i teclat



(a)



(b)

(a) Teclat de control per al driver de la sèrie E-500 de Mitsubishi, (b) Filtre per a les emissions EMC

Figura 47. Accessoris pel driver de la sèrie E500 de Mitsubishi

4.2.4. Sensors

- Mitjançant una dinamo

Aquest sensor, genera un senyal de corrent continu mitjançant un electroimant. El senyal generat, és d'amplitud proporcional a la velocitat, on aquesta amplitud és positiva o negativa en funció del sentit de gir. No necessita alimentació externa, ja que és el propi sensor el que genera una tensió. La figura 48, mostra el funcionament d'aquest tipus de sensor.

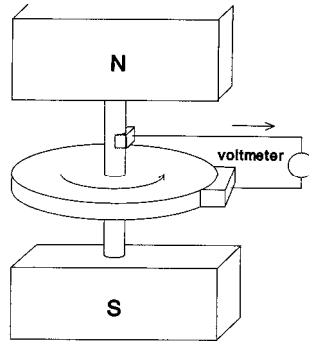
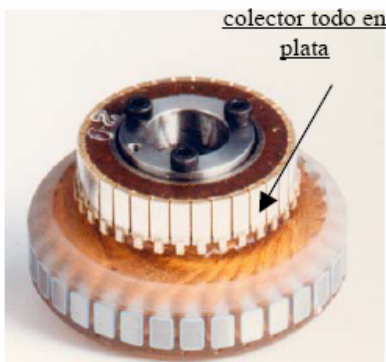


Figura 48. Funcionament del sensor de tipus Dinamo

Les característiques d'un model comercial es mostren en la taula 22 i una imatge d'aquest en la figura 49.



(a)



(b)

(a) Detall del col·lector de sensor de tipus Dinamo, (b) Dinamo de la marca Radio Energie

Figura 49. Dinamo de la marca *Radio Energie*

REFERENCIA P/N	Constant de velocitat V/rpm	Tassa d'ondulació %	Protecció	Pes Kg	Inèrcia Kg.cm ²	Interfase eje/shaft	F.e.m. max. V	Límit de Velocitat mecànica rpm	Observacions	Cost Unitari
RE.0.444 N	0,006- 0,2/2coll2x0,1	<0,5	IP 44/IP55	1,8/2,1	0,95	eje/shaft	600	12000	Compensada T ^{ra}	271€

Taula 22. Referència, característiques i preu del sensor del tipus Dinamo

4.- Enginyeria de concepció

- Mitjançant un encoder

L'encoder, és un transductor que transforma un moviment angular en una sèrie d'impulsos digitals. La detecció d'aquest moviment angular, s'executa en base al principi d'explotació fotoelèctrica, basant-se en la rotació d'un disc graduat amb un reixat radial format per línies opaques alternades per espais transparents. Aquest conjunt està format per una font perpendicular de raig infrarojos, que necessita d'una font de tensió externa. El disc projecta d'aquesta manera, la seva imatge sobre la superfície de varis receptors. En figura 50, es mostra en més detall el funcionament del sensor de tipus encoder.

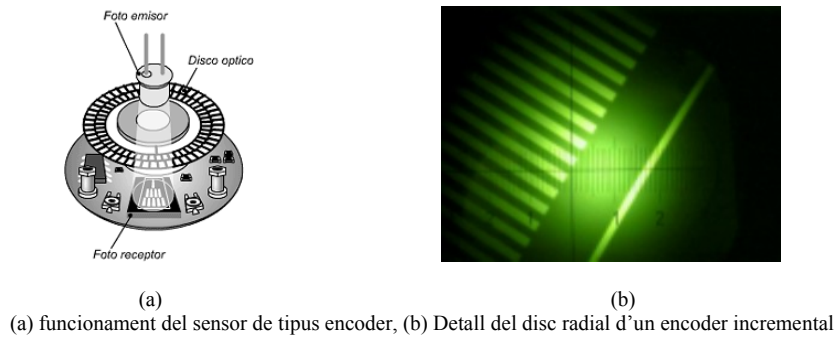


Figura 50. Funcionament del sensor de tipus encoder

Els receptors, son els encarregats de detectar la variació de llum que es produeix amb el desplaçament del disc. I es genera una sèrie d'impulsos quadrats a cada canvi de il·luminació.

El encoder proporciona normalment dos formes d'ona quadrada i desfasades entre si 90° elèctrics, i corresponent al canal A i canal B, respectivament. Amb la lectura d'un sol canal s'obté informació corresponent a la velocitat de rotació, metre que amb els dos, és possible diferenciar el sentit de gir. Un tercer canal, proporciona informació sobre la posició absoluta, generant un sol impuls de volta . El disc i els senyals resultants, es mostren en la figura 51.

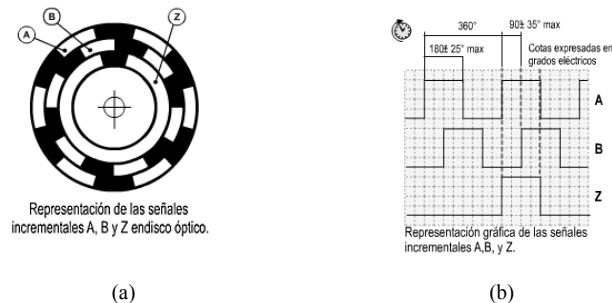


Figura 51. Característiques del discs i els senyals del sensor de tipus encoder

La unitat de mesura per a definir la precisió d'un encoder, és el grau elèctric, que es defineix segons l'equació de l'expressió 7.

$$360^\circ \text{ elèctrics} = \frac{\text{mecànics} 360^\circ}{n^\circ \text{ impulsos / volta}}$$

Exp 7.- Resolució en Graus elèctrics d'un sensor de tipus encoder

Les característiques d'un model comercial es mostren en la taula 23 i una imatge d'aquest en la figura 52.

Característiques tècniques

□ de eix	6mm
Velocitat máx. de gir	10.000rpm
Parell de força	□0,5Ncm
Carga máx. del eix	Axial 60N, radial 110N
Mida y muntatge	58mm, reborde sincro
Temp. de funcionament	de -10°C a +70°C
Grau d'estanquitat	Carcassa IP65, rodaments IP64
Connexions	1,5m de cable, radial
Pes	360g (aprox.)
Tensió d'alimentació	5V d.c.
Sortida	RS422 + alarma
	A, B, N i complements
Forma de pols	Ona quadrada, cicle de treball 1:1



Figura 52. Encoder incremental de la marca Hengstler

Taula 23. Característiques tècniques de l'encoder incremental

Fabricant	HENGSTLER
Referència de fabricant	RI58-O/00500AS.41RB
Preu unitari	216,73 €

Taula 24. Referència i preu de d'un encoder incremental

- Mitjançant un sensor de corrent

Un sensor de corrent per mitjà de l'efecte *Hall*, normalment, consisteix en una fina placa de material conductor amb quatre contactes elèctrics a la perifèria, en els qual, s'hi introdueix un corrent per dos d'ells, i s'obté una tensió en els altres dos generada per un camp magnètic. Aquest valor de tensió, acostuma a tenir valors molt petits, per això, els sensors comercials, incorporen un amplificador en l'encapsulat del component. Per aquest motiu, serà necessari una font d'alimentació externa. L'esquemàtic d'aquest tipus de sensors, es mostra en la figura 53.

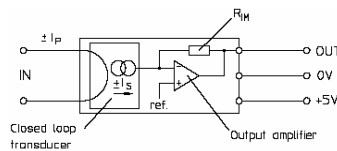


Figura 53. Esquema d'un sensor de corrent de tipus Hall

4.- Enginyeria de concepció

El senyal que s'obté en aquest tipus de sensors, generalment, és un valor de tensió continua al voltant d'un punt de referència, que correspon a un corrent 0, i segueix linealment, un valor proporcional al corrent que hi circula. La figura 54, mostra aquesta linealitat.

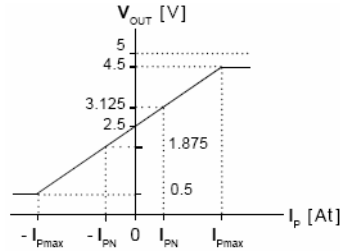


Figura 54. Gràfica de corrent d'entrada respecte tensió de sortida del sensor Hall

Amb aquest tipus de sensors, al tenir un ample de banda elevat, es pot obtenir la forma d'ona del corrent que circula pel motor, permetent mesurar tant la freqüència del senyal, com l'amplitud d'aquest, ja que l'amplitud, correspon al corrent d'entrada. Així, es pot conèixer, tant la velocitat de gir del motor, com el parell.

Les característiques d'un model comercial es mostren en la taula 25 i una imatge d'aquest en la figura 55.

Característiques tècniques

Corrent nominal	8, 12 ó 25A rms (LTS 15: 5,75 ó 15A rms)
Ample de banda	de 0 a 100kHz (0,5dB)
Tensió d'alimentació	5V
Tensió de sortida	2,5V per al valor nominal de corrent
Precisió	±0,7% a 25°C
Linealitat	□0,1%
Temps de resposta	□200ns
Temperatura de funcionament	de -10°C a +85°C
Pes	10g



Figura 55. Sensor de corrent d'efecte hall de la marca Lem

Taula 25. Característiques tècniques del sensor de corrent d'efecte hall

Fabricant	LEM HEME
Referència de fabricant	LTS 15-NP
Preu unitari	19,08 €

Taula 26. Referència i preu del sensor hall de corrent

4.3. Solució proposada

El regulador escollit ha estat el regulador PID, ja que permet un major control sobre la planta, i no presenta un increment de cost massa gran, respecte la resta de controladors.

En primer lloc, el component més determinant ha estat el motor, ja que la resta del components aniran en funció del tipus de motor escollit.

El segon component escollit, ha estat el *driver*, que s'ha ajustat a les característiques del motor.

Finalment, en el sensor, s'ha fet un estudi en les tres possibilitats, ja que aquest element, dependrà, més de l'aplicació que es vulgui que de les característiques del motor.

- Esquema final amb les prestacions esperades, correspon a la figura 56.

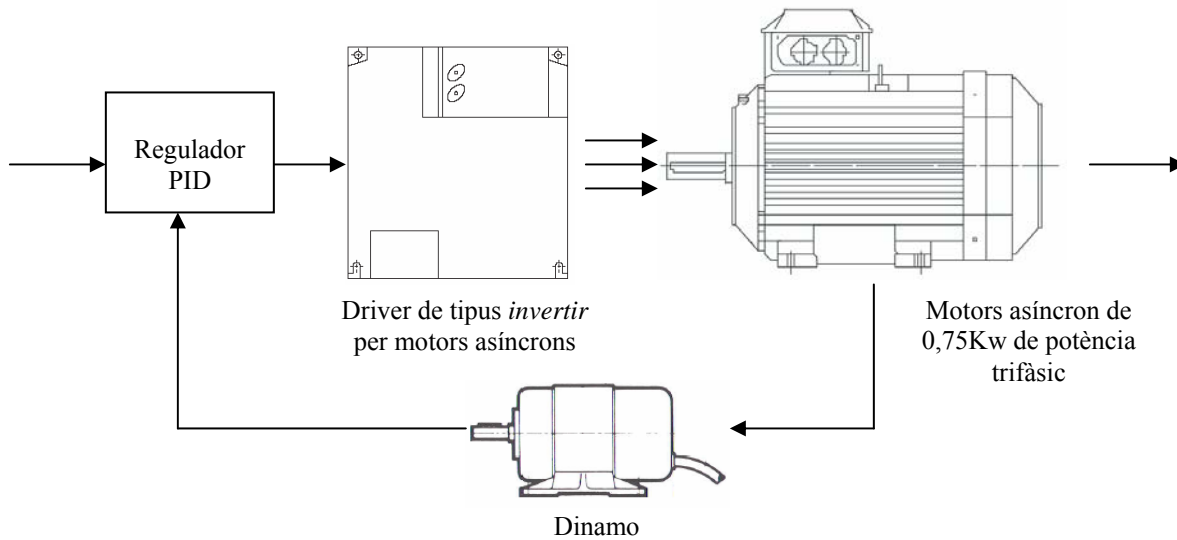


Figura 56. Esquema del sistema amb la solució proposada

El motor escollit, ha estat un **motor de corrent altern d'inducció trifàsic de gàbia d'esquirol**. El motiu principal ha estat que presenta una major potència a un menor preu, juntament, amb la manca de manteniment, respecte la resta de tipus de motors. La potència escollida, ha esta de 0,75 kW, que equival a 1 Cv, ja que el regulador escollit, s'ajusta a aquest valor de potencia, i la diferència de preu no resulta significativa. Per a una aplicació determinada, la potencia, i el tipus de motor, es tindran que ajustar a l'aplicació en concret. Per tant, els paràmetres que s'han determinat l'elecció del tipus de motor i la seva potència, han estat, la de prestacions respecte el preu, ja que la finalitat d'aquest projecte ha estat la regulació d'aquest i no l'aplicació on va destinat.

4.- Enginyeria de concepció

El circuit equivalent del motor per cada fase, es mostra en la figura 57, juntament amb els valor dels seus components.

R_1 =phase resistance Ω

X_1 =stator reactance Ω

X_m =magnetizing Reactance = V_{fase} / I_o di fase – es.se Y – $V_{linea} / \sqrt{3} I_o$ di linea Ω

R_2 =rotor resistance referred to stator Ω

X_2 =rotor reactance referred to stator Ω

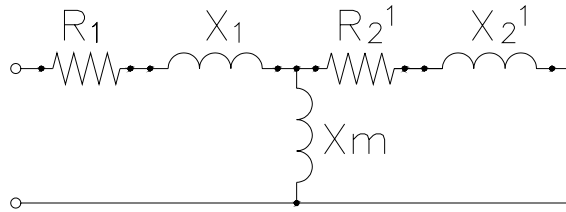
$R_1=7.46 \Omega$

$X_1=14.08 \Omega$

$X_m=186.46 \Omega$

$R_2=9.14 \Omega$

$X_2=10.9 \Omega$



L =inductance= $X / 2\pi$ Hz =Henry

Hz=frequency

Figura 57. Circuit equivalent del motor trifàsic d'inducció asíncron per cada fase

El *driver* per aquest tipus de motor, ha estat un **Driver inverter V/f trifàsic** de 0,75 kW de potència, igual que el motor, on a partir d'una entrada en tensió de rang de 0 a 5 V, es varia la freqüència de sortida de 0 a 50 Hz, que equival a una variació en rpm del motor de 0 a 1.500. El sentit de gir, es controla, mitjançant unes entrades digitals, juntament amb el paro i el reset. L'esquemàtic d'aquest, es mostra en la figura 58.

El sensor escollit, ha estat la dinamo, ja que no necessita alimentació externa, i la informació que proporciona, s'ajusta al paràmetre a regular del motor, que en aquest cas, és la velocitat.

En la realització de l'aplicació, es realitzaran el muntatge del tres sensors, per tal de comparar els resultats amb cada un d'ells, tot i que en el disseny del regulador, únicament s'utilitzarà en sensor de tipus dinamo.

● **Single-phase 200V power input**

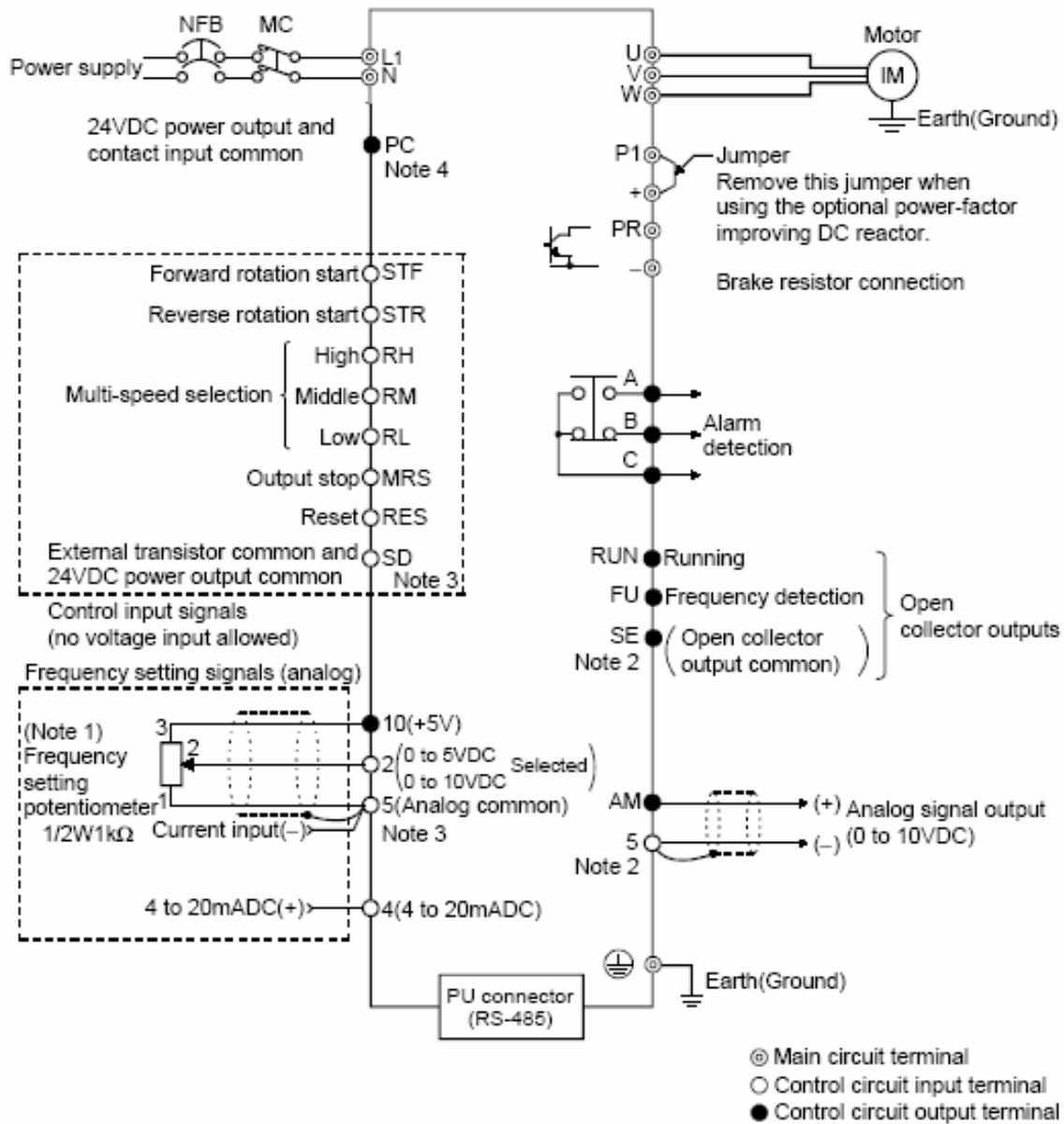


Figura 58. Esquema del driver de tipus *inverter* de la marca Mitsubishi sèrie E-500

5. Enginyeria de detall

En aquest capítol, es descriurà les especificacions detallades del procediment de disseny del regulador, juntament amb tots els passos seguits per a dur a terme el disseny, però, en primer lloc, serà necessari un configuració prèvia de l'equip de disseny.

5.1. Configuració de l'equip de disseny

L'equip de disseny, es pot diferenciar en dos parts. La part hardware i la part software. En primer lloc, es procedirà a descriure la posta a punt de la part hardware.

5.1.1. Equip de disseny hardware

En el capítol anterior, s'han descrit les parts que formen el hardware de l'equip de disseny. Aquestes parts, s'adquireixen de forma individual, és a dir, que l'equip, no s'adquireix muntat des de fàbrica, i per tant, és necessari realitzar una posta a punt.

La part hardware de l'equip de disseny, està formada per tres parts. El xassís pròpiament dit, el controlador del xassís, que gestiona les diferents targetes que hi ha instal·lades i el mòduls, que corresponen a cada una de les targetes. Aquestes parts es mostren en la figura 59.



Figura 59. Imatge d'un equip de disseny PXI

5.- Enginyeria de detall

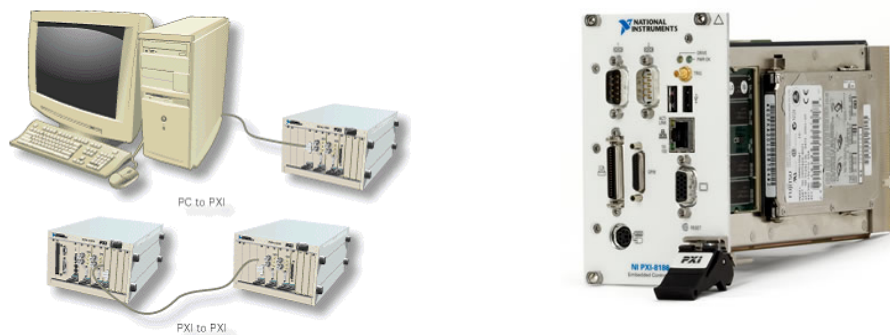
En primer, lloc, l'element hardware principal, serà el xassís de l'empresa *National Instruments*, al igual que la resta de l'equip, model **NI PXI-1042**, ja que albergarà la resta de parts del equip. La principal característica d'aquest xassís, és el bus *PXI*, que són les sigles de l'estàndard *PCI eXtensions for Instrumentation* i determina el tipus de topologia de bus utilitzada, tant en velocitats de transmissió de dades com en mecanismes de sincronisme de *trigger*.

PXI, és un estàndard format per un conjunt de 68 empreses, en el es determinen una sèrie de paràmetres per a aquesta topologia de bus, que està dedicat a la instrumentació i mesura de dispositius, realitzant una extensió del bus *PCI* actual. Aquest paràmetres són, tant a nivell de dimensions, com a nivell de tensions, compatibilitat electromagnètica, soroll, etc. En l'annex del *CD*, s'inclouen les especificacions d'aquest estàndard.



Figura 60. Logotip de l'estàndard *PXI*

Aquest model de xassís, permet la 'inserció' de 8 targetes *PXI* i el controlador del xassís, està ubicat en el *slot* 1 del xassís. Aquest requisit està marcat per l'estàndard *PXI*. Aquest controlador, pot ser un PC remot via un cable de connexió o albergar un PC en el propi mòdul (figura 61).



(a) PC remot que controla un xassís, (b) PC integrat en un bloc *PXI*

Figura 61. Controlador de xassís

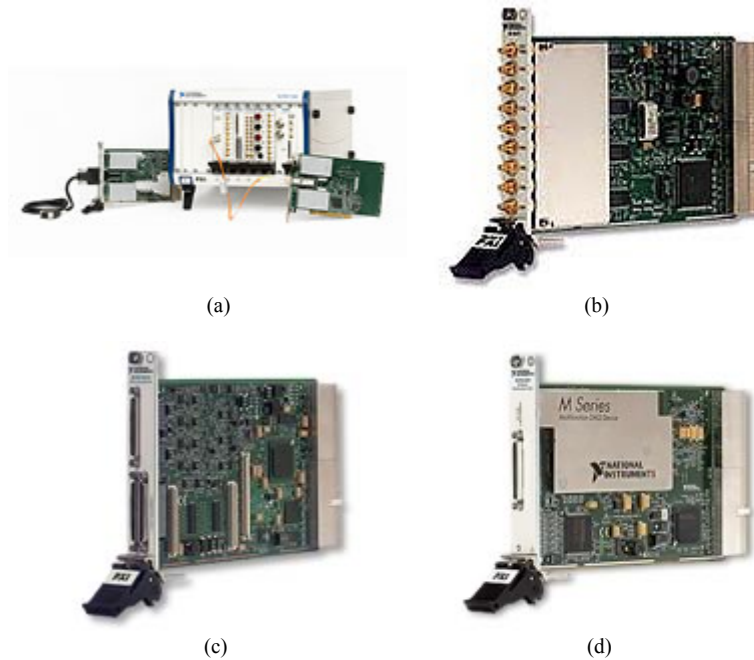
El controlador de xassís d'aquest equip de disseny, és un controlador per a un PC remot model **NI PXI-PCI8336**. Aquest controlador, consisteix en un mòdul de transmissió tipus *MXI-4*, que es basa amb un emissor-receptor per fibra òptica, capaç de transmetre dades a una velocitat de 132Mb/s entre el xassís i el PC remot (figura 62.a).

És important l'ordre de posta en marxa del PC remot i el xassís, sent aquest últim el primer en connectar-se seguit del PC, això és degut al que la *BIOS* del sistema operatiu, dona per suposat que tota la jerarquia dels dispositius *PCI*, està ja muntada, i com que *PXI*, incorpora un bus *PCI*, si aquest es connecta després que s'hagi connectat el PC, la *BIOS* del PC no els

5.- Enginyeria de detall

detectarà. De la mateixa manera, a l'hora de desconnectar el sistema, és important, primer apagar el PC remot, i després el xassís, per tal que la BIOS del PC, no perdi el 'contacte' amb algun PCI, mentre encara està en marxa.

El primer mòdul que forma l'equip, és una tarja d'adquisició de senyal dinàmica (DSA) de 8 canals d'entrada i 24 bits de resolució, optimitzat per a senyals de tipus vibració o de molt baixa freqüència i correspon al model de tarja **NI PXI-4472B** (figura 62.b).



(a) Controlador de xassís per a PC remot tipus MXI-4 model PXI-PCI8336, (b) Tarja d'adquisició de senyal dinàmica model PXI-4472B, (c) Tarja d'entrades/sortides reconfigurable model PXI-7831R, (d) Tarja multifunció d'e/s d'alta resolució model PXI-6281M

Figura 62. Mòduls PXI-8336, PXI-4472B, PXI-7831R, PXI-6281M

El segon mòdul, és una tarja d'E/S multifunció reconfigurable mitjançant una FPGA de *xilinx xc2V1000* d'un milió de portes, programable a través del software **LabVIEW FPGA Module**, on es mostren les característiques tècniques en la taula 27. En aquesta tarja, serà on es simularà la part hardware del producte a dissenyar en el pas 4 del procés de disseny. Aquesta tarja és el model **NI PXI-7831R** de la gamma de dispositius d'entrada/sortida reconfigurables (figura 62.c).

Reconfigurable FPGA

System gates.....	1 M
Number of logic slices	5,120
Equivalent number of logic cells.....	11,520
Embedded RAM available.....	81,920 B
Timebase	40 MHz
Timebase reference sources	
PCI-7831R	Onboard clock only
PXI-7831R	Onboard clock, phase-locked to PXI 10 MHz clock
PXI-7811R	Onboard clock, phase-locked to PXI 10 MHz clock
Timebase accuracy	
Onboard clock.....	±100 ppm, 250 ps jitter
Phase locked to PXI 10 MHz clock (PXI-7831R and PXI-7811R only)	Adds 350 ps jitter, 300 ps skew

Taula 27. Característiques tècniques dels models d'E/S reconfigurables

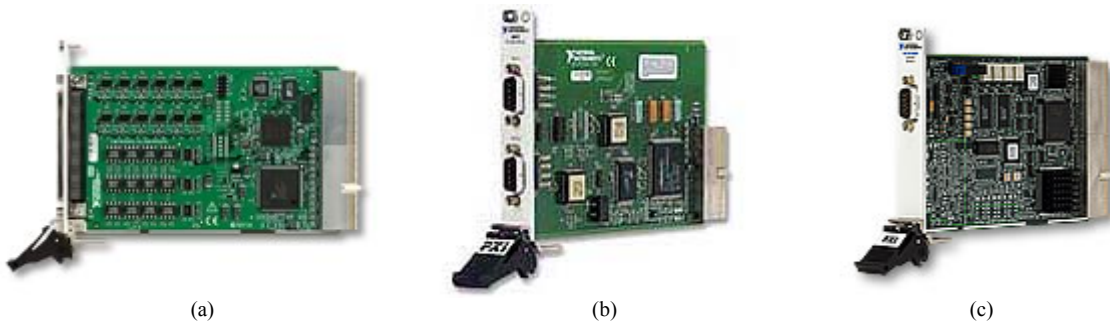
El tercer mòdul, és una tarja d'e/s multifunció de 18 bits de resolució en els senyals d'entrada i 16 bits en els senyals de sortida analògica i correspon al model **NI PXI-6281M** de la gamma de targes multifunció d'alta resolució (figura 62.d). Amb aquesta tarja, es realitzarà tota la part de simulació amb la planta real juntament amb la part de obtenció del model teòric de la planta mitjançant el software *LabVIEW* amb el mòdul *NI DAQmx*.

El quart mòdul, és una tarja d'E/S digitals industrial model **NI PXI-6528**. Això significa que totes les seves E/S estan aïllades òpticament fins a una tensió màxima de $\pm 60V$. Aquesta tarja s'utilitzarà per als senyals de comandament digital del *driver*, ja que aquestes, s'activen a una tensió de +24V, i per a la resta de targes que formen l'equip de disseny, seria necessari la incorporació d'una font d'alimentació externa. D'aquesta forma, s'aprofita l'aïllament de la tarja juntament amb la font de tensió de +24V del propi *driver* (figura 63.a).

El cinquè mòdul, és una tarja equipada amb dos ports de comunicació sèrie RS-485/422 model **NI PXI-8421** (figura 63.b). Aquest ports son de transmissió sèrie mitjançant senyals diferencials amb els nivells de tensió que marca l'estàndard RS-485/422. Els dispositius de la planta que utilitzen aquests ports son: El *driver*, que disposa d'un connector RS-485 per al control d'aquest mitjançant un software determinat, propi del fabricant. I el sensor *encoder*, que te uns senyals de sortida en cada canal del tipus RS-422.

Finalment, l'últim mòdul és una tarja amb un port de comunicació sèrie del tipus CAN model **NI PXI-8464**, on el tipus de receptor CAN, és seleccionable per software entre comunicació d'alta velocitat, baixa velocitat i d'un sol cable. Aquests tipus de receptor s'utilitzaran en funció de l'aplicació on es connectin. En l'aplicació del regulador d'un motor d'inducció, en aquest projecte final de carrera, no ha estat necessari la utilització d'aquesta tarja, però s'ha inclòs en l'equip de disseny, degut a la gran utilització d'aquest tipus de ports en la indústria (figura 63.c).

5.- Enginyeria de detall



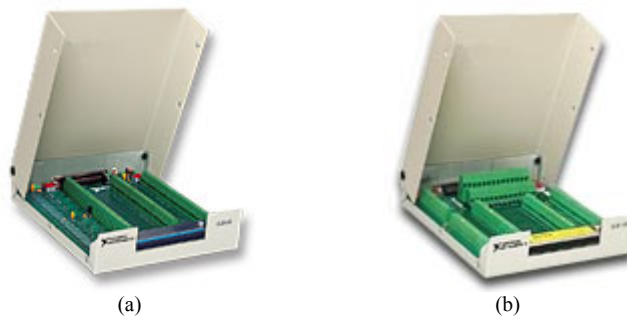
(a) Tarja d'entrades digitals industrials model PXI-6528, (b) Tarja de comunicació sèrie RS-485/422 de dos ports model PXI-8421, (c) Tarja de comunicació sèrie tipus CAN d'un port model PXI-8464

Figura 63. Mòduls PXI-6528, PXI-8421, PXI-8464

A part d'aquests mòduls, l'equip està format també per una sèrie de blocs, on es connecten físicament, les entrades i sortides de l'equip juntament amb els cables de connexió entre els blocs i les targetes. Cada bloc i cable està dissenyat per a complir una sèrie de requisits, i aquests son:

Bloc de 68 pins model **SCB-68** (figura 64.a), utilitzat tant en la tarja d'e/s reconfigurables mitjançant una FPGA (PXI-7831R) com en la tarja d'e/s multifunció d'alta resolució (PXI-6281M). La primera tarja, permet connectar tres blocs de 68 pins, dos dels quals son per a entrades i sortides digitals i l'altre per a analògiques, metre que l'altra tarja, únicament, incorpora un connector per aquest tipus de blocs.

Bloc de 100 pins model **SCB-100** (figura 64.b), utilitzat en la tarja d'e/s digitals industrial (PXI-6528). Aquesta tarja disposa de 24 entrades i 24 sortides digitals, on cada una incorpora el terminal + i -, corresponents l'aïllament de cada e/s, a més de dos senyals d'alimentació de +5V. Tots aquests senyals sumen els 100 pins de connexió del bloc.



(a) Bloc de 68 pins model SCB-68, (b) Bloc de 100 pins model SCB-100

Figura 64. Blocs de connexió de la sèrie SCB

5.- Enginyeria de detall

Cable d'altas prestacions d'immunitat al soroll model **SHC68-68-EPM** per a dispositius de la sèrie M de 68 pins (figura 66.a). Cada parell trenat dels senyals analògics d'entrada, està apantallat individualment, al igual que cada senyal analògic de sortida, també està apantallat individualment i separat de la resta de senyals digitals i d'alimentació (figura 65). Té 1m de longitud i incorpora un connector per a accessoris del tipus *D-type* i un connector en l'altre extrem del tipus *VHDCI* que es connecta a la tarja adjunt.

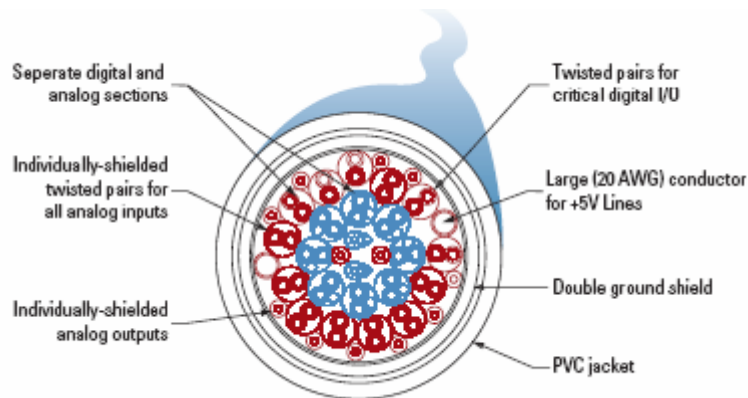
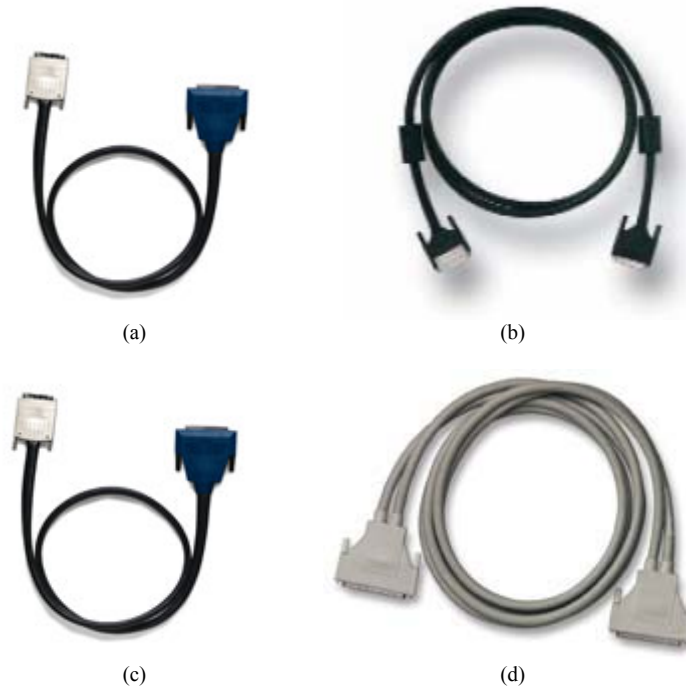


Figura 65. Detall de la secció del cable model SHC68-68-EPM

Cable estàndard de connexió de 68 pins model **SHC68-68-S** (figura 66.b), de 2m de longitud. Incorpora un connector per a accessoris del tipus *D-type* i un connector en l'altre extrem del tipus *VHDCI* que es connecta a la tarja adjunt. Utilitzat, en aplicacions que no requereixen uns nivells d'immunitat al soroll massa elevats, com són les connexions d'e/s digitals diferencials.

Cable de connexió d'alta immunitat al soroll model **SHC68-68-RMIO** d'un metre de longitud (figura 66.c). Incorpora un connector per a accessoris del tipus *D-type* i un connector en l'altre extrem del tipus *VHDCI*. S'utilitza en les targetes d'e/s reconfigurables en el connector *MIO* que inclou e/s analògiques. Per això necessita un cable amb prestacions d'immunitat al soroll, però no al nivell del model de les targetes multifunció de la sèrie M (**SHC68-68-EPM**) resultant més econòmic.

Cable de connexió de mòduls de 100 pins model **SH100-100F**, aquest cable, és un cable apantallat de 2m de longitud que incorpora dos connectors del tipus *D-type* utilitzat en els dispositius de 100 pins (figura 66.d).



(a) Cable d'altres prestacions per a la sèrie d'e/s multifunció M model SHC68-68-EPM, (b) Cable estàndard par a dispositius de 68 pins model SHC68-68-S, (c) Cable d'immunitat al soroll per a la sèrie d'e/s reconfigurables model SHC68-68-RMIO, (d) Cable de 100 pins de 2m de longitud model SHC100-100F

Figura 66. Cables de connexió

5.1.2. Equip de disseny software

Pel que fa al software, incorpora el paquet de *National Instruments NI Developer Suite Professional Control Edition*, juntament amb el mòdul *LabVIEW FPGA*.

Tot el software, s'executa sota l'entorn de programació *LabVIEW 7.1* tot i que aquest paquet inclou altres entorns de programació com el *LabWindows /CVI*, el *Measurement Studio* i el *Real-Time Module*.

En aquest capítol es descriuen breument, les funcionalitats de les eines que s'inclouen en aquest paquet de software.

VI Analyzer Toolkits, és una eina que permet realitzar test l'usabilitat i configuració d'estils als programes *vi* que es realitzin. Aquest test, es poden realitzar tant a nivell del diagrama de blocs, com a nivell del panell frontal. El resultat d'aquests, és un informe, que es pot generar en varis formats, per exemple en llenguatge *HTML*. Un exemple de test, és analitzar, si les fonts utilitzades en el panell frontal, podran ser observades correctament per l'usuari.

Express VI Development Toolkit, correspon a una eina en la que es permet generar un programa *vi express* a partir de programes *vi* ja realitzats. Un *vi express*, és un

5.- Enginyeria de detall

programa que permet configurar els seus paràmetres de funcionament, de forma interactiva. Per exemple, el programa *compare express vi*, és un programa que permet seleccionar el tipus de comparació a realitzar, sense la necessitat d'utilitzar diversos programes *vi* per a cada tipus de comparació. Tot això es realitza en un entorn visual interactiu.

State Diagram Toolkit, és una eina que s'utilitza en la creació de màquines d'estat, on a partir de l'editor de diagrames d'estat que incorpora aquesta eina, es genera automàticament el codi per al diagrama de blocs en *LabVIEW* corresponent.

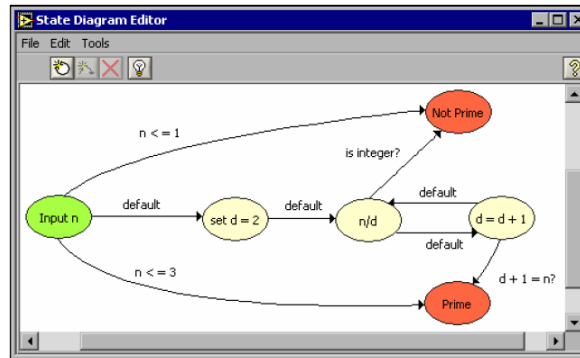


Figura 67. Exemple d'una màquina d'estats en l'editor de diagrames d'estat del State Diagram Toolkit

Report Generation Toolkit for Microsoft Office, és una eina de generació d'informes detallats per a programes de *Microsoft Office* de forma fàcil, sense la necessitat de conèixer el llenguatge de programació *ActiveX*, que és l'utilitza't en la generació d'aquest tipus d'informes.

Enterprise Connectivity Toolkit, permet, l'accés a bases de dades tant locals com remotes, mitjançant codi *SQL*. Aquest tipus d'eines, s'utilitzen en funcions com per exemple, la gestió de la publicació de dades dins un equip de disseny, o en l'emmagatzemament de versions d'arxius de codi font.

PID Control Toolkit, és una eina que incorpora una sèrie de funcions en el control de reguladors. Permet per exemple, el control de No-Linealitats o la regulació en lògica *Fuzzy*. Aquest eina, s'ha utilitzat en la simulació del regulador sobre la planta real en l'apartat 5.4.4 d'aquest projecte fi de carrera.

Signal Processing Toolkit, és una eina que incorpora utilitats per a realitzar anàlisis en freqüència o dissenyar filtres digitals.

Aquestes eines de software, s'inclouen en el paquet *Developer Suite*, però en la versió pròpia de *LabVIEW*, hi ha una sèrie de funcionalitats, que en la versió estàndard, no s'hi troben. Aquestes funcionalitats corresponen a un conjunt de paletes d'utilitats en forma de programes *vi* que es descriuen breument a continuació.

5.- Enginyeria de detall

NI-SCOPE, dins la paleta de funcionalitats *Measurement*, hi ha un conjunt de programes *vi* corresponents a *NI-SCOPE*. Aquest permet una fàcil utilització dels digitalitzadors d'alta velocitat juntament amb un ampli ventall de tipus diferent de mesures, permetent així crear panells frontals d'aspecte similars a aparells reals, com per exemple, un oscil·loscopi, pel que fa a la de representació de les dades.

NI-FGEN, correspon a la paleta de funcionalitats *Measurement*. Aquest conjunt d'eines, permet la generació de senyals d'aspecte similar als aparells reals, pel que fa a la representació de dades, i el tipus de configuració que utilitza.

NI-DMM, es troba en la paleta de funcions *Measurements*, i té funcionalitats sobre els *DMM* de *National Instruments*. *DMM*, correspon a les sigles de *Digital Multimeter*. Mitjançant aquestes eines, es permet el testeig de senyals d'entrada de forma fàcil i interactiva.

NI-SWITCH, correspon a la paleta de funcions *Measurement*, i permet el control dels mòduls i dispositius *SWITCH*. Exportant una completa funcionalitat d'aquests dispositius a través d'una interfície de fàcil ús.

NI-HSDIO, correspon al conjunt de funcionalitats de digitalitzadors d'alta velocitat, es troba en la paleta de funcions *Measurement*, i s'utilitza per al control en la generació de formes d'ona en aquest tipus de dispositius.

CAN, s'inclou juntament amb la tarja de comunicació sèrie *CAN*, que correspon al model *PXI-8464/1*, i serveix per gestionar les funcionalitats d'aquesta tarja, així com en control de les trames.

Real-Time vi's, correspon al conjunt de funcionalitats referents als dispositius d'utilització en temps real, on s'integra un petit *Kernel*, per tal de gestionar-los.

Control Design, correspon a les funcionalitats referents al disseny i anàlisi de controls de sistemes, on es permet la representació de funcions de transferència, diagrames de *Bode* i representació de pols i zeros d'un sistema.

DSC Modules vi's, correspon al conjunt d'eines de disseny i programació de dispositius *DSP*, sota el mateix entorn de programació *LabVIEW*.

DSP Test Integration, correspon al conjunt d'eines per a la realització de test d'alt nivell en dispositius del tipus *DSP*.

FPGA Interface, s'inclou amb la tarja d'e/s reconfigurable, i gestiona les funcionalitats i operacions específiques dels dispositius del tipus *FPGA*. Aquestes funcionalitats s'han utilitzat en l'etapa 5 de procés de disseny, per a la realització del programa *host* que monitoritza el comportament de la planta i el regulador en la *FPGA*.

5.- Enginyeria de detall

Signal Express, correspon al conjunt de funcionalitats de generació de senyals de forma dinàmica i interactiva, sense la necessitat d'utilitzar un programa *vi* per a cada tipus de senyal.

Simulation, integra sistemes dinàmics de simulació en l'entorn *LabVIEW*, permetent la modelització d'aquests.

System Identification, correspon al conjunt de funcionalitats referent a la identificació de sistemes, mitjançant diversos mètodes d'estimació. Aquestes funcionalitats, s'han utilitzat en l'etapa 3 del procés de disseny, per a la identificació del model teòric de la planta.

5.2. Configuració del equip de disseny

Un cop muntat tot el hardware, es procedeix a la configuració d'aquest per tal de que el software l'identifiqui i permeti utilitzar-lo. Per això s'han seguit els passos que recomana el fabricant que son, en primer lloc, instal·lar els *drivers* de les targetes amb el *NI-DAQmx*, concretament, la versió de software que s'inclou, és la v7.1. Mitjançant el software *Measurement and Automation*, s'ha permès comprovar la correcta configuració, tant del hardware com del software instal·lat.

Per tal que el sistema funcioni correctament, és necessari realitzar una actualització del software dels *drivers* que gestiona el hardware. Tal i com s'ha dit anteriorment, la versió que s'inclou en l'equip de disseny, és la v7.1. Però és necessari tenir instal·lat la v7.4, per tal que en sessions del sistema operatiu que no siguin en un usuari administrador, les funcions *DAQmx Assist*, funcionin correctament, ja que son de gran ajuda a l'hora de realitzar tasques amb les targetes d'adquisició de dades. Aquesta versió del software, requereix que el PC remot, no tingui instal·lada cap altra versió anterior. En cas contrari, es tindrà que realitzar una desinstal·lació de la versió antiga prèviament a l'actualització del software.

5.3. Adaptació del equip a l'aplicació del regulador

Per tal de poder mesurar els senyals que s'obtenen de la planta mitjançant un sensor determinat, s'ha tingut que realitzar una sèrie de circuits d'adaptació per als sensors, amb la finalitat d'ajustar el tipus de senyal que transmet el sensor, als valor de tensió d'entrada de les targes on van connectats. A més, per als senyals de control del *driver*, també ha estat necessari realitzar una adaptació per tal d'ajustar els nivells de tensió de les entrades digitals d'aquest. Aquests circuits son: una dinamo, un sensor d'efecte Hall i un *encoder* incremental i els senyals de control del *driver*.

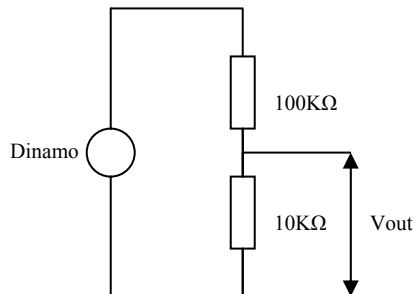
5.3.1. Dinamo:

En aquest sensor, s'obté un senyal de corrent continu en funció de la velocitat de gir de valor màxim $\pm 90V$, que s'obté de multiplicar la constant de velocitat de la dinamo per la velocitat màxima de gir del motor en revolucions per minut. Aquest valor, s'obté de l'equació 8. El signe, depèn del sentit de gir, sent positiu quan el sentit de gir és el de les agulles del rellotge, i negatiu en cas contrari.

$$\begin{aligned} \text{Constant de velocitat} &= 0,06 \text{ V/rpm} \\ \text{Velocitat màxima} &= 1500 \text{ rpm} \\ V_{\text{dinamo}} &= 1500 \cdot 0,06 = 90V \end{aligned}$$

Exp 8.- Valor de la tensió de sortida de la dinamo

El rang d'entrada de la tarja, és de $\pm 10V$. Per això, com que la impedància d'entrada de les targes on es connectarà, és molt elevada ($10G\Omega$), simplement amb un divisor de tensió, el senyal de la dinamo, ja estarà adaptat per a poder ser mesurat amb la tarja tal i com es mostra en la figura 68.



$$V_{out} = \frac{10K\Omega}{100K\Omega + 10K\Omega} \cdot V_{Dinamo} = 0,09 \cdot V_{Dinamo}$$

Funció del divisor de tensió

Figura 68. Esquema del divisor de tensió

D'aquesta forma, a velocitat màxima, el valor de la tensió obtinguda és de 8,18V, permetent que en el cas de que el motor vagi a una major velocitat de la esperada, aquest, no malmeti la tarja degut a una sobretensió en la sortida del divisor.

5.- Enginyeria de detall

El senyal que ataca el *driver*, té un rang de 0 a 5V positius, i per tal de comparar-lo amb el senyal que s'obté de la dinamo, és necessari realitzar un ajust tant de signe, com de valor de tensió per tal que a màxima velocitat, que correspon a 1500 rpm, s'obtinguin 5V. Aquest ajust es pot realitzar tant per software com en hardware. L'opció adoptada ha estat fer l'ajust per software, ja que multiplicant per 0,61 amb el valor obtingut per la dinamo, el senyal queda ajustat. El factor de conversió final, que s'ha denominat mitjançant **K'**, s'ha ajustat a la pràctica a un valor de 0,59312. Això és degut a les toleràncies de les resistències. L'esquema final del sistema amb el sensor del tipus dinamo, es mostra en la figura 69.

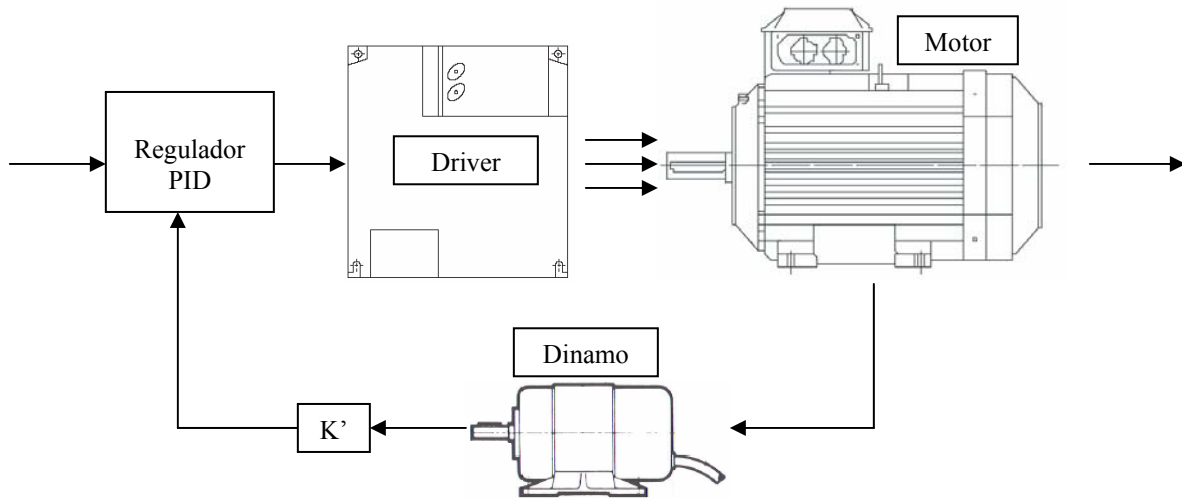


Figura 69. Esquema del sistema amb el sensor del tipus dinamo

L'opció d'ajust per hardware seria la substitució de la resistència de 10K Ω de divisor de tensió, per un potenciòmetre d'un valor lleugerament superior, per tal d'ampliar el rang d'ajust en el divisor. En la versió *Beta* de la placa PCB, s'ha utilitzat $K'=1$ i l'ajust s'ha realitzat amb el potenciòmetre.

La sortida de la dinamo, s'ha connectat a una de les entrades analògiques (*AIO*) que disposa la tarja multifunció **NI PXI-6281M** amb referència a massa, entenent massa, com el terminal *AIGND* de la tarja. Per tant a nivell de software, aquest senyal referenciat a massa, en l'entorn de programació *LabVIEW*, és tradueix amb un senyal del tipus RSE (*referenced single-ended*).

5.3.2. Sensor Hall:

El senyal que s'obté en aquest sensor, és un senyal en tensió, centrat a 2,5V positius amb una variació de $\pm 0,625$ V per a un corrent de ± 5 A. Aquest sensor, necessita d'una font d'alimentació externa de 5V positius. Com que l'ample de banda del sensor, és molt superior a les freqüències de gir del motor, aquest permet visualitzar les oscil·lacions en cada fase del motor trifàsic, connectant un sensor a cada una d'elles. Coneixent la

5.- Enginyeria de detall

freqüència del senyal trifàsic que alimenta el motor, i el corrent en cada fase, es pot determinar la velocitat de gir i el parell d'aquest. Per tal de conèixer el sentit de gir del motor, és necessari mesurar el desfassatge existent entre cada fase del motor trifàsic. La gràfica del senyal obtingut amb aquest tipus de sensor, es mostra en la figura 70.

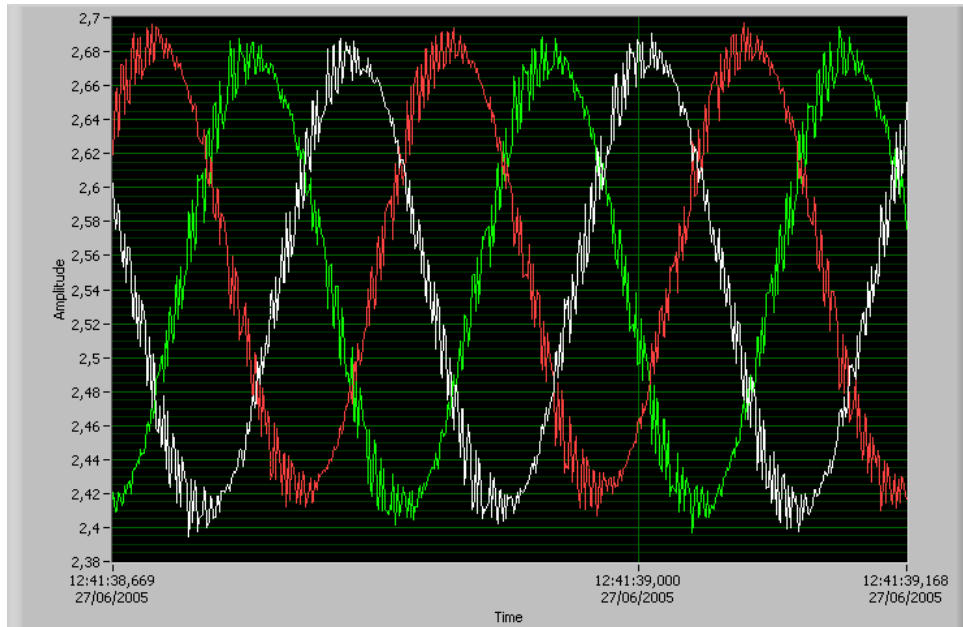


Figura 70. Gràfica obtinguda en la mesura del corrent en les tres fases del motor mitjançant sensors hall

En aquest cas, no ha estat necessari realitzar cap tipus d'adaptació per a poder mesurar el senyal que proporciona aquest sensor. L'alimentació que necessita el sensor, s'ha extret dels connectors d'alimentació que proporciona la mateixa tarja. L'esquema del muntatge de la planta amb aquest tipus de sensor, es mostra en la figura 71.

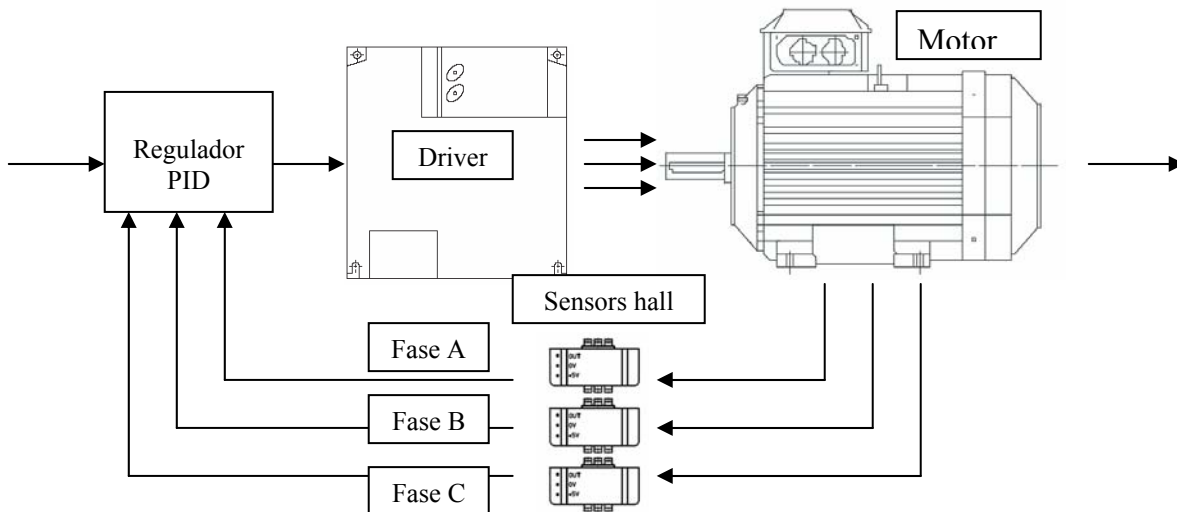
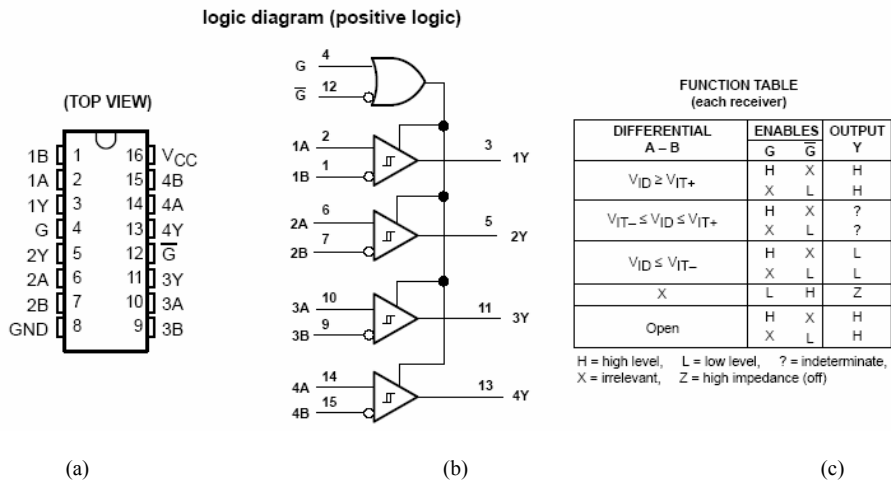


Figura 71. Esquema del sistema amb els sensors del tipus sensor hall

5.3.3. Encoder:

Aquest sensor, és un sensor que proporciona informació de la posició de l'eix del motor, respecte un punt, al mateix temps que proporciona la velocitat de gir en funció de la quantitat de vegades que es passa pel punt 'origen' per unitat de temps. El sentit de gir, s'obté de mesurar el desfassatge entre els dos canals (A i B) de posició del sensor.

Aquest model l'encoder (RI58-O/500AS-41RB) te una sortida diferencial del tipus RS 422, per tant, serà necessari, fer una adaptació mitjançant un receptor diferencial amb l'integrat **AM26LS32AM** (figura 72).



(a) esquema del patillatge, (b) diagrama de blocs, (c) taula de funcions

Figura 72. Esquema, diagrama de bloc i taula de funcions de receptor RS-422 AM26LS32AM

Tant el sensor encoder com el receptor estan alimentats a 5V positius, i degut a la sensibilitat a les variacions en l'alimentació, serà necessari un filtratge mitjançant un condensador amb un valor de 33µF per tal de filtrar les pujades i baixades de tensió en l'alimentació del sensor.

En aquest sensor, s'utilitzen tres senyals diferents (Canal A, B i N), per tal d'obtenir informació de la velocitat, de la posició del motor, i del sentit de gir. Per tant, aquests tres senyals es connectaran a tres entrades analògiques de la tarja multifunció **NI PXI-6281M** amb referència a massa, entenent massa, com en el cas de la dinamo, el terminal *AIGND* de la tarja, i en el cas del receptor, el terminal de *GND*.

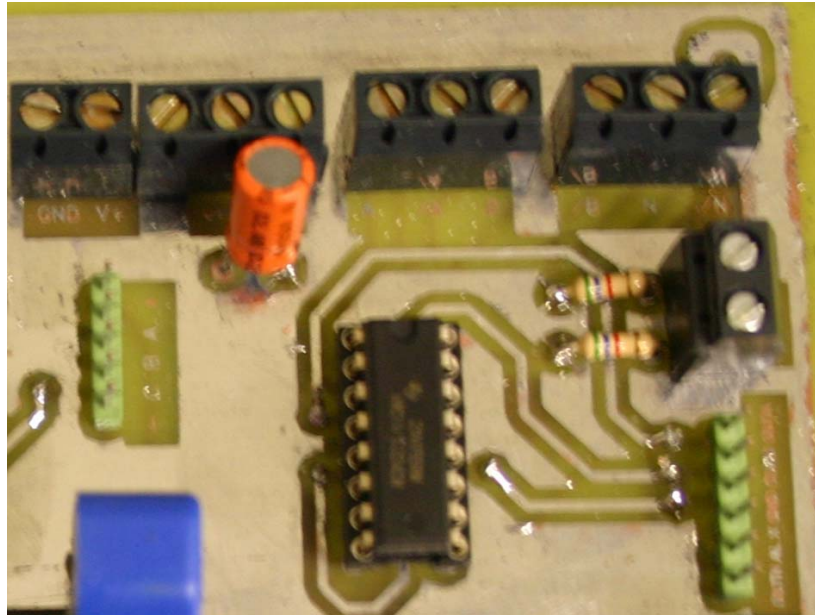


Figura 73. Foto Placa (bloc del encoder + receptor diferencial)

5.3.4. Senyals de control del *driver*

L'acondicionament dels senyals de control del *driver*, ha estat necessari degut a que es realitza mitjançant la tarja d'entrades i sortides digitals industrials. El motiu d'utilització d'aquesta tarja, ha estat per motius de seguretat, ja que controla senyals que van directament al *driver*, i aquest es connecta directament a la xarxa elèctrica de 220V. Aquesta tarja disposa d'un aïllament òptic en totes les seves entrades i sortides. Per això ha estat necessari realitzar un *Pull-Up* a cada una de les sortides utilitzades en la tarja. L'esquema corresponent al *Pull-Up*, es mostra en la figura 74.

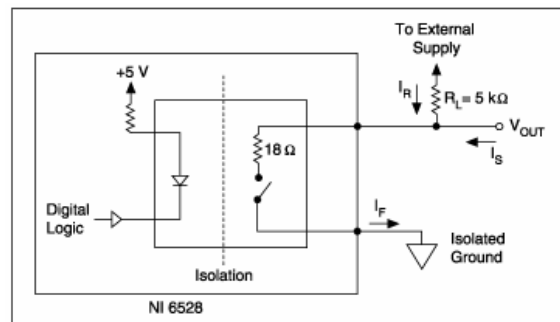


Figura 74. Esquema del *Pull-Up* de les sortides digitals de la tarja PIX-6528

Per tal de poder connectar els senyals digitals en la tarja de la FPGA, ha estat necessari realitzar un aïllament extern, ja que aquesta tarja no l'incorpora. Això ha estat degut a que els senyals de control digital del *driver* s'activen a una tensió de 24V, mentre que la tarja de

5.- Enginyeria de detall

la FPGA, no pot subministrar aquests valors de tensió ja que les seves sortides digitals, treballen amb nivells de tensió *TTL*. Aquest aïllament s'ha realitzat incorporant uns optoacobladors **4N35** a cada senyal digital (figura 75), i ha estat necessari invertir la lògica per software per a adaptar els senyals en aquest optoacoblador. Permetent així, connectar la tensió de 24V que proporciona el *driver* a les entrades digitals de control d'aquest.

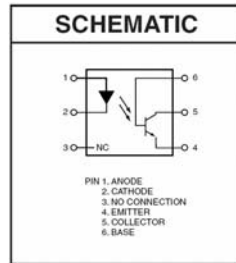


Figura 75. Esquemàtic del circuit optoacoblador 4N35

Finalment, la circuiteria necessària per a l'adaptació de l'equip a l'aplicació del disseny d'un regulador per al motor asíncron, es mostra en la figura 76.

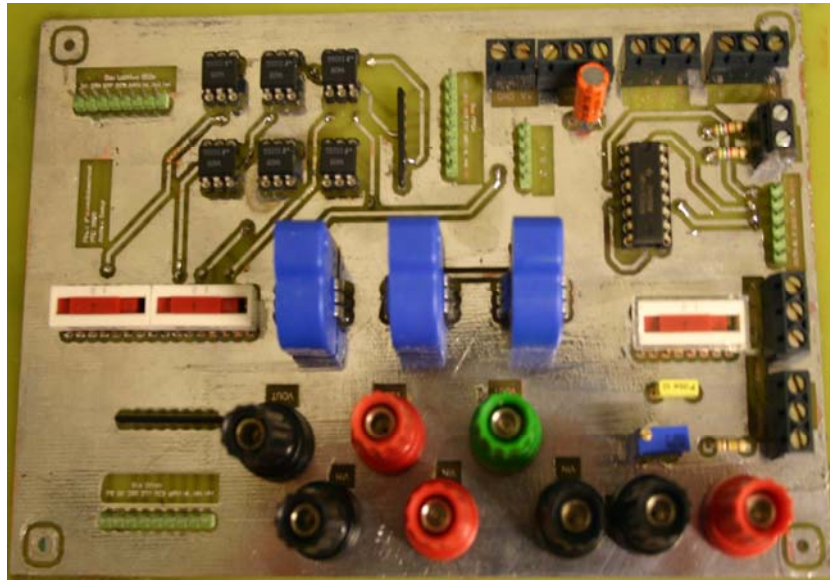


Figura 76. Foto Placa total

5.4. Implementació de l'aplicació

Diagrama en V desglossat respecte les prestacions del sistema *PXI* corresponent al procés de disseny, és el mostrat en la figura 77.

Aquest procés consta de cinc etapes en les que es passarà d'un sistema teòric simulat, a un sistema completament en hardware real. Per això, en les tres primeres etapes, s'ha utilitzat un sistema en configuració en llaç obert, és a dir, sense cap control sobre la planta. Entenent planta, com el conjunt format pel *driver* i el motor. Per això, s'han representat aquest dos blocs, mitjançant un requadre en línia discontinua.

Aquestes etapes sense control, es realitzen, per tal de conèixer les característiques de la planta a controlar, i corresponen al les etapes 1 i 2 del procés de disseny. La caracterització de la planta, conclou amb l'obtenció del model teòric d'aquest, i es realitza en la etapa 3 del procés de disseny. Aquestes etapes en llaç obert, estan representades en la branca esquerra en el diagrama en V.

Un cop coneguts els paràmetres de la planta, es procedeix al disseny del regulador pròpiament dit, i per això es realitza una configuració del sistema en llaç tancat, és a dir, que la resposta de la planta, passa a ser una altra entrada al sistema. On l'entrada al regulador, correspon al error del sistema, i s'obté realitzant una resta entre la consigna desitjada del sistema, i la resposta de la planta.

En aquestes etapes del procés de disseny en configuració de llaç tancat, corresponent a les etapes 4 i 5, es realitza, en primer lloc, una simulació del regulador amb software, per tal d'obtenir els paràmetres de configuració d'aquest, i imposar que aquest, faci que el sistema tingui unes característiques de comportament determinades. Aquestes característiques de comportament, s'imposen en l'etapa 4 del procés de disseny.

Finalment, s'implementa el regulador amb els paràmetres obtinguts en l'etapa 4 en un sistema en hardware real, que en aquest cas, correspon a la *FPGA* que incorpora l'equip de disseny. Aquesta implementació del regulador en hardware, es realitza en l'etapa 5 del procés de disseny.

Les etapes del procés de disseny corresponents a una configuració del sistema en llaç tancat, s'han representat en la branca dreta, tal i com es mostra en la figura 77.

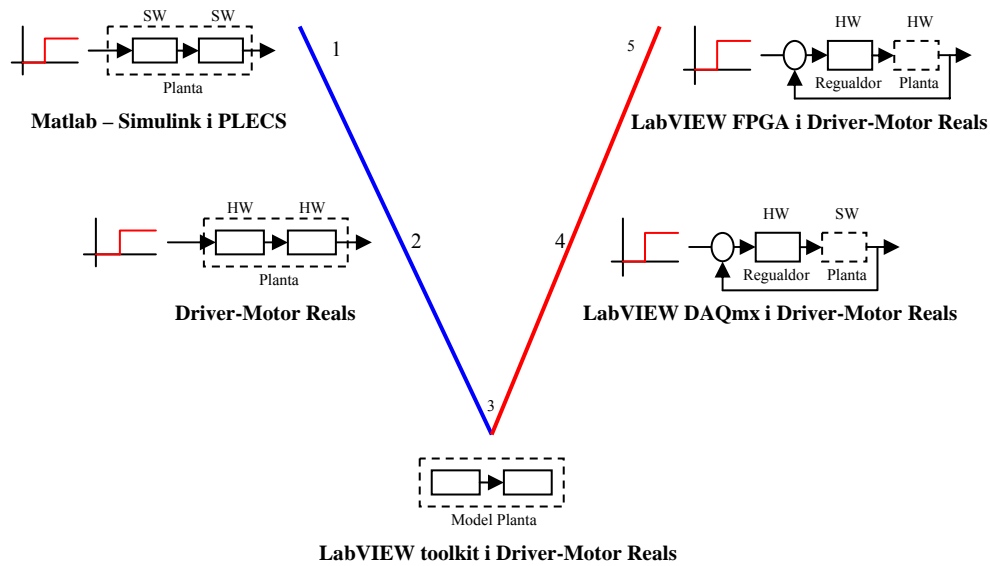


Figura 77. Diagrama en V, corresponent al procés de disseny de l'aplicació d'un regulador per a un motor trifàsic asíncron

5.4.1. Etapa 1. Simulació de la planta en llaç obert. SW+SW

En aquest apartat, i segons el model facilitat pel fabricant del motor, s'ha procedit a realitzar una simulació en llaç obert que correspon a la primera etapa del procés de disseny que es mostra en la figura 78 i es representa en la branca esquerra en el diagrama del procés de disseny. Aquesta simulació s'ha realitzat analitzant la resposta de la planta a un estímul del tipus esglaó.

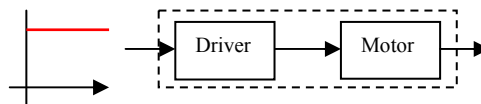


Figura 78. Esquema representatiu de la simulació de la planta en llaç obert

Per a la realització d'aquesta simulació, s'ha utilitzat el software de simulació *Matlab - Simulink*, juntament amb el mòdul *PLECS* (Piece-wise Electrical Circuit Simulation for Simulink). Aquest mòdul, és un software que funciona sota *Simulink*, i permet utilitzar esquemàtics de components en els circuits de *Simulink*. A més, incorpora una gran varietat de components, així com per exemple, motors de diferents tipus.

En aquesta simulació, *Matlab*, s'ha utilitzat, per introduir els valor de la consigna de tipus esglaó.

Amb el mòdul *PLECS*, s'ha descrit l'esquemàtic que simula una part del *driver* que correspon a la part del circuit inversor mitjançant sis 'interruptors', que en aquest cas, han

5.- Enginyeria de detall

estat del tipus *IGBT (Isulated Gate Bipolar Transistor)*, ja que ofereixen unes bones prestacions en potència i freqüència de commutació. El l'esquema del *driver*, també s'inclou el circuit equivalent al motor asíncron, ja que el mòdul de simulació *PLECS*, incorpora un símbol corresponent a aquests tipus de motors, introduint, únicament, els paràmetres que el caracteritzen (figura 79).

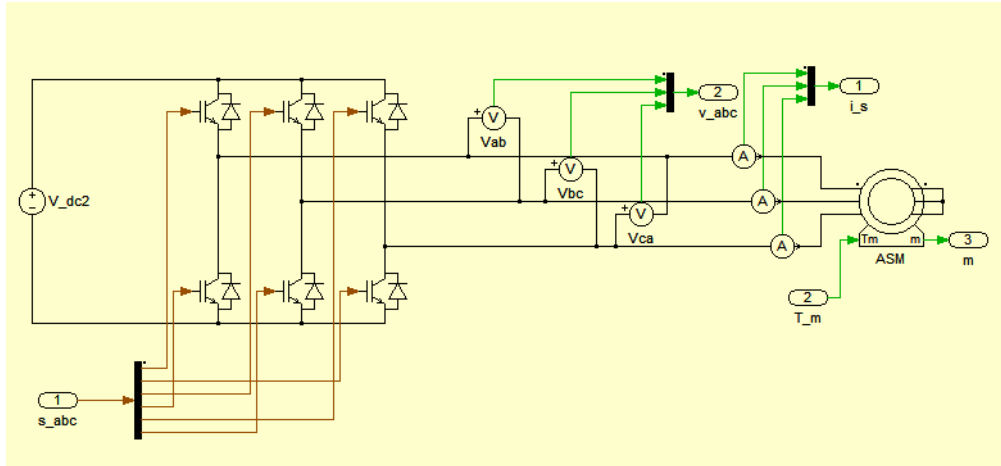


Figura 79. Esquemàtic de PLCES del circuit inversor del driver, juntament amb el motor asíncron ASM

El circuit inversor, consisteix en tres inversors de mig pont, un per a cada fase del motor, que al estar desfasats entre els 120° , generen un senyal de tensió trifàsica de valor $\pm V_{dc2}$. Aquest valor de tensió, correspon al valor de la tensió d'alimentació en que es realitzarà la planta real, i s'ha ajustat al valor de tensió de la xarxa elèctrica que és de 220V.

Cada mig pont, està format pels *IGBTs* 1-4, 3-6, i 5-2, segons es mostra en la figura 80 i el senyal altern, s'aconsegueix aplicant una tensió entre dos fases. Així doncs, per aconseguir una tensió de $+V_{dc2}$ entre la fase 'a' i 'b', denominada V_{ab} , és necessari que els *IGBT* 1 i 6 estiguin activats al mateix temps que els *IGBT* 3 i 4 han d'estar desactivats. Per tant, serà necessari que els *IGBTs* que formen cada mig pont, estiguin invertits, ja que en cas contrari, s'estaria produint un curtcircuit de la tensió d'alimentació del circuit inversor. Per això s'ha utilitzat un circuit NOT, que realitza el senyal invers a cada senyal de control de cada mig pont.

El desfasatge entre fases es produeix en les tensions que es generen entre fases, això vol dir que per a generar un senyal trifàsic en la sortida del circuit inversor, serà necessari que hi hagi una diferència entre les fases en les senyals de tensió V_{ab} , V_{bc} i V_{ca} .

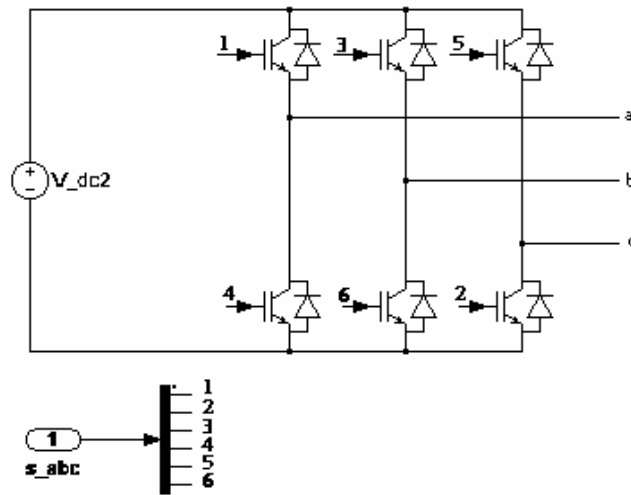


Figura 80. Esquema d'un inversor trifàsic

El circuit equivalent a cada una de les fases del motor, és el mostrat en la figura 81 on R_1 , correspon a la resistència de la fase, X_1 correspon a la reactància de l'estator, R_2 correspon a la resistència del rotor referenciada al estator, X_2 correspon a la reactància del rotor referenciada al estator i X_m correspon a la reactància magnètica.

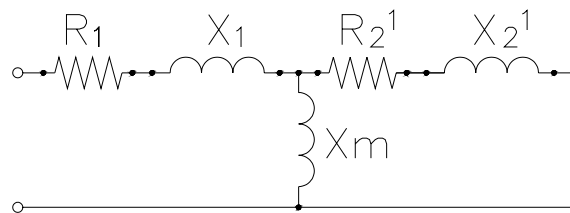


Figura 81. Circuit equivalent a una fase del motor asíncron

Per a la simulació del motor, s'ha utilitzat el motor que incorpora *PLECS*, amb els paràmetres facilitats pel fabricant (figura 82). Sent necessari la conversió d'unitats en els paràmetres referents a les reactàncies

5.- Enginyeria de detall

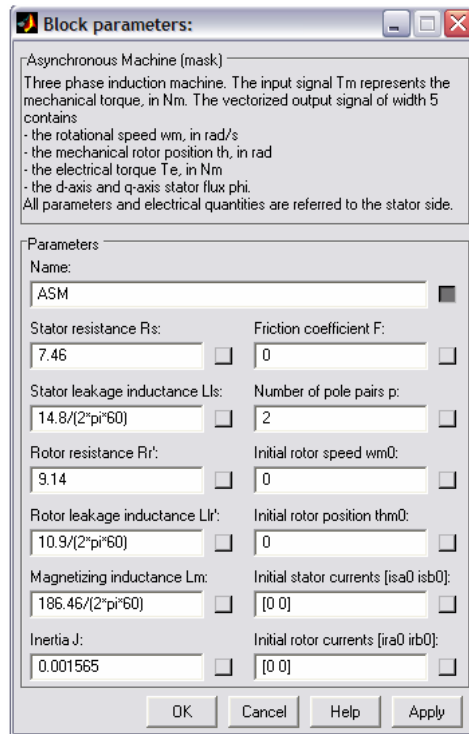
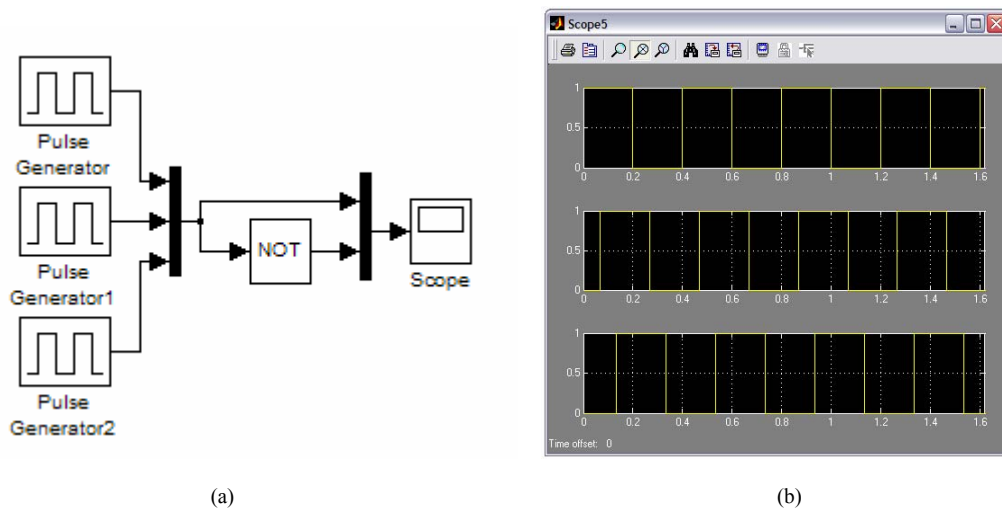


Figura 82. Paràmetres de configuració del motor

Els senyals de comandament del circuit inversor, son una sèrie de polsos desfasats 120° entre cada fase, per tal que l'inversor generi un senyal altern trifàsic de freqüència determinada (figura 83). Això s'ha realitzat mitjançant tres generadors de polsos en el qual s'ha introduït un desfassatge de 120° entre cada generador en els paràmetres de configuració d'aquests generadors de polsos. La freqüència d'aquest polsos està determinada per l'amplitud del senyal de consigna i s'explicarà més endavant.



(a) Circuit generador dels polsos de control de l'inversor, (b) Senyal de polsos desfasats 120°

Figura 83. Circuit generador d'impulsos desfasats 120°

Com que en l'inversor hi ha sis senyals de comandament, de les quals, tres son la inversa de les altres, ja que els dos transistors que connecten una mateixa fase, no poden ser activats en el mateix instant de temps, ja que es produiria un curtcircuit en l'alimentació del motor, per això s'ha utilitzat el circuit NOT de la figura 83 per a generar tres senyals inversos als que s'obtenen a la sortida del multiplexor. On s'obté el senyal de comandament de la figura 84 que correspon als sis senyals de comandament dels *IGBTs* del circuit inversor.

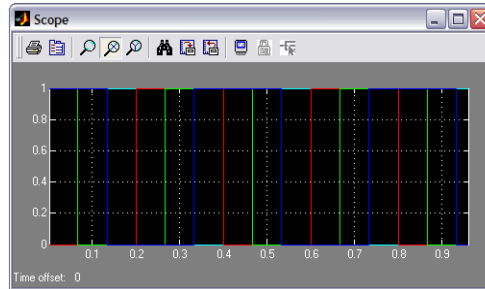


Figura 84. Conjunt dels sis senyals de comandament del circuit inversor del driver

El senyal resultant en la sortida del circuit inversor corresponent a una senyal d'entrada dels polsos anteriorment nombrats, es connecta a les bobines del motor de cada fase, i es genera un senyal trifàsic com el senyal mostrat en la figura 85.

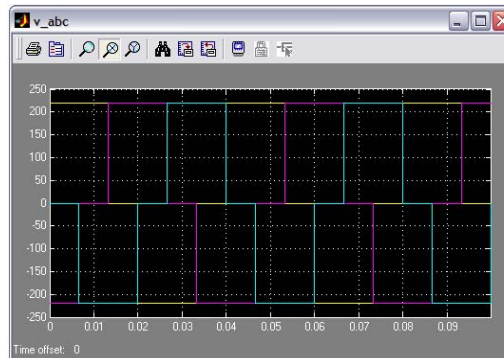


Figura 85. Senyal trifàsic generat pel circuit inversor del driver

Cal tenir en compte que per a poder realitzar aquesta simulació, és necessari modificar un paràmetre en *Matlab – Simulink* per tal que el senyal d'entrada al bloc *NOT* sigui el correcte. Per tal de realitzar aquesta modificació en els paràmetres de simulació d'aquest software, cal seguir els següents passos, on el panell desplegable es mostra en la figura 86:

Menú de Simulink *Simulation*

↳ *Simulation Parameters*

↳ A la pestanya de *Advanced*

↳ *Boolean logic signals = Off*

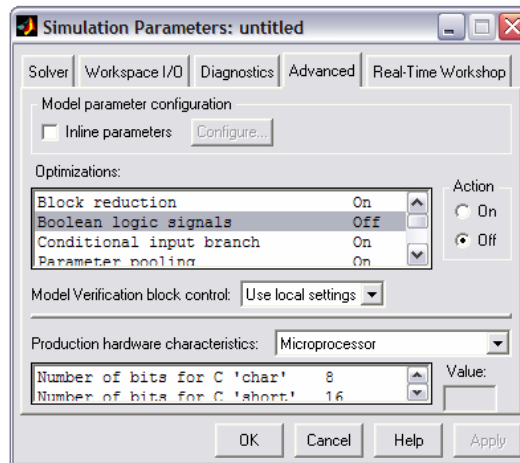


Figura 86. Finestra de selecció dels paràmetres de simulació

La freqüència del senyal trifàsic en la sortida del circuit inversor, està determinada pel període del senyal de polsos en la seva entrada. Aquest període es fixa de tal manera que per a un senyal del tipus *esglaió* amb una amplitud de 2,5V, el senyal que genera els polsos de comandament dels *IGBTs* del circuit inversor, correspon a un període de 0,4 s. Aquesta relació, s'obté mitjançant el circuit de la figura 87. On primer es passa de valor de l'amplitud del senyal de consigna a rpm, això es realitza multiplicant el valor d'entrada per 300, ja que la consigna màxima és de 5V, i correspon a un valor de velocitat del motor de 1500 rpm. Després, es transforma aquest valor a rps dividint per 60. Per a la conversió de rps a període, cal tenir en compte els pols del motor, així doncs, per a un motor de 4 pols, com és aquest cas, és necessari dividir per 0,5, que equival a multiplicar pel nombre de parelles de pols, en aquest cas 2. Finalment, s'inverteix el senyal per tal d'obtenir la freqüència, tot i que aquest paràmetre, únicament s'utilitza a nivell d'indicador.

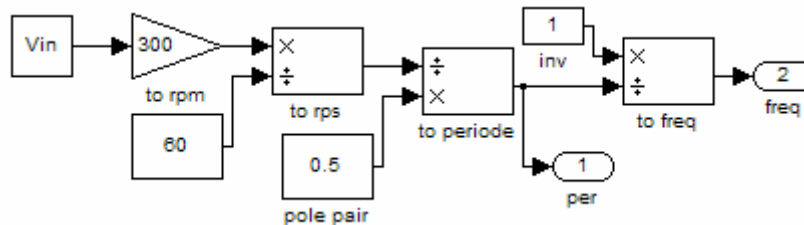


Figura 87. Circuit que determina el temps del període en funció de l'amplitud del senyal d'entrada

Amb *Matlab – Simulink*, s'ha descrit la circuiteria necessària per a la simulació del circuit corresponent al *driver*, tant per als senyals que comanden el circuit inversor, com el senyal que simula un *esglaió* (figura 88).

El bloc generador de polsos és l'encarregat de generar els tres polsos amb el corresponent període i desfassatge, mentre en el bloc *PLECS Circuit*, és on hi ha tota la circuiteria corresponent al inversor i el motor on com a entrades en aquest bloc, hi ha els senyals de comandament dels *IGBTs* i el parell inicial del motor. I com a sortides, aquest bloc proporciona una sortida amb informació sobre els corrent a cada fase del motor, una altra

5.- Enginyeria de detall

sortida referent a les tensions de cada fase del motor i una ultima sortida on s'engloben paràmetres de velocitat del motor, posició del motor, parell elèctric i flux magnètic en l'estator. Per això, s'ha incorporat un demultiplexor en la sortida d'aquest per tal de poder separar cada un dels paràmetres que engloba. I obtenir, d'aquesta manera la velocitat de gir del motor, que és el paràmetre que es busca en aquesta aplicació.

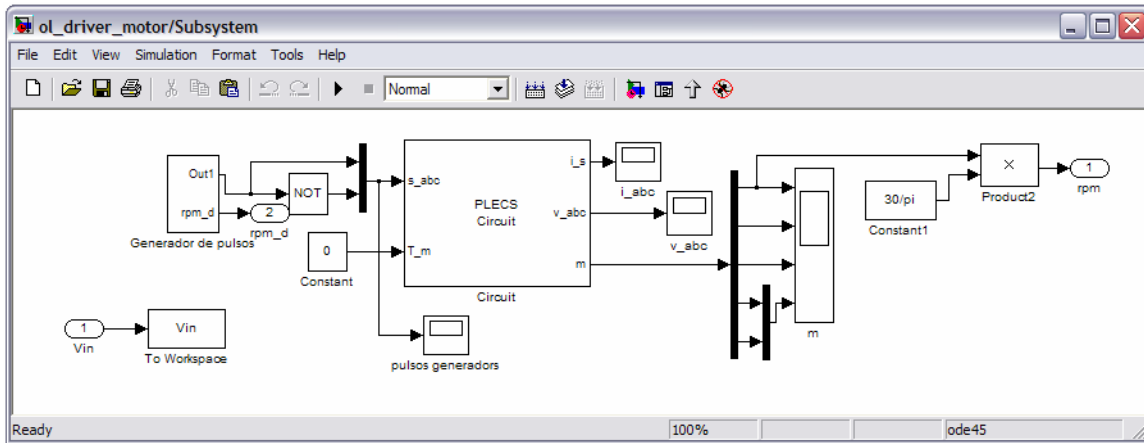


Figura 88. Esquema del circuit equivalent del driver

Un cop descrit el circuit equivalent, s'ha realitzat la simulació de la resposta a estímul del tipus *esglaió* d'amplitud de 2,5V que implica a una velocitat de gir del motor de 750 rpm, i correspon al 50% del rang de comandament del motor. La resposta a aquest estímul es mostra en la figura 89 on s'observa com es produeix una oscil·lació a l'inici i passat un temps s'estabilitza a la consigna desitjada.

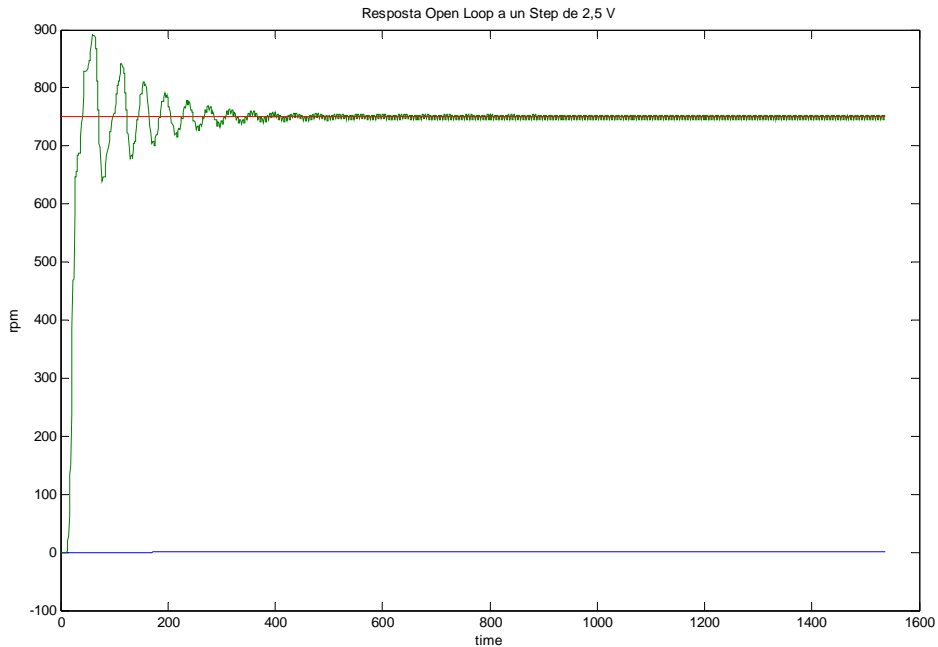


Figura 89. Resposta de la planta simulada a un estímul del tipus esglaió d'amplitud 2,5V

Aquesta oscil·lació correspon a un sobrepic màxim del 20% i un temps d'establiment de 0,4 segons.

5.4.2. Etapa 2. Resposta de la planta en llaç obert. HW+HW

En aquest apartat, s'estudia la resposta real de la planta, verificant que la resposta simulada a partir dels paràmetres facilitats pel fabricant és correcta. Aquesta verificació, correspon a la resposta real de la planta en les mateixes condicions de configuració, és a dir, en llaç obert, i l'estímul d'entrada, correspon al igual que en el cas de l'etapa 1, a un senyal del tipus *esglaó* d'amplitud 2,5V (figura 90).

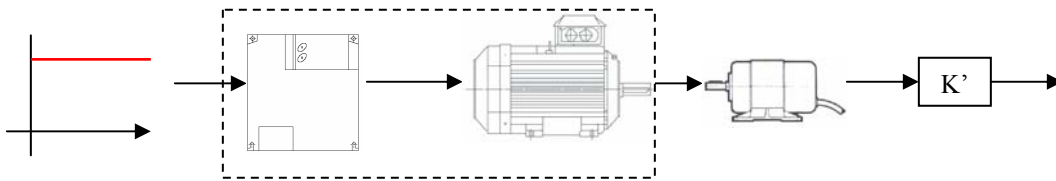


Figura 90. Esquema de la configuració de la planta en llaç obert amb el sensor corresponent a una dinamo i un ajust del senyal per software (K'). Estímul de tipus *Esglaó*.

Per a la realització d'aquesta verificació, s'ha utilitzat el software *LabVIEW* juntament amb els mòduls de generació de senyals corresponents a l'eina de software *Signal Express* i les d'adquisició i generació de dades amb les targetes corresponents que es realitza mitjançant l'eina de software *DAQmx*. L'esquema corresponent al diagrama de blocs que genera i captura el senyal de la planta, es mostra en la figura 91. On el bloc *Create Signal* correspon al bloc encarregat de generar la funció *esglaó*, que és el senyal d'entrada al bloc que genera la sortida en la tarja d'adquisició de dades. EL tercer bloc, és l'encarregat de capturar les dades de la dinamo, que s'ajusten mitjançant un acondicionament per software, i equival al paràmetre K' , comentat en els apartats anteriors. Es mostren els dos senyals en una mateixa gràfica tant en valors de tensió com de velocitat en rpm. Finalment, s'envia un zero a la sortida de la tarja, per tal que el motor es pari un cop finalitzat l'estímul.

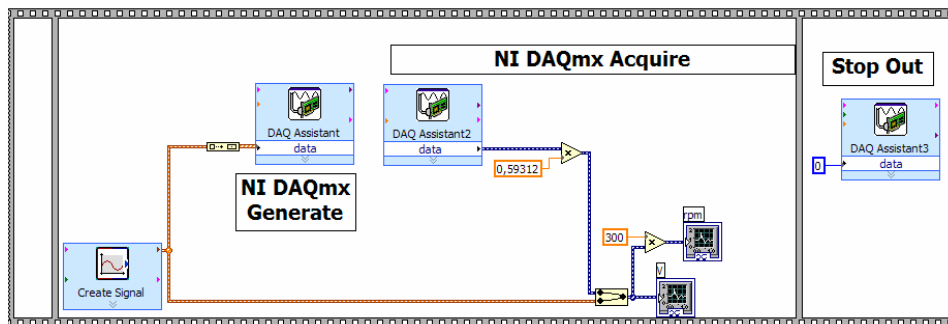


Figura 91. Diagrama de blocs del circuit que genera un senyal del tipus *Esglaó* cap a la planta i en captura la seva resposta

Un cop generat l'estímul del tipus *esglaó* a través d'una sortida analògica en la tarja d'e/s multifunció *PXI-6281M*, s'obté un senyal mitjançant una de les seves entrades analògiques. Aquest senyal es mostra en la figura 92.



Figura 92. Gràfica de la resposta de la planta en configuració de llaç obert a un estímul del tipus Esplaó de 2,5V d'amplitud

Com es pot observar, en el senyal obtingut de la planta real, hi ha un retard degut al temps que triga la planta a reaccionar davant l'esplaó juntament al temps de resposta de *LabVIEW*. Aquest retard correspon al paràmetre de configuració del *driver*, referent a l'acceleració i desacceleració del motor, on el valor mínim premès és 0,1s. Aquest paràmetre, es configura mitjançant el teclat de control del *driver*, ja que el valor per defecte, correspon a 5s.

Es pot observar també com el sobrepic, s'ajusta exactament valor al obtingut en el model teòric, mentre que el temps d'establiment i l'error en estat estacionari, varien respecte el teòric. Això, és degut a que en el model del *driver* hi ha elements en la seva circuiteria real que no s'han pogut accedir-hi i simplement s'ha simulat el circuit inversor. Com són els circuits de protecció i els encarregats de realitzar el canvi de sentit de gir.

Aquest dos últims paràmetres no s'han pogut mesurar ja que en la planta real, apareixen factors pertorbadors de la resposta del sistema deguts tant a les vibracions del motor com a petites variacions en l'alineament dels eixos entre el motor i la dinamo.

5.4.3. Etapa 3. Obtenció del model teòric de la planta

Un cop coneguda la resposta de la planta en llaç obert, és a dir sense cap tipus de control sobre aquesta, s'ha procedit a obtenir el model teòric de la planta, on a partir d'aquest

5.- Enginyeria de detall

model, es procedirà a la obtenció dels paràmetres de configuren el regulador PID, que son la constant de guany proporcional K_p , la constant de guany integral K_i i la constant de guany derivatiu K_d . Aquests paràmetres de configuració del regulador, corresponen a uns requisits de comportament en la resposta del sistema determinats, tal i com es veurà en els següents apartats.

Per la obtenció del model de la planta, s'estudiarà el comportament d'aquesta front a una entrada de comandament determinada, que correspon a un estímul del mateix estil que en les etapes anteriors, és a dir, un *Esplaó* de 2,5V d'amplitud en configuració del sistema en llaç obert.

A partir d'una sèrie d'eines d'identificació de sistemes que proporciona el paquet de software de l'equip de disseny, s'obté la funció de transferència de la planta. Aquestes eines corresponen al software de *LabVIEW System Identification Toolkit*.

Els mètodes d'estimació de models paramètrics descriuen un sistema a partir d'equacions diferencials i funcions de transferència, mitjançant un cert coneixement sobre la resposta d'un sistema. D'aquí, el motiu de la simulació de la planta a una entrada determinada en llaç obert, és a dir, sense control, en les Etapes del procés de disseny 1 i 2, per tal de conèixer, per exemple, el grau de l'equació del model o el nombre de pols de la planta.

El mètode d'estimació de models paramètrics més utilitzat és el mètode ARX (Auto-Regressive and eXogenous variable) degut a la seva gran eficiència, ja que és el resultat a una regressió lineal de forma analítica.

L'esquema d'aquest mètode d'estimació, correspon al anàlisi de la sortida en funció de l'entrada, juntament, amb un valor d'error, que correspon, en la majoria de casos, al soroll inherent del sistema.

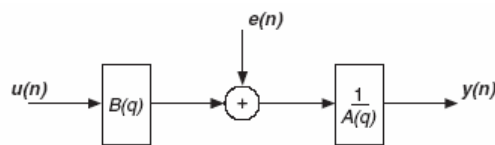


Figura 93. Diagrama de blocs del mètode d'estimació paramètric ARX

On $u(n)$ i $y(n)$ corresponen a la entrada i sortida del sistema respectivament, mentre que $e(n)$, correspon a l'error inherent (soroll, etc). $B(q)$ i $A(q)$ representen el grau dels polinomis per a l'estimació referents a com varia la sortida en funció de l'entrada ($B(q)$) i com afecta el senyal d'error a la sortida ($A(q)$) (figura 93).

Les eines d'identificació de sistemes del software *System Identification Toolkit* de l'entorn de programació *LabVIEW*, inclouen una sèrie de funcions, que en aquest entorn, s'anomenen VI, i correspon a l'extensió dels arxius que es creen en aquest entorn de programació. Permetent, a partir d'un senyal d'estímul a l'entrada i la resposta de la planta a aquest estímul, obtenir la funció de transferència de la planta en funció del grau introduït

en les equacions dels paràmetres de l'estimador paramètric utilitzat (ARX). Així doncs, el programa *LabVIEW* que permet obtenir el model teòric de la planta, és el que es mostra en la figura 94.

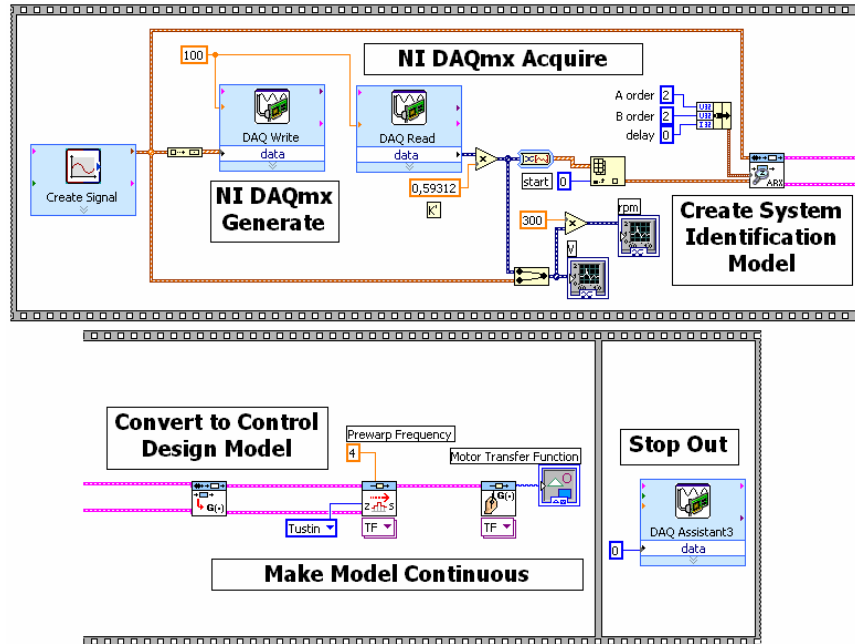


Figura 94. Diagrama de blocs de programa en LabVIEW amb el que s'ha estimat el model teòric de la planta del sistema

En primer lloc, els paràmetres amb que s'ha generat l'estímul, són els mateixos amb els que s'ha fet la simulació en llaç obert. Així doncs, el programa utilitzat per a la generació del senyal d'estímul cap a la planta, i la seva adquisició, són el mateix que l'utilitza't en la verificació de la resposta del sistema utilitzat en l'etapa 2 del procés de disseny.

La identificació del sistema, comença en el bloc *Create System Identification Model*. Aquest bloc, es basa únicament amb un *vi* del software de *LabVIEW System Identification Toolkit*, que genera un model del sistema a partir d'un estímul, i la resposta de la planta a aquest estímul. Com a tercer paràmetre d'entrada, aquest *vi* té el grau de les matrius del sistema ARX, que en aquest cas, l'ordre s'ha fixat a 2, ja que correspon al grau del tipus de resposta obtingut en les etapes anteriors del procés de disseny. Per tal que aquest mòdul, funcioni correctament, és necessari que tant els paràmetres referents a l'estímul, com els referents a la resposta de la planta, tinguin el mateix format. Per això, ha estat necessari, realitzar una conversió de les dades del tipus dinàmic, al tipus *array*, en la sortida del bloc que realitza l'adquisició de la resposta de la planta.

Un cop obtingut el model de sistema, és necessari fer una conversió a un model de dades per al bloc *Control Design*. Aquesta conversió, es realitza mitjançant un *VI* dedicat a aquestes finalitats.

Finalment, es passa a un model de dades de tipus continuu, mitjançant un algorisme d'interpolació, realitzat amb el mètode de conversió *Tustin*, ja que és el recomanat en la

bibliografia d'aquests mètodes estimació paramètrica, on com a resultat, s'obté la funció de transferència de la planta, i per tal de poder graficar-la, s'utilitza un altre *VI* que s'encarrega de transformar el model matemàtic a un model graficable.

En el cas d'aquest projecte fi de carrera, el model teòric anàleg a la planta correspon a la funció de transferència mostrada en la figura 95.

Transfer Function

$$\frac{0,9603 s + 1920,5895}{s^2 + 83,6647 s + 1916,4501}$$

Figura 95. Funció de transferència de la planta obtinguda a partir dels mètodes d'estimació paramètrics

5.4.4. Etapa 4. Simulació del regulador amb una configuració del sistema en laç tancat. SW+HW

Arribats en aquest punt del procés de disseny, ja es coneix el model teòric de la planta, i per tant, ja es pot procedir a la obtenció dels paràmetres de configuració del regulador PID.

En primer lloc, es procedirà a fer una simulació del sistema en laç tancat. Per això s'ha utilitzat el software *Matlab – Simulink*, on a partir d'un estímul del tipus *Esglaó* al 50% del rang d'entrada, al igual que en les etapes anteriors del procés de disseny, i amb una configuració del paràmetres del regulador arbitrària, juntament amb el model teòric de la planta obtingut el l'etapa anterior, s'obtenen uns resultats determinats pel que fa a la resposta del sistema en termes de valor de sobrepic i temps d'establiment. Això serveix, per estimar el comportament del sistema en laç tancat i fixar uns requeriments de comportament desitjats en quant a màxim sobrepic *Mp* i temps d'establiment *Ts*.

L'esquema utilitzat per aquesta simulació, es mostra en la figura 96, i correspon a l'estímul d'entrada, el bloc del regulador, el model teòric de la planta, i la representació de les dades, tant amb nivells de tensió com de velocitat en rpm.

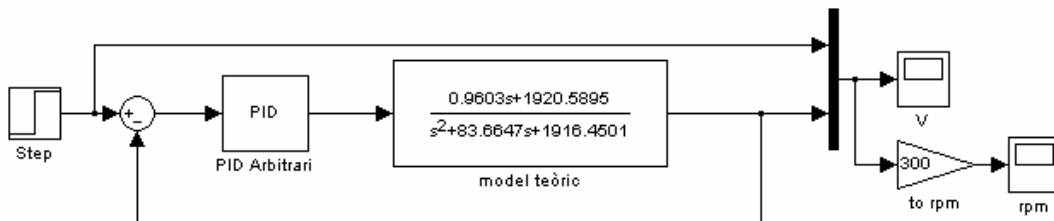


Figura 96. Esquema de la simulació en laç tancat del regulador i el model teòric de la planta

La resposta que s'obté d'aquesta simulació es representa en la gràfica de la figura 97. Aquesta gràfica s'ha realitzar amb el software *Matlab* a partir de les dades obtingudes amb *Simulink*.

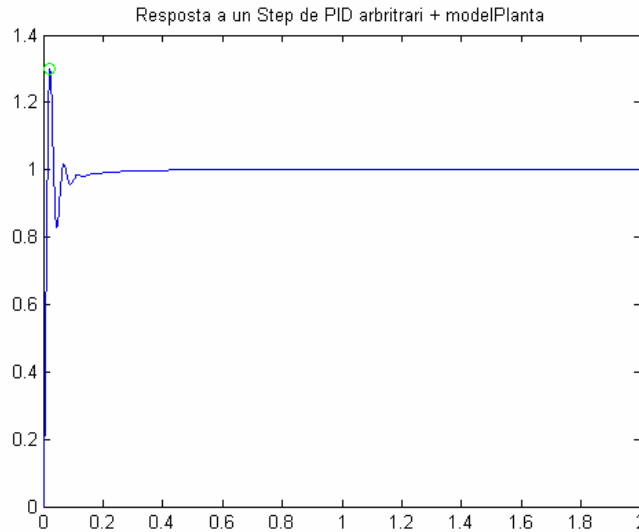


Figura 97. Gràfica de la resposta del sistema enllaçat amb un regulador arbitrari i el model teòric de la planta

Aquests resultats s'han obtingut a partir d'uns valors arbitraris en el regulador corresponents a $K_p = 10$, $K_i = 100$ i $K_d = 0.001$. El màxim sobrepic, correspon a un 29.9 % del valor de la consigna i es mostra el punt en la gràfica amb un cercle en el punt màxim.

Per tal d'obtenir els paràmetres del regulador, és necessari fer una reducció del model teòric de la planta a un model de dos pols, degut als procediments de càlcul d'aquests paràmetres i passar a una funció de l'estil de l'equació 9.

$$H(s) = \frac{\omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} = \frac{1916.4501}{s^2 + 83.6647s + 1916.4501}$$

Exp 9.- Funció de transferència d'un sistema amb dos pols, i els valors corresponents al model teòric de la planta

Aquesta reducció s'aconsegueix substituint el numerador de la funció de transferència pel terme independent del denominador d'aquesta. Això no afectarà de forma significativa a la resposta del PID amb la funció de transferència corresponent al model teòric complet ja que el zero que s'ha depreciat, està situat molt lluny del pols del sistema.

La representació d'aquests pols i zeros es mostra en la figura 98, i correspon a la representació de pols i zeros del regulador amb el model teòric complet de la planta. On s'obtenen tres pols i tres zeros.

$$Pols \Rightarrow \begin{cases} -48,8437 + j136,2209 \\ -48,8437 - j136,2209 \\ -9,409 \end{cases} \quad Zeros \Rightarrow \begin{cases} -9989,9899 \\ -1999,989 \\ -10,01 \end{cases}$$

Els pols, corresponen a dos pols conjugats en $-48,8437 \pm j136,2209$ i un tercer pol en $-9,409$, que aquest últim, s'elimina amb el zero situat a $-10,01$. És a dir, tant el zero situat a $-1999,989$, com el situat en $-9989,9899$, és poden despremiar, sense que afecti a la resposta del sistema, tal i com s'ha comentat anteriorment.

On els pols del sistema es representen mitjançant l'equació 10.

$$Pols = -\xi\omega_n \pm j\omega_n\sqrt{1-\xi^2}$$

Exp 10.- Funció dels pols del sistema

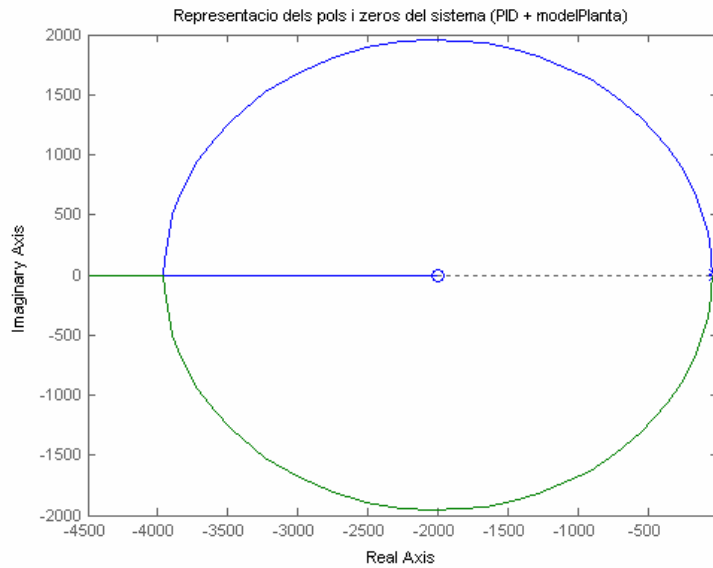


Figura 98. Representació dels pols i zeros del sistema en llaç tancat del model teòric de la planta

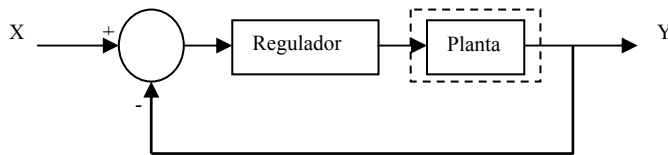
Fent la suposició de que la resposta del sistema en llaç tancat, t una funció de transferència del mateix estil, es pot imposar un comportament en la seva resposta a partir dels requeriments nomenats anteriorment (M_p i T_s). Això significa, variar la ubicació del pols mitjançant una incorporació d'altres pols i zeros a la funció de transferència del sistema.

Els paràmetres de comportament en la resposta del sistema, segueixen una expressió com la mostrada el l'equació 11.

$$T_s \cong \frac{4}{\xi \omega_n} \quad M_p = 1 + e^{\frac{-\xi \pi}{\sqrt{1-\xi^2}}}$$

Exp 11.- Expressió dels paràmetres de comportament del sistema

D'aquí s'obtenen els paràmetres de ξ i ω_n de la resposta del sistema, i per tant, l'ubicació desitjada dels pols. Llavors, coneixent la resposta del sistema format pel regulador i la planta en configuració de llaç tancat (figura 99), i la resposta de la planta, es poden obtenir els paràmetres del regulador per tal que el comportament de la planta juntament amb el regulador, sigui el mateix que el del sistema, que és el desitjat. És a dir, com han de variar els pols corresponents al model teòric de la planta, per tal que modifiquin la seva ubicació, i es situïn en el lloc dels pols del sistema desitjat.



$$H(s) = \frac{\text{Regulador} \cdot \text{Planta}}{1 + \text{Regulador} \cdot \text{Planta}}$$

Figura 99. Diagrama de blocs del sistema en llaç tancat

Funció de transferència de la planta amb el regulador en llaç tancat

Els requeriments de comportament han estat els corresponents a una resposta desitjada del sistema amb un valor màxim de sobrepic del 10% i un temps d'establiment de 0.2 segons. On la resposta desitjada del sistema es mostra en la figura 100.

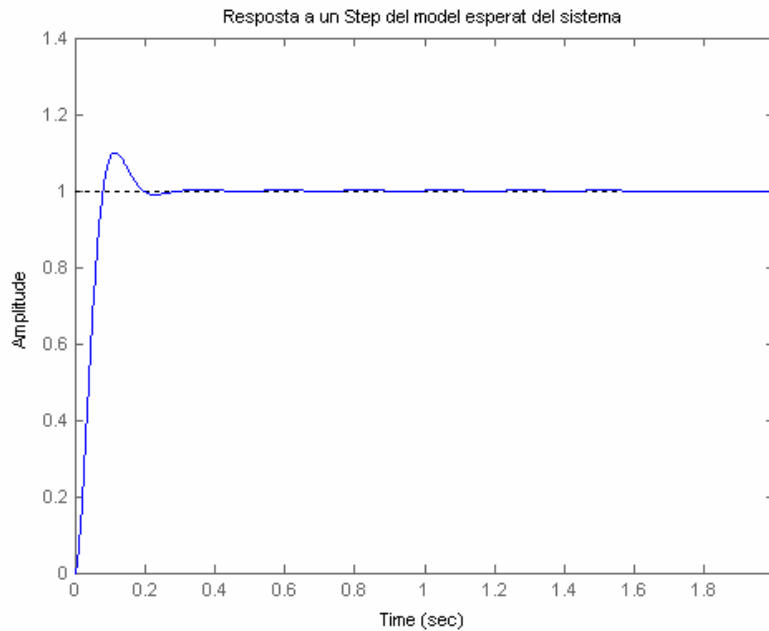


Figura 100. Resposta desitjada del sistema per a uns requeriments de comportament corresponents a: $M_p = 10\%$ i $T_s = 0,2s$

5.- Enginyeria de detall

Mitjançant un procediment realitzat al el programa *Matlab* mitjançant un ajust analític, s'obtenen els paràmetres de regulador a partir del model teòric de la planta amb dos pols, juntament amb els requeriments de comportament del sistema, s'obté el valor de ξ i ω_n a partir de l'equació 11. El valor de la constant d'integració K_i , depèn de l'error estacionari realitzant el límit de l'error quan s tendeix a zero, i aquest límit és zero, s'ha fixat el valor de K_i a 50, i els altres dos valors del regulador, s'ajustaran en funció d'aquest. Calculant el valor del nombre complex corresponent a la funció de transferència es pot obtenir el valor de la constant proporcional, que correspon a la part real del nombre complex que relaciona el marge de fase amb la funció de transferència, mentre que la constant de derivació K_d s'obté dividint la part imaginària del nombre complex anterior amb l'ample de banda de la funció de transferència.

El codi d'aquest programa *Matlab*, està en l'annex, i els paràmetres del regulador obtinguts per a uns requeriments de comportament imposats corresponents a un màxim sobrepic del 10% i un tems d'establiment de 0,2 segons son:

$$K_p = 1.2872$$

$$K_i = 50$$

$$K_d = 0.0192$$

Un cop obtinguts els paràmetres del regulador, es simula el comportament d'aquest regulador sobre el model teòric de la planta complet. Per tal de verificar els requisits del sistema degut a les suposicions realitzades, ja que els paràmetres del regulador s'han obtingut a partir d'un model teòric de la planta amb dos pols.

En la figura 101, es mostra el comportament del sistema, amb els paràmetres del regulador obtinguts amb un model teòric de la planta de dos pols, juntament amb el model teòric complet de la planta.

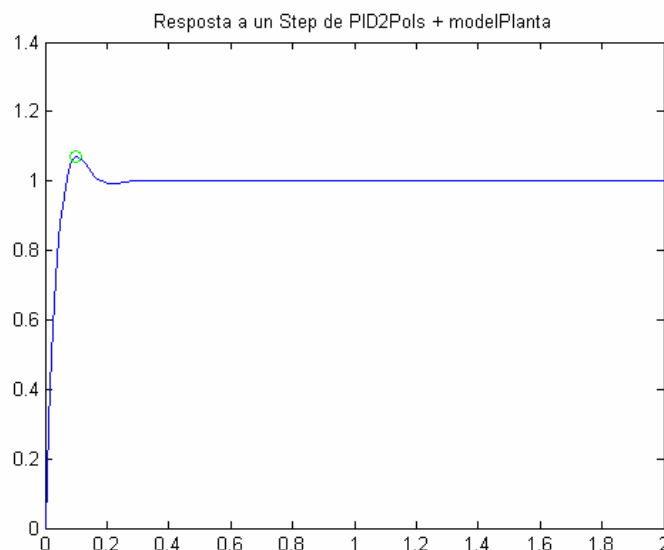


Figura 101. Gràfica de la resposta del sistema del regulador amb el model teòric complet de la planta

5.- Enginyeria de detall

Com es pot observar, la resposta de sistema amb el regulador calculat sobre un model teòric de la planta de dos pols, al aplicar-ho al model total, la resposta d'aquest, té un comportament molt similar a l'esperat, i el fet d'haver-ho calculat amb un model teòric de la planta amb dos pols, no afecta a la resposta del sistema tal i com era d'esperar. En aquest cas, el màxim sobrepic obtingut ha estat del 7.0502 %.

Per tal de comprovar el comportament del regulador amb aquests paràmetres sobre la planta real, es realitza una simulació amb *LabVIEW* del regulador i s'actua sobre la planta real.

Degut a que *LabVIEW* realitza un mostreig sobre el senyal, aquest passa a obtenir un senyal digital, i el regulador calculat, ha estat sobre uns paràmetres en continua. Per això, ha estat necessari fer un ajust en els valors del regulador per tal d'ajustar-lo al comportament desitjat, ja que amb els paràmetres en continua, s'obté una resposta inestable del sistema.

En primer lloc, s'ha hagut d'ajustar la freqüència de mostreig del senyal que s'obté de la planta per tal d'adequar-lo al model teòric de la planta mitjançant la relació existent amb la constant de temps dels pols de la planta en llaç tancat (C_t), que s'obté de l'equació 12.

$$C_t = \frac{1}{\xi \omega_n} = 0,034s$$

Exp 12.- Equació que relaciona la constant de temps dels pols del sistema

Mitjançant aquesta constant de temps i segons una regla empírica per a seleccionar les velocitats de mostreig, on s'estableix que la freqüència de mostreig ha de ser com a mínim deu vegades menor que la constant de temps dels pols, per això, s'ha fixat una freqüència de mostreig a un kilohertz, és a dir, que s'obté una mostra del senyal cada milisegon.

Un altre paràmetre que s'ha tingut que ajustar ha estat la constant de temps dels blocs integrador i derivador del regulador. Degut a que el senyal d'entrada, és un senyal digital i aquest s'obté cada cert interval de temps (1 ms), la constant de temps dels vi's integrador i derivador, utilitzats en *LabVIEW*, s'ha d'ajustat a un valor tal que permeti realitzar varies integracions o derivacions ja que aquest bloc vi, en el cas del integrador, per exemple, realitza la integral, mitjançant la suma dels quadrats d'amplada (dt , constant d'integració), i per això, aquest paràmetre ha de ser com a mínim deu cops menor que la freqüència de mostreig, per tal que es facin deu sumes (integrals) per a cada mostra. Per tant, aquest paràmetre, s'ha fixat a 0,01ms. Això implica, que es realitzaran 100 iteracions del integrador o derivador per a cada mostra del senyal d'entrada.

Finalment, s'han tingut que ajustar els paràmetres del regulador per tal que el sistema compleixi els requeriments del sistema. Coneixent l'efecte de cada paràmetre, mitjançant un ajust intuïtiu, s'han fixat els valors del regulador a:

$$\begin{aligned} K_p &= 0.2 \\ K_i &= 15 \\ K_d &= -0.005 \end{aligned}$$

Els efectes de cada paràmetre del regulador, es descriuen en la següent taula:

CL RESPONSE	RISE TIME	OVERSHOOT	SETTLING TIME	S-S ERROR
Kp	Disminueix	Incrementa	Petita variació	Disminueix
Ki	Disminueix	Incrementa	Incrementa	Elimina
Kd	Petita variació	Disminueix	Disminueix	Petita variació

Taula 28. Repercussió dels guanys del regulador en funció dels paràmetres de resposta del sistema

Per un estímul del tipus *esglaió* de les mateixes característiques que en les etapes anteriors del procés de disseny, s'obté un valor de màxim sobrepic del 10,04%. Pel que fa al temps d'establiment, aquest valor no s'ha pogut mesurar amb exactitud, degut a vibracions en el motor i petits errors en l'alineament dels eixos del motor amb la dinamo, al igual que en l'etapa 2 del procés de disseny. Tot hi així, el valor d'aquest temps d'establiment correspon als 0,2s aproximadament, i s'ajusta al valor que s'havia imposat com a requisit de comportament del sistema a l'inici d'aquesta etapa del procés de disseny. Aquesta resposta, es mostra en la figura 102.

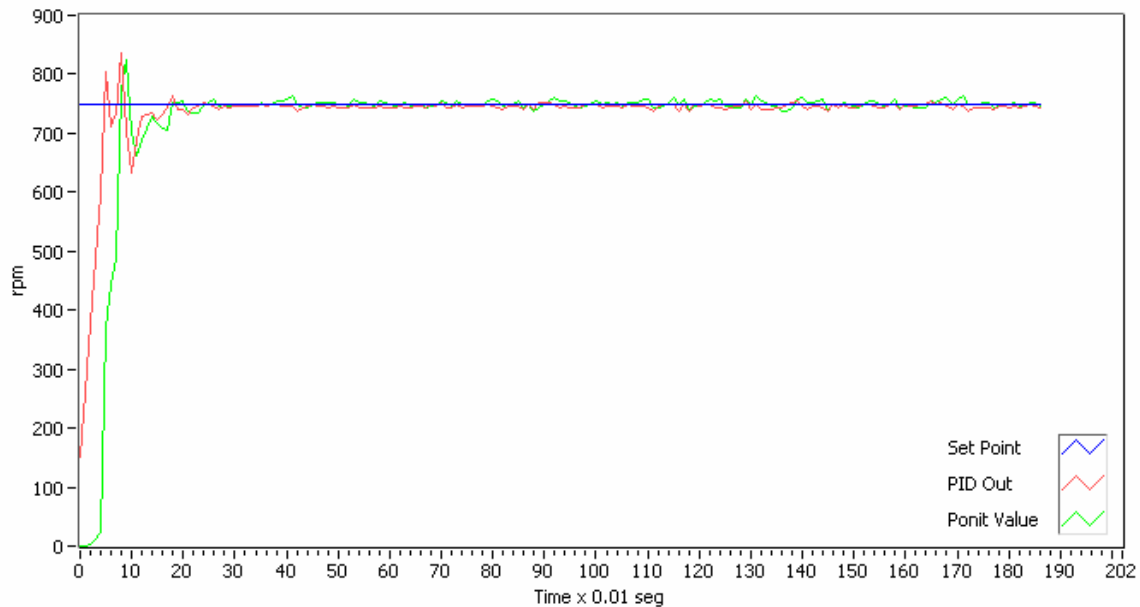


Figura 102. Gràfica corresponent a la resposta a un esglaió de la planta real amb el regulador simulat amb LabVIEW

5.4.5. Etapa 5. Implementació del regulador en hardware real mitjançant la FPGA de l'equip de disseny. HW+HW

Per finalitzar el procés de disseny, s'implementa el regulador amb els paràmetres obtinguts i ajustats anteriorment, en un circuit en hardware real. Aquest hardware correspon a una FPGA que inclou la tarja d'e/s reconfigurable *PIX-7831R*. Les característiques d'aquesta,

5.- Enginyeria de detall

s'han descrit en l'apartat 5.1.1 d'aquest projecte fi de carrera. La finalitat d'aquesta implementació és comprovar el compliment dels requisits de sistema en un hardware real, ja que serà on s'implementarà el regulador en el cas d'una aplicació concreta, per exemple, en el control del motor d'una rentadora.

Aquest tipus de hardware reconfigurable, es programa mitjançant un llenguatge de software dedicat a aquest tipus de funcions. El llenguatge de software per a la FPGA és el *VHDL* (Very high speed integrated circuit Hardware Description Language) i serveix per a descriure les característiques tant físiques com de comportament de sistemes digitals. Té una aparença similar al llenguatge de programació 'C' i als seus senyals s'hi assignen valor lògics '0', '1' i 'z' que significa estat d'alta impedància. Cada senyal està associat a un instant de temps que manté el seu estat fins que s'hi assigna un altre valor lògic. El conjunt de valors lògics que adquireixen, formen l'ona d'aquest senyal.

Per a poder realitzar una programació d'un hardware en aquest llenguatge, és necessari un aprenentatge previ. Mentre que mitjançant el software de *LabVIEW FPGA Module*, es programa el hardware en un entorn idèntic al de *LabVIEW*, i és aquest mòdul, l'encarregat de fer la traducció al llenguatge *VHDL*.

Per tal de poder implementar el regulador en la FPGA, és necessari realitzar una sèrie de modificacions, a causa de les limitacions de la FPGA com són els deguts a que la FPGA, no utilitza nombres en coma flotant, per això ha estat necessari realitzar un escalat dels paràmetres en les entrades i sortides analògiques.

La FPGA utilitza un format de nombre de 16 bits i es reparteixen en nombres positius i negatius utilitzant el primer bit com a bit de signe, per tant, per a un rang de tensions d'entrada o sortida de $\pm 10V$ equival a un rang de nombres de 16 bits de ± 32768 com es mostra en la figura 103. Aquests nombres, s'han representat en l'eix Y amb el símbol #. És pot observar, com la relació entre la representació interna de la FPGA als valors de tensió d'e/s, és lineal.

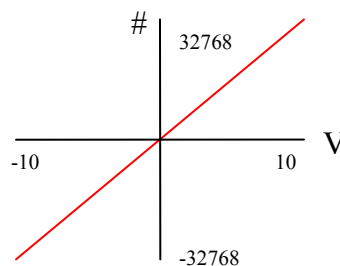


Figura 103. Representació interna dels nombres de la FPGA respecte les tensions d'e/s

Per tant, el factor de conversió per a nombres de la FPGA és $\times 3276,8$, seguit d'una conversió a nombres de 16 bits mitjançant un *vi* que inclou el mòdul de *LabVIEW FPGA*. Aquesta conversió es realitzarà fora del programa de la FPGA, en un programa que s'encarrega tant de realitzar la conversió dels paràmetres d'e/s com de monitoritzar l'estat del sistema i s'anomena *host*. Més endavant, es comentarà aquest programa *host*.

5.- Enginyeria de detall

Com es pot comprovar en la figura 104, s'ha utilitzat el *vi* que incorpora el mòdul de *LabVIEW FPGA* per a generar el PID. On simplement, s'han ajustat les entrades i sortides del sistema i els senyals de comandament del *driver*.

Aquest programa, consisteix en un bucle que realitza les funcions del regulador sobre la planta del sistema. És un bucle que es controla mitjançant el programa *host*. En els paràmetres de compilació, que és la part encarregada de realitzar la traducció de l'entorn *LabVIEW* a llenguatge *VHDL*, es permet escollir, si l'execució del programa de la *FPGA*, es realitza de forma automàtica en el instant en que es posa en marxa l'equip hardware, en aquest cas, el xassís *PXI-1042*. Això es realitza mitjançant la descàrrega del programa del regulador en una memòria interna de la tarja d'e/s reconfigurable *PXI-7831R*, que és la que inclou la *FPGA*. D'aquesta forma, es pot obtenir un sistema autònom, és a dir, que el PC remot, no seria necessari en aquesta configuració. L'inconvenient, és que la *FPGA*, no incorpora cap tipus d'indicador, i no es podria obtenir informació de l'estat del sistema. Per això s'ha incorporat el programa *host*.

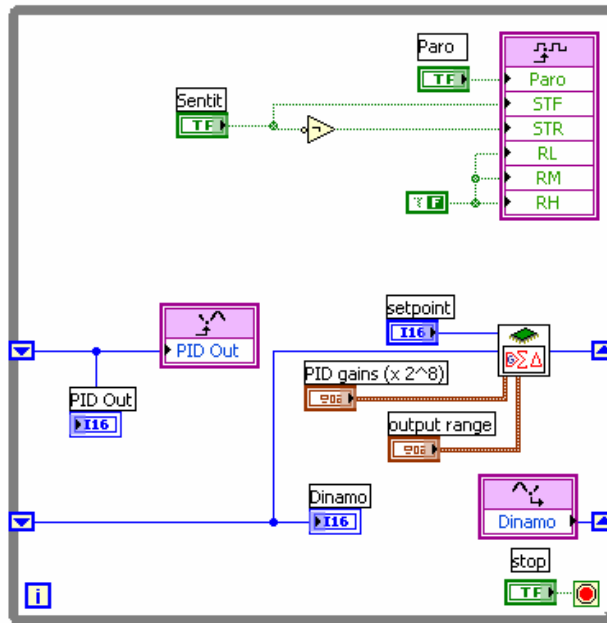


Figura 104. Diagrama de blocs del regulador de la FPGA

Aquest programa, correspon a un sistema en configuració en llaç tancat com el mostrat en la figura 105.

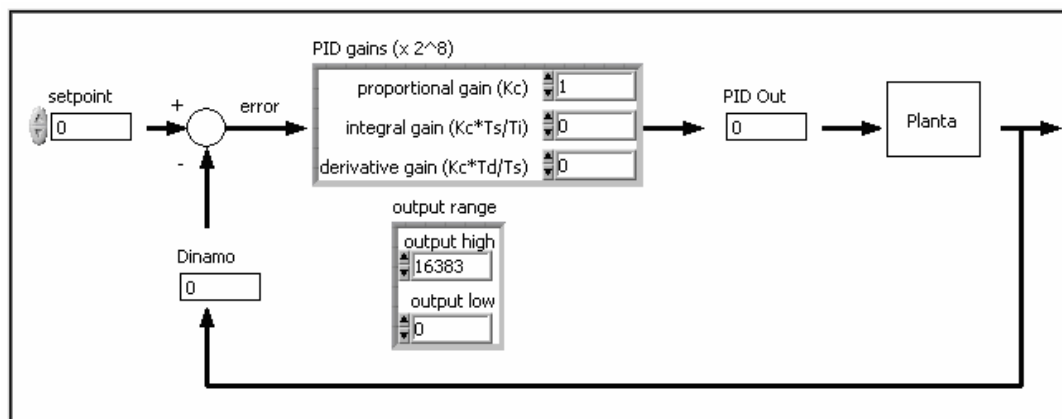


Figura 105. Configuració corresponent al sistema enllaçat tancat del regulador de la FPGA

Els paràmetres d'entrada d'aquest *vi* són el rang de sortida del PID que correspon al paràmetre *output range* on s'especifiquen els nivells màxim i mínim que s'obtidran en la sortida del PID. Aquest valor, s'han fixat en el programa *host* a un valor de 5V per al màxim i 0 per al mínim, ja que són el rang de valors d'entrada del *driver*. L'altre paràmetre d'entrada del *vi* corresponent al PID, són els guanys d'aquest, i correspon al paràmetre *PID gains*. On el paràmetre del proporcional és constant proporcional, el paràmetre de l'integrador correspon a la fracció de la constant proporcional per la constant de temps entre el temps d'integració, i el paràmetre derivatiu correspon a la fracció de la constant proporcional per el temps derivatiu, entre la constant de temps. Aquests paràmetres són nombres de 16 bits, i seran generats mitjançant una altre programa amb *LabVIEW* que realitzarà la conversió necessària.

Al ser el regulador un sistema en hardware real, aquest no incorpora dispositius per representar la resposta del sistema, per tant, ha estat necessari la realització d'un programa amb *LabVIEW*, per tal de monitoritzar la situació del sistema juntament amb la conversió dels paràmetres anteriorment nomenats.

En primer lloc, és necessari realitzar una crida del programa del regulador en la FPGA, i posar-lo en marxa. Això es realitza mitjançant les tres funcions de l'esquerra de la figura 105. Un cop arrencat el programa en la FPGA, mitjançant un bucle, s'aniran realitzant les conversions a l'escalat adequat de la FPGA, referent als paràmetres de configuració del regulador. Els paràmetres tant d'entrada com de sortida del regulador, estan representats en valors referents al percentatge, Això és degut a que es pot reutilitzar el programa per a altres aplicacions de diferents valor de consigna i resposta de la planta. Per això, es realitza un ajust dels paràmetres d'entrada a valor de percentatge. El bucle principal, consta d'una estructura tipus *case*, en la que, en funció de si s'han variat els paràmetres que configuren el regulador, aquests, es s'adapten als valor de la FPGA, realitzant l'escalat corresponent. La part d'aquesta estructura referent al estat sense canvis, es mostra en la figura 107. La detecció dels successos que es produeixen en el programa, es realitza mitjançant una estructura de successos pròpia del programa *LabVIEW*. Aquest successos, es mostren en la figura 108, on es controla el canvi del paràmetres de configuració del regulador, figura 108.c, el paro del programa, figura 108.b, si s'ha de reinicialitzar en programa de la

FPGA, figura 108.d, o si s'ha produït algun error, figura 108.a . Aquest últim es realitza mitjançant la variable *Status*.

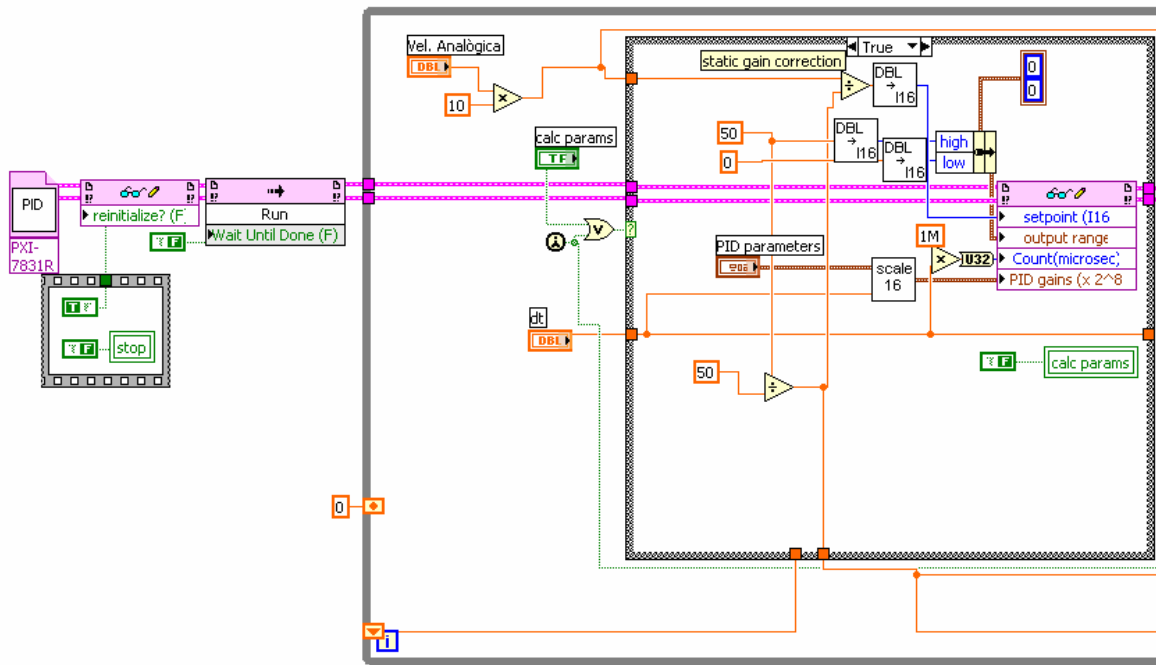


Figura 106. Diagrama de blocs del programa *host* del regulador de la FPGA, part 1

Els paràmetres s'envien a la FPGA mitjançant un bloc d'escriptura del mòdul *LabVIEW FPGA*, i correspon al *vi* de la part dreta de la figura 106. On la consigna, correspon a la variable *Setpoint*, *PID gains* i *output range*, corresponen als paràmetres de configuració del regulador referents als valors del guany i el rang de sortida, i *Count*, correspon a la freqüència de mostreig.

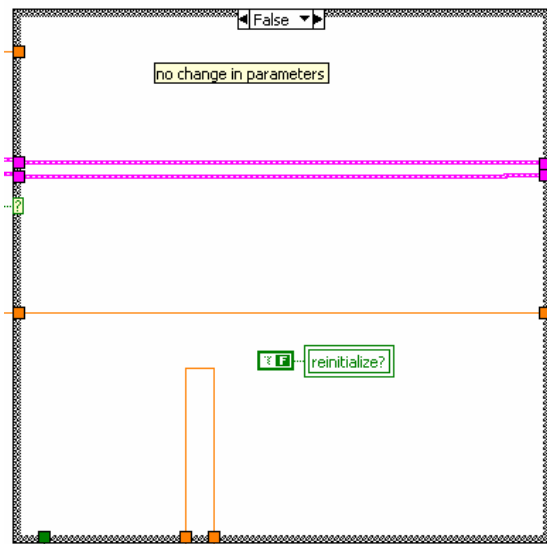
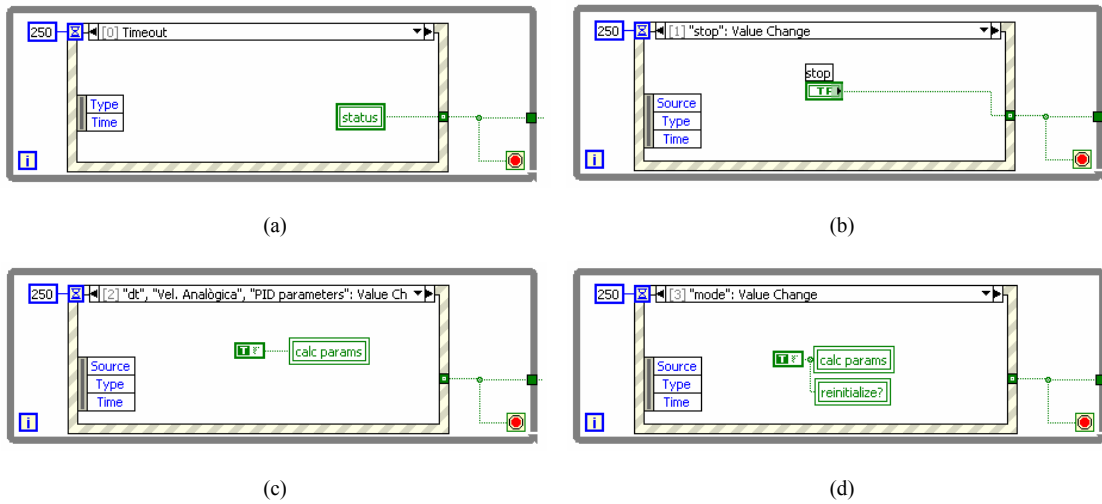


Figura 107. Estructura tipus *case* del bucle principal del programa *Host* en l'estat *False*

5.- Enginyeria de detall



(a) Succés d'error, (b) Succés de paro, (c) Succés de canvi de paràmetres, (d) Succés de reinicialització del programa de la FPGA

Figura 108. Estructura de successos del programa host del regulador

Un cop enviats els paràmetres de configuració del regulador cap a la FPGA, s'obtenen els paràmetres referents a la sortida del regulador, que correspon a la variable *PID output* de la figura 109, i el senyal de la dinamo, que correspon a la variable *PV* de la mateix figura. En aquests valors, es realitza el procés contrari de conversió dels paràmetres d'entrada, ja que aquests, corresponen a valors de percentatge com els comentats anteriorment. Un cop conegut el valor de la dinamo, es calcula el màxim sobrepic i el seu respectiu valor en tant per cent, ja que les unitats d'aquest paràmetre imposat, estan en tant per cent. Finalment, i fora del bucle principal, es tanca la crida al programa regulador de la FPGA mitjançant les funcions de la part dreta de la figura 109.

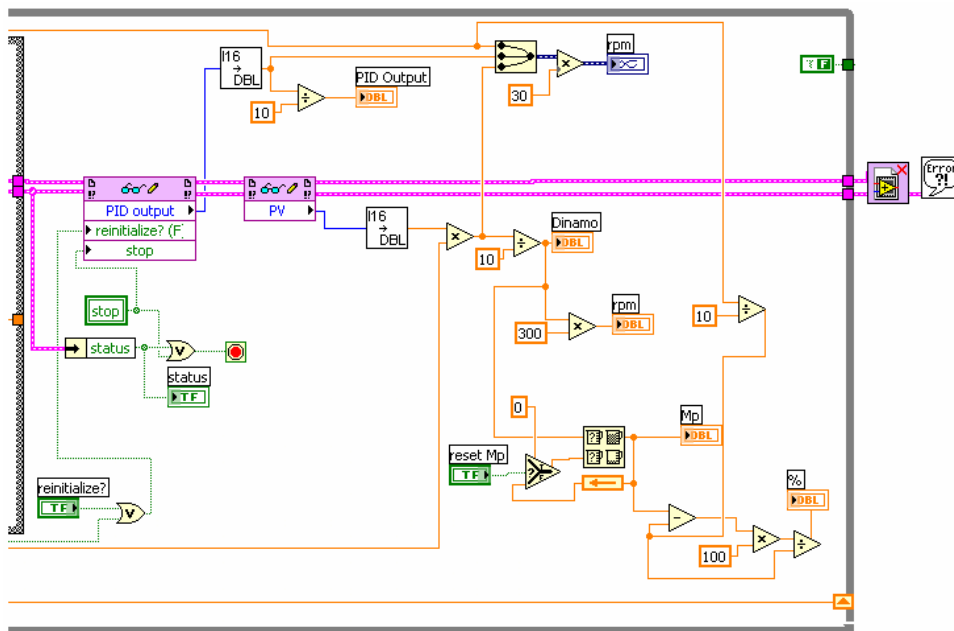


Figura 109. Diagrama de blocs del programa *host* del regulador de la FPGA, part 1

Els resultats obtinguts, es mostren en la figura 110, que correspon a la resposta del sistema a un impuls de tipus esglaó, de les mateixes característiques que en les etapes anteriors del procés de disseny, és a dir, a un valor del 50% de rang d'amplituds permeses. On la gràfica en color negre, correspon al senyal de consigna, el senyal número 2, correspon a la sortida del regulador PID, i el senyal rosa, correspon al senyal de sortida de la dinamo.

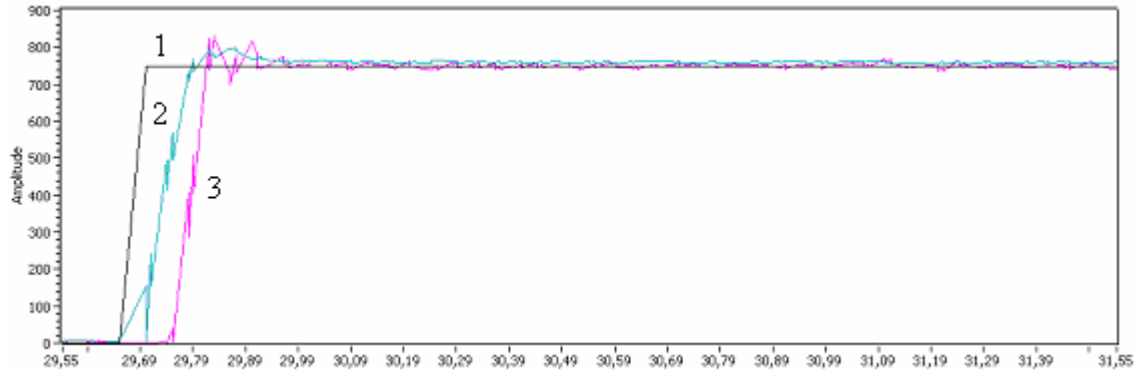


Figura 110. Resposta del sistema del regulador PID en la FPGA sobre la planta real

En la resposta obtinguda, s'observa com hi ha un retard en la resposta de la planta. Això és degut a que l'element *driver*, triga un temps mínim de 0,1 s a generar la freqüència corresponent al senyal de consigna. I es pot observar en la figura 110, com el temps de reacció del senyal corresponent a la dinamo, és justament 0,1 s. El temps d'establiment, que s'havia imposat de 0,2s, no s'ha pogut mesurar de forma acurada, tot i així, es pot observar que s'ajusta dins el marge del temps especificat, si es mesura a partir de l'instant de reacció de la dinamo. El màxim sobrepic, que s'havia fixat a un valor del 10%, s'ajusta al valor imposat, obtenint de forma experimental, un valor de 10.6 %.

Els paràmetres de configuració del regulador, s'han ajustat de forma intuïtiva, respecte els valors teòrics del regulador simulat, on finalment queda:

$$\begin{aligned} K_p &= 0.2 \\ T_i, \text{ min} &= 0,00022 \\ T_d, \text{ min} &= 0,00015 \end{aligned}$$

Aquests valors de T_i i T_d , corresponen al valor del temps d'integració i derivació en valor de minuts, per això, s'han tingut que realitzar les conversions corresponents mitjançant l'expressió 13. On s'han calculat els valors corresponent a partir dels paràmetres de configuració del regulador simulat, corresponent al de l'etapa anterior del procés de disseny.

$$\begin{aligned} T_i &= \frac{K_p}{K_i} = \frac{0,2}{15} = 0,013s \Rightarrow 0,00022 \text{ min} \\ T_d &= \frac{K_d}{K_p} = \frac{0,005}{0,2} = 0,025s \Rightarrow 0,000416 \text{ min} \end{aligned}$$

Exp 13.- Relació del guany respecte el temps d'integració i derivació

5.- Enginyeria de detall

Finalment, es pot observar, com l'únic paràmetre ajustat, ha estat el del guany de derivació, en el que s'ha tingut que disminuir per tal que la resposta del sistema compleixi les especificacions imposades de màxim sobrepic i temps d'establiment. Aquest ajust dels paràmetres del regulador, ha estat necessari, per les diferències dels temps d'execució i càlcul dels algorismes realitzats en software respecte els realitzats en hardware.

6. Viabilitat tècnica

En aquest projecte final de carrera, tal i com s'ha descrit en el capítol I, s'ha dividit en dos objectius, per tant, es descriuran per separat cada un d'ells pel que fa a viabilitat tècnica. Així, en primer lloc es descriurà l'equip de disseny, i en segon lloc, l'aplicació realitzada del disseny d'un regulador per un motor determinat.

6.1. Equip de disseny

L'equip de disseny ha de complir una sèrie de requeriments pel que fa a la traçabilitat en el procés de disseny i a la capacitat d'interactuació amb l'aplicació a realitzar. El primer requisit, és referent, a la part software de l'equip, tot i que en la part hardware, també és necessari aquest requeriment en determinades etapes del procés de disseny, com per exemple, en la integració del regulador en hardware real. Aquest hardware, ha de permetre tornar endarrere en el procés de disseny, en el cas que no es compleixin els requeriments imposats en l'aplicació a dissenyar. El segon requeriment de l'equip de disseny, es centra en la part hardware d'aquest, ja que és l'encarregada d'enviar o rebre informació de l'aplicació a dissenyar. Aquest requeriments de l'equip de disseny, s'ha subdividit en dos apartats.

6.1.1. Equip de disseny hardware

La part hardware de l'equip de disseny, consisteix, bàsicament, en una sèrie d'elements electrònics d'adquisició i generació de senyals. Les característiques d'aquest, es mostren en la taula 29.

Model	Entrades Analògiques	Resolució	Velocitat de mostreig	Rang de tensió		
PXI-4472B	8	24 bits	102.4KS/s	± 10V		
Característiques específiques	Disparo digital i analògic, Freqüència de tall del filtre intern, 0,5Hz, Acondicionament de senyal integral tipus IEPE (Integrated Electronic Piezoelectric), Ample de bada des de senyals DC a 45 KHz					
Model	Entrades Digitals	Sortides Digitals	Aïllament Òptic	Rang màxim d'aïllament	Corrent de sortida	
PXI-6528	24	24	Canal a canal	± 60V	150 mA	
Característiques específiques	Tensió d'activació de nivell baix 1VDC, tensió d'activació de nivell alt 3,2 VDC					
Model	Entrades Analògiques	Període de mostreig	Resolució	Rang de tensió	Sortides Analògiques	Resolució
PXI-7831R	8	4.0 µs	16 bits	± 10V	8	16 bits

6.- Viabilitat tècnica

Característiques específiques	Disparo digital i analògic, e/s digitals 96, tecnologia de hardware reconfigurable FPGA, rellotge intern 40Mhz					
Model	Entrades Analògiques	Resolució	Sortides Analògiques	Resolució	Rang de tensió	E/S Digitals
PXI-6281M	16	18 bits	2	16 bits	Programable per canal	24
Característiques específiques	Freqüència de mostreig d'entrades analògiques multicanal 500Khz, Rang de sortida màxim 2,8 MS/s					
Model	Ports	Connector	Aïllament Òptic	Tassa de transferència màxima		
PXI-8464/1	1	DB-9	500V	1 Mb/s		
Característiques específiques	Tipus de comunicació CAN sel·leccionable per software, transductor model TJA1041					
Model	Ports	Connector	Aïllament Òptic	Tassa de transferència màxima		
PXI-8421/2	2	DB-9	2000V	460,8 Kb/s		
Característiques específiques	Cua de transmissió 64 bits, Protocol de comunicació RS-422 i RS-485, longitud màxima del cable 1,2 km, dispositius màxims per port 31					

Taula 29. Característiques tècniques de l'equip de disseny hardware

Aquest elements, s'integren en un xassís equipat amb un bus PXI model NI PXI-1042. El control d'aquest es realitza amb un PC remot, mitjançant una tarja de comunicació MXI-4 per un cable de fibra òptica model NI PXI-PCI8336, on s'inclou tant la tarja PXI per al xassís, com la PCI per al PC remot, com un cable de 10m.

Les connexions físiques sobre l'aplicació es realitzen mitjançant bloc de connectors de la sèrie SCB, que estan equipats amb aïllament per al soroll. Juntament, amb els cables de connexió entre el blocs i les targes.

6.1.2. Equip de disseny software

La part software de l'equip de disseny, correspon a un entorn de programació *LabVIEW*, juntament amb una sèrie d'eines per al control, disseny i identificació de sistemes. En la part de simulació del procés de disseny, s'utilitza el software de simulació *Matlab Simulink*, juntament amb el mòdul *PLECS*, per a la descripció d'esquemàtics en *Simulink*.

L'entorn de programació *LabVIEW* que s'inclou en l'equip de disseny, correspon al paquet de software *NI Developer Suite Professional Control Edition* amb el mòdul *LabVIEW FPGA*, juntament amb els mòduls de software que s'inclouen en les diferents targes que formen l'equip de disseny hardware, que corresponen a les eines de software *NI-RIO*, *NI-SERIAL* i *NI-CAN* de les targes *PXI-7831R*, *PXI-8421/2* i *PXI-8464/1* respectivament.

Els requeriments del PC on es desenvoluparà l'aplicació del regulador, és a dir, el PC remot, que controlarà l'equip hardware de disseny, es mostren en la taula 30.

Entorn de programació LabVIEW 7.1		
Sistema de desenvolupament Windows		
	Mínim	Recomanat
Processador	Pentium III/Celeron 600 MHz o equivalent	Pentium 4 o equivalent
RAM	128 MB	256 MB
Resolució de la pantalla	800 x 600 pixels	1024 x 768 pixels
Sistema operatiu	Windows 2000/NT*/XP (*Nota: Windows NT v4, Service Pack 6 o posterior)	Windows 2000/XP
Espai en Disc	130 MB	550 MB (Nota: Inluït els drivers per defecte de NI Device Drivers CD)
Sistema de funcionament Windows		
	Mínim	Recomanat
Processador	Pentium 200 MHz o equivalent	Pentium III/Celeron 600 MHz o equivalent
RAM	64 MB	256 MB
Resolució de la pantalla	800 x 600 pixels o sense pantalla	1024 x 768 pixels o sense pantalla
Sistema operatiu	Windows 2000/NT*/XP (*Nota: Windows NT v4, Service Pack 6 o posterior)	Windows 2000/XP
Espai en Disc	25 MB	155 MB (Nota: Inluït els drivers per defecte de NI Device Drivers CD)
Mòdul LabVIEW FPGA		
Sistema operatiu	Windows 2000/XP	
Processador	Pentium 1 GHz	
RAM	512 MB	
Resolució de la pantalla	800 x 600 pixels	
Configuració de xarxa	Instal·lats els drivers TCP	
Entorn de programació	LabVIEW Complet o Sistema de Desenvolupament Professional	

Taula 30. Requeriments del sistema de desenvolupament

6.2. Aplicació a realitzar

En aquest projecte fi de carrera, l'aplicació a realitzar, ha estat el disseny d'un regulador per a un motor d'inducció asíncron trifàsic de 0,75 kW de potència. On les especificacions tècniques d'aquest motor, es mostren en la taula 31.

Potència kW	Tipus de designació M2VA	Codi del producte 3GVA	Velocitat r/min	Eficiència		Factor de potència $\cos \varphi$ 100 %	Corrent		Parell			Moment de inèrcia $J=1/4GD$ kgm ²	Pes kg	Nivell de pressió sonora L_p dB(A)
				Càrrega Compl	Càrrega 3/4		I_N	I_s	T_N	T_s	T_{max}			
				100 %	75 %		A	I_N	Nm	T_N	T_N			
0.75	80B	082002- ..A	1400	78.2	75.6	0.66	2.15	4.7	5.12	3.5	3.9	0.001565	10.5	50

Taula 31. Especificacions tècniques del motor d'inducció asíncron trifàsic

El *driver* utilitzat per aquest motor, correspon a un *driver* de tipus inversor de 0,75 kW de potència, al igual que el motor. Amb un senyal de consigna, corresponent a un senyal D.C. d'amplitud compresa entre 0 i 5 V, que implica una variació de la freqüència de 0 a 1500 rpm. On les especificacions tècniques es mostren en la taula 32.

Model FR-E520S	Capacitat aplicable al motor (kW)	Sortida				Potència d'alimentació				Estructura de protecció (JEM1030)	Sistema de ventilació	Pes aproximat (kg)
		Capacitat estimada (kVA)	Corrent de sortida estimat (A)	Capacitat de sobrecàrrega	Tensió de sortida estimat	Tensió AC d'entrada, freqüència estimat	Fluctuació de la tensió AC permesa	Fluctuació de la freqüència permesa	Capacitat de la potencia d'alimentació (kVA)			
0.75	0.75	1.5	4	150% 60 s 200% 0.5 s	3Ph, 200V a 240V 50Hz/60Hz	1Ph, 200V a 240V 50Hz/60Hz	1Ph, 170 a 264V 50Hz/60Hz	Entre $\pm 5\%$	2.3	IP20	Auto-ventilat	1.9

Taula 32. Especificacions tècniques del *driver* de tipus inverter de 0,75 Kw

Aquest dos elements, el *driver* juntament amb el motor, formen la planta a controlar pel regulador. Les especificacions imposades aquest, tenen relació amb el comportament del sistema global format pel regulador amb la planta en una configuració en llaç tancat. Aquestes especificacions imposades en el procés de disseny, corresponen a un màxim sobrepic del **10%** del senyal de consigna i un temps d'establiment de **0,2s**.

En quant a especificacions de disseny del regulador, no han estat imposades degut a que, aquest projecte fi de carrera, no esta destinat a una aplicació en concret, i serà aquesta aplicació la que definiria el requisits elèctrics, dimensionals i d'emissions electromagnètiques.

6.3. Debilitats i fortalezes

En aquest projecte final de carrera, s'ha aconseguit dissenyar un regulador capaç de controlar una planta en la que es desconeixia totalment el seu model teòric. Mitjançant un procés de disseny en 'V', s'ha obtingut el model teòric de la planta, i s'han calculat els paràmetres de configuració del regulador, per tal d'implementar-lo en un hardware real que s'inclou en l'equip de disseny i correspon a una FPGA. Aquest paràmetres de configuració del regulador, s'han calculat a partir d'uns requeriments de comportament del sistema global, en configuració de llaç tancat, imposats, durant el procés de disseny. A continuació, es mostren les debilitats i fortalezes d'aquest projecte final de carrera.

6.3.1. Fortalezes del sistema

Mitjançant el procés de disseny en 'V', es pot caracteritzar qualsevol tipus de planta. D'aquesta forma, és pot modificar el tipus de motor, juntament amb el *driver* corresponent, i obtenir de igual forma un regulador per aquest, en hardware real, i garantint el compliment d'uns requeriments de comportament en la finalització del procés de disseny, ja que és un procés de disseny, totalment traçable. Això, fa que el sistema sigui molt flexible pel que fa al tipus de configuració de la planta a regular.

Pel que fa a l'equip de disseny, aquest compta amb una gran varietat de tipus diferents d'e/s, algunes de les quals, no ha estat necessari utilitzar. Això permet, que en perspectives de futur, es pugui tenir en compte altres paràmetres, com per exemple, vibracions en la planta. Per tal d'obtenir un major control sobre la planta.

L'equip de disseny, inclou també un suport tècnic per part de l'empresa *National Instruments*, el que resulta molt útil i eficient a l'hora de resoldre dubtes, ja sigui a nivell de configuració de l'equip, com de desenvolupament de l'aplicació.

6.3.2. Debilitats del sistema

Pel que fa a les debilitats, la més important, és la dificultat que es presenta a l'hora de realitzar mesures acurades del senyal, degut al soroll que introdueix el motor. Això ha dificultat la mesura del requeriment de comportament, referent al temps d'establiment. Tot hi que s'han pogut aconseguir els objectius marcats de forma satisfactòria. La solució a aquest problema, seria l'aïllament tant de l'element sensor, com del regulador respecte el motor, i el filtratge del senyal d'entrada.

Pel que fa a l'equip de disseny, aquest s'ha desenvolupat amb un PC que no compleix els requeriments mínims de configuració. Això ha incrementat el temps d'execució del procés de disseny. Tot i així, s'han aconseguit els objectius marcats.

7. Cronograma d'execució

El desenvolupament d'aquest projecte final de carrera, s'ha dividit en dos blocs clarament diferenciats, que són, la part de configuració de l'equip de disseny, i la realització de l'aplicació del disseny d'un regulador per a un motor determinat.

Prèviament, ha estat necessari realitzar un autoaprenentatge de l'entorn de programació *LabVIEW*, ja que es desconeixia completament aquest llenguatge de programació. Aquest aprenentatge, ha estat a base de tutorials, manuals, i de consultes amb el personal tècnic de *National Instruments*.

En primer lloc, s'ha procedit a la configuració de l'equip de disseny, on aquest procés es subdivideix en dos parts, la configuració del hardware i la configuració del software. Un cop configurat el hardware, es comença el procés de disseny del regulador en paral·lel amb la configuració del software de l'equip de disseny, a la vegada que durant tot el procés, s'han duta terme, tasques de testeig i verificació del sistema.

Pel que fa a l'adaptació de l'equip de disseny, no s'ha pogut iniciar, fins a tenir uns coneixements previs de l'aplicació a realitzar, ja que depèn del tipus d'elements a utilitzar, aquests requereixen un tipus d'acondicionament o un altre. Un cop determinada l'aplicació, l'acondicionament dels elements que la formen, s'ha fet d'una forma provisional al principi del procés de disseny, mitjançant la realització dels diferents muntatges en plaques del tipus *protoboard* i al final, s'ha integrat tot en una placa de tipus *PCB*.

En la simulació del regulador amb la planta real, aquest procés ha estat més costós que el previst, degut a problemes amb la configuració dels temps de mostreig dels senyals, per manca d'experiència en l'entorn de programació utilitzat.

Finalment, la integració del regulador en hardware real mitjançant una de les targes de l'equip de disseny, on s'inclou una *FPGA*, ha estat un procés, al igual que en el cas anterior, bastant costós, ja que en primer lloc, degut a la manca de coneixements sobre aquests dispositius, i la integració d'aquests en l'entorn de programació *LabVIEW*, han sorgit una sèrie de petits inconvenients, referents al procés de compilació, que han retardat el procés més del previst.

7.- Cronograma d'execució

En la taula 33, es mostra el cronograma d'execució, i la durada de cada procediment.

	GENER	FEBRER	MARÇ	ABRIL	MAIG	JUNY	JULIOL	
Muntatge de l'equip de Disseny	→							
• Hardware	→							
• Software		→						
Adaptació de l'equip a l'aplicació			→					
• Driver			→					
• Sensor				→				
• FPGA				→				
Procés de disseny de l'aplicació del regulador		→						
• Estudi de solucions		→						
• Simulació de la planta en llaç obert			→					
• Obtenció del model teòric de la planta				→				
• Simulació del regulador en llaç tancat sobre la planta real					→			
• Implantació del regulador en la FPGA						→		
Testeig del sistema		→						

Taula 33. Cronograma d'execució

8. Pressupost

Aquest projecte final de carrera, ha consistit en la configuració d'un equip de disseny, per a realització del disseny d'un regulador per a un motor, mitjançant un procés de disseny en 'V' i a estat finançat pel Departament d'Electrònica de la UB. En aquest capítol, es detalla el pressupost de desenvolupament d'aquesta aplicació. En aquest pressupost es detalla tant la part hardware com la part software de l'equip de disseny, juntament, amb el pressupost referent a l'aplicació dissenyada. La taula d'aquest pressupost en mostra en la taula 34.

Pràcticament la totalitat del cost referent a l'equip de disseny, ha estat facilitat per part de l'empresa *National Instruments*, que ha facilitat tota la part hardware de l'equip, juntament amb l'entorn de programació *LabVIEW* i totes les seves eines. Pel que fa a la part software de simulació, s'ha utilitzat el software *Matlab* que disposa el Departament d'Electrònica i per tant, el cost de l'equip de disseny ha estat nul.

En la part del pressupost referent a l'aplicació dissenyada, destaca el preu dels elements que formen la planta. Tot i que el Departament d'Electrònica, ja disposava d'un motor de les mateixes característiques en el Laboratori de docència, s'ha decidit realitzar la compra d'un altre motor, per a poder realitzar futurs projectes finals de carrera d'aplicacions amb aquest tipus de motors.

Referència NI	Equip de disseny hardware	Preu
778636-01	NI PXI-1042 8-Slot 3U Chassis with Universal AC Power Supply	€ 1.995
778679-01	PXI Chassis Filler Panel Kit, 3 Double- & 3 Single-Slot Panels	€ 100
778641-10	NI PXI-PCI8336, MXI-4 Kit with Fiber Cable (Isolated), 10 m	€ 2.845
778279-02	Ni PXI-4472B,8 Inputs, 24 BIT, .5HZ AC Cutoff Filter	€ 4.345
778668-01	NI PXI-7831R R-Series Reconfigurable I/O Module (AI, AO, DIO)	€ 2.495
776844-01	SCB-68 Noise Rejecting, Shielded I/O Connector Block, 3 uds	€ 885
189588-01	SHC68-68-RMIO Cable, 68-Pos .50 Series d-Type to 68-Pos VHDCI, 1M	€ 75
186381-02	SH68-C68-S, 68 pin VHDCI & 68 pin.05 series D-type, 2m, 2 uds	€ 120
192061-01	SHC68-68-EPM Noise Rejecting, Shielded Cable, 1 m	€ 95
779121-01	NI PXI-6281 M Series Multifunction DAQ and NI-DAQ Software	€ 1.595
778543-01	NI PXI-6528 Industrial 24 DI, 24 DO CH/CH Isolated DIO & NI-DAQ	€ 550
185095-02	CABLE ASSY, TYPE SH100-100-FLEX, 2 m	€ 165
776990-01	SCB-100 Noise Rejecting, Shielded I/O Connector Block	€ 295
777735-02	PXI-8421, Enhanced COM Driver for Win 2000/NT/9x, 2 RS-485Ports	€ 495
778783-01	PXI-8464 Software Selectable Series 2 CAN, 1 Port, 9 Pin DSub	€ 1.145
	Total equip hardware	17.200

8.- Pressupost
Enginyeria de detall

Referència NI	Equip de disseny software	Preu
777906-03	NI Developer Suite, Prof. Control Edition for Win2000/NT/9X	€ 7.045
778694-03	LabVIEW FPGA Module for Windows	€ 2.195
Total equip Software		9.240

Referència RS	Acondicionament i planta de l'aplicació	Preu
320-051	Motor, ac, 3 fases, 4 pols, 0,75kW, muntatge en base, marc 80B, ABB	€ 203,54
340-3783	Inversor, 0, 75kW, 1P, 240Vac	€ 222,81
341-5281	Filtre, extern, EMC, Mitsubishi, monofàsic, Inversor E520	€ 30,90
341-5304	Teclat, programable Misubishi E520, Inversors E540	€ 37,40
--	Dinamo, Radio Energie, 0,006 V/rpm, 12000 rpm, IP55, 7mm	€ 271
260-3831	Encoder, Codificador d'eix rotatori, òptic, 58mm, 500ppr, 5Vdc, RS422, 6mm	€ 216,73
321-6315	Sensor, transductor, corrent, efecte Hall, LEM LTS 15-NP, 15A, 3 uds	€ 57,24
738-418	Connector Banana varis colors, 8 uds	€ 48,32
131-491	Resistència 100KΩ, ¼ W, ± 5%	€ 0,03
187-236	Potenciòmetre 20KΩ, ¼ W, ± 10%	€ 2,65
443-299	Transductor RS-422 AM62LS32AM	€ 0,75
228-6739	Condensador 33µF 35V	€ 0,07
405-8334	Condensador 100nF, 2 uds	€ 0,20
597-302	Optoacobrador 4N35, 6 uds	€ 3,96
140-962	Pull-up de 8 canals, 4,7KΩ, 2 uds	€ 0,40
426-086	Regletes de connexió en pcb, 10 uds	€ 2,35
173-2809	Terminals de connexió pcb, 50 vies	€ 2,79
Total Aplicació		1101,14

Total 27541,14

Taula 34. Pressupost

9. Conclusions

Aquest projecte final de carrera, s'ha dividit en dos apartats. En primer lloc, s'ha configurat un equip de disseny per a la elaboració d'aplicacions mitjançant un procés de disseny en 'V'. Aquesta configuració, s'ha realitzat tant a nivell hardware com software. En segon lloc, s'ha realitzat el disseny d'un regulador per a un motor d'inducció asíncron trifàsic.

En la configuració de l'equip de disseny, s'ha muntat el hardware que el forma, que ha consistit en una sèrie de targetes d'adquisició de dades de diferents tipus mitjançant un bus de comunicació *PXI*. Aquestes targetes, s'han agrupat en un xassís dedicat a aquests tipus de busos, on s'ha inclòs un controlador del xassís per a un PC remot. La comunicació d'aquest, s'ha realitzat mitjançant transmissió de dades per fibra òptica, en la que ha estat necessari la instal·lació d'una tarja d'aquestes característiques en el PC remot. La connexió física entre les e/s de l'aplicació a realitzar i les targetes de l'equip de disseny, s'ha realitzar mitjançant uns cables de connexió específics per a cada tarja, en funció del tipus de mesura a realitzar. Aquest tipus de mesura, ha determinat la capacitat d'aïllament i immunitat al soroll del cable de connexió a utilitzar.

En la part de configuració de l'equip de disseny referent al software, s'ha instal·lat el paquet de software que s'inclou en l'equip de disseny, corresponent al software de *National Instruments* de l'entorn de programació *NI Developer Suite*, juntament amb el mòdul per a la implementació de l'aplicació en hardware real, que correspon a *LabVIEW FPGA Module*. La part corresponent a la simulació en el procés de disseny, s'ha instal·lat el software de simulació *Matlab – Simulink*, juntament amb el mòdul *PLECS* per a la realització d'esquemàtics de circuits per a la simulació amb *Simulink*.

En l'aplicació a realitzar, s'han estudiat en primer lloc, les diferents possibilitats de realització tant pel que fa al tipus de motor, com el corresponent *driver* a utilitzar, al igual que els diferents tipus de sensors i les seves prestacions, per tal d'obtenir un coneixement òptim sobre l'estat de la planta.

S'ha dissenyat un hardware d'acondicionament dels senyals que s'obtenen de la planta per tal de poder realitzar l'adquisició de les dades de forma correcta amb l'equip de disseny. Aquest acondicionament, s'ha integrat en una placa PCB.

En el disseny del regulador, s'ha simulat el comportament de la planta, a partir del model teòric de motor facilitat pel fabricant, juntament amb la realització de l'esquemàtic corresponent a l'element *driver*. Aquesta simulació, s'ha realitzat en l'etapa 1 del procés de disseny, i s'ha utilitzat el software de simulació *Matlab – Simulink*, juntament amb el mòdul *PLECS*. S'ha verificat el comportament de la planta real mitjançant la generació d'un estímul de tipus esglaió a través dels dispositius d'e/s de l'equip de disseny. Aquesta verificació, s'ha realitzat en l'etapa 2 del procés de disseny. Aquestes dos primeres etapes del procés de disseny, s'han realitzat en una configuració del sistema en llaç obert, i ha servit per a conèixer el tipus de resposta de la planta a un determinat senyal d'estímul. En l'etapa 3 del procés de disseny, s'ha obtingut el model teòric corresponent a la planta real,

9.- Conclusions

mitjançant un mètode d'estimació paramètrica *ARX* d'ordre 2, ja que correspon a l'ordre de la resposta de la planta en les etapes anteriors. Amb el model teòric de la planta i els requeriments de comportament desitjats del sistema, corresponents a un màxim sobrepic del 10% sobre el senyal d'estímul d'entrada, i un temps d'establiment de 0,2s, s'han obtingut uns paràmetres de configuració per al regulador, que s'han simulat mitjançant l'entorn de programació *LabVIEW* sobre la planta real. Aquesta simulació del regulador sobre la planta real, s'ha realitzat en l'etapa 4 del procés de disseny. Finalment, s'ha implementat el regulador en el hardware reconfigurable que s'inclou en l'equip de disseny amb els paràmetres obtinguts en l'etapa anterior. I s'ha comprovat el compliment dels requeriments imposats en l'etapa 4 del procés de disseny.

A nivell personal, ha estat molt interessant la realització d'aquest projecte final de carrera, ja que he pogut treballar en la realització d'una aplicació seguint un procés de disseny marcat. D'altra banda, les prestacions de l'equip de disseny, m'han servit per adquirir coneixements tant a nivell hardware, pel que fa a equips d'adquisició de dades d'altres prestacions, com software, ja que l'entorn de programació *LabVIEW*, no l'havia utilitzat anteriorment.

10. Bibliografia

Bimal K. Bose,
“Modern Power Electronics and AC Drives”,
Ed. Prentice Hall, 2002

A. T. Johns, D. F. Warne
“The Control Techniques Drives and Controls Handbook”
Ed. IEE Power series, n° 35

Benjamin C. Kuo
“Digital Control Systems”
Ed. Holt-Saunders International Editions

Alberto Aguado Behar, Miguel Martínez Iranzo
“Identificación y Control Adaptativo”
Ed. Prentice Hall, 2003

Charles L. Phillips, H. Troy Nagle, Jr
“Sistemas de Control Digital, Análisis y Diseño”
Ed. Gustavo Gili, 1993

Malcom Barnes
“Practical Variable Speed Drives and Power Electronics”
Ed. Elsevier, 2003

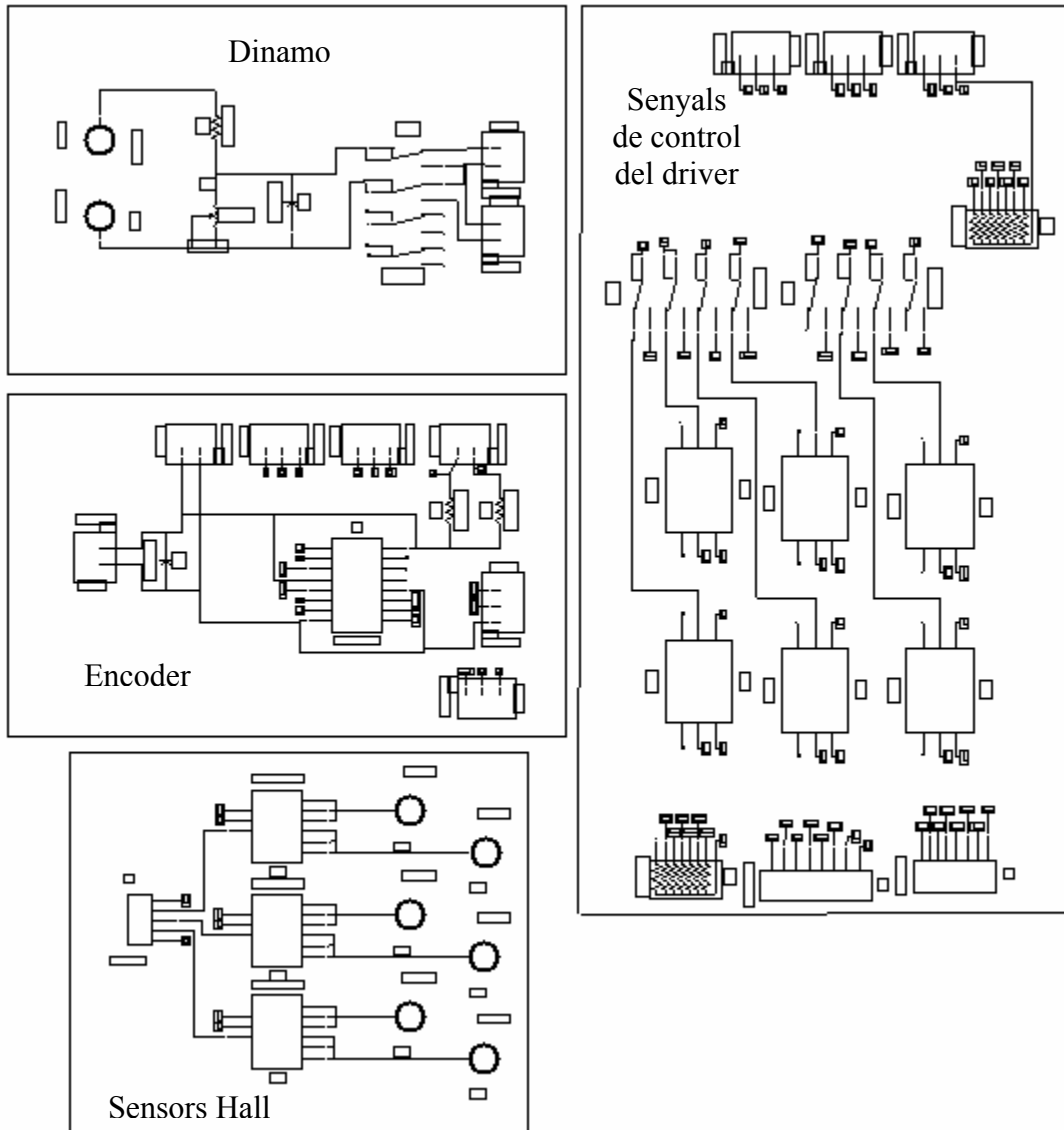
Paul H. Lewis, Chang Yang
“Sistemas de Control en Ingeniería”
Ed. Prentice Hall, 1999

Marc Soler Jaumà
“Circuit de control de potència i entorn de disseny per a rentadores”
Ed. PFC Universitat de Barcelona, 2004

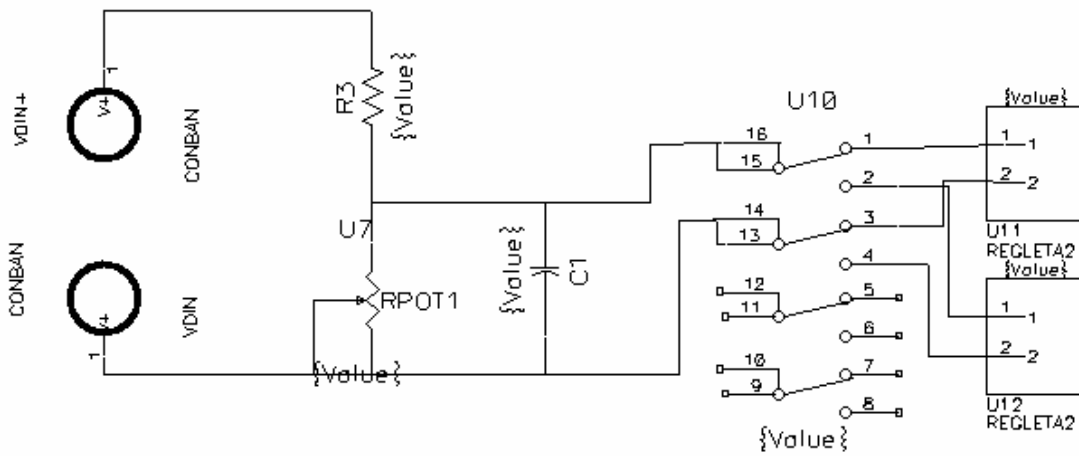
11. Annex 1. Esquemàtic i PCB

En aquest capítol, es descriuen les diferents part que formen la placa d'acondicionament de la planta.

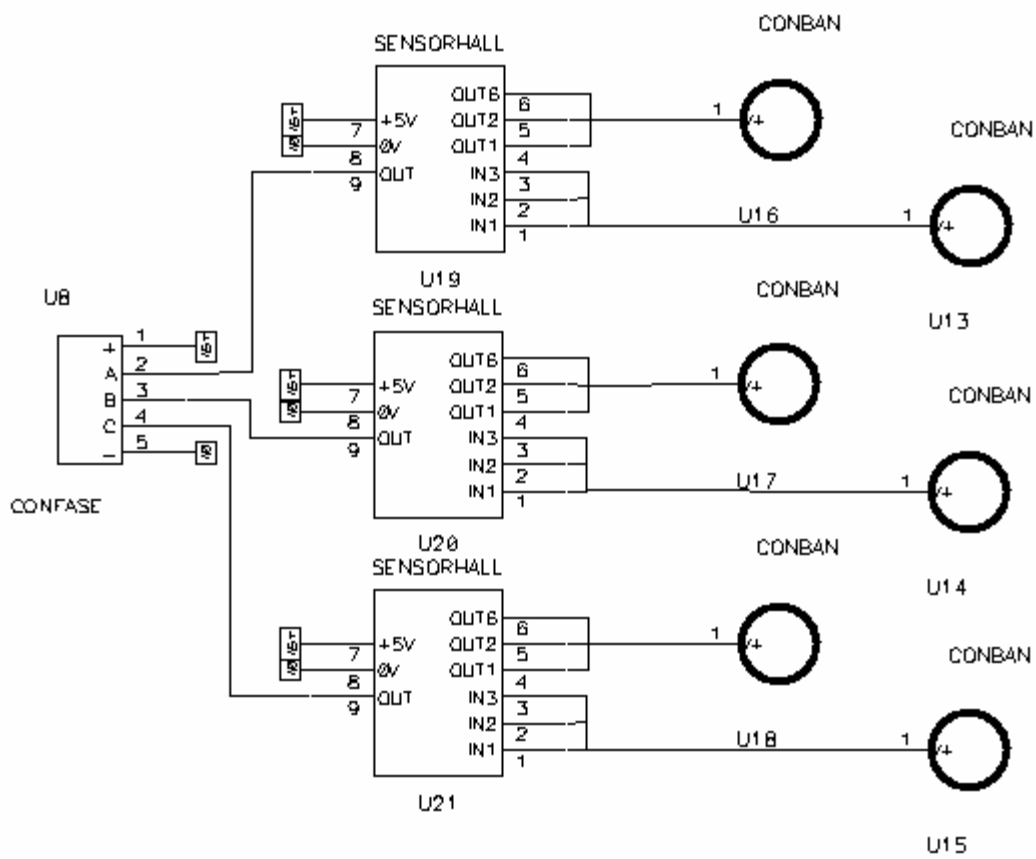
Esquemàtic general del circuit d'acondicionament.



Esquemàtic d'acondicionament per la dinamo

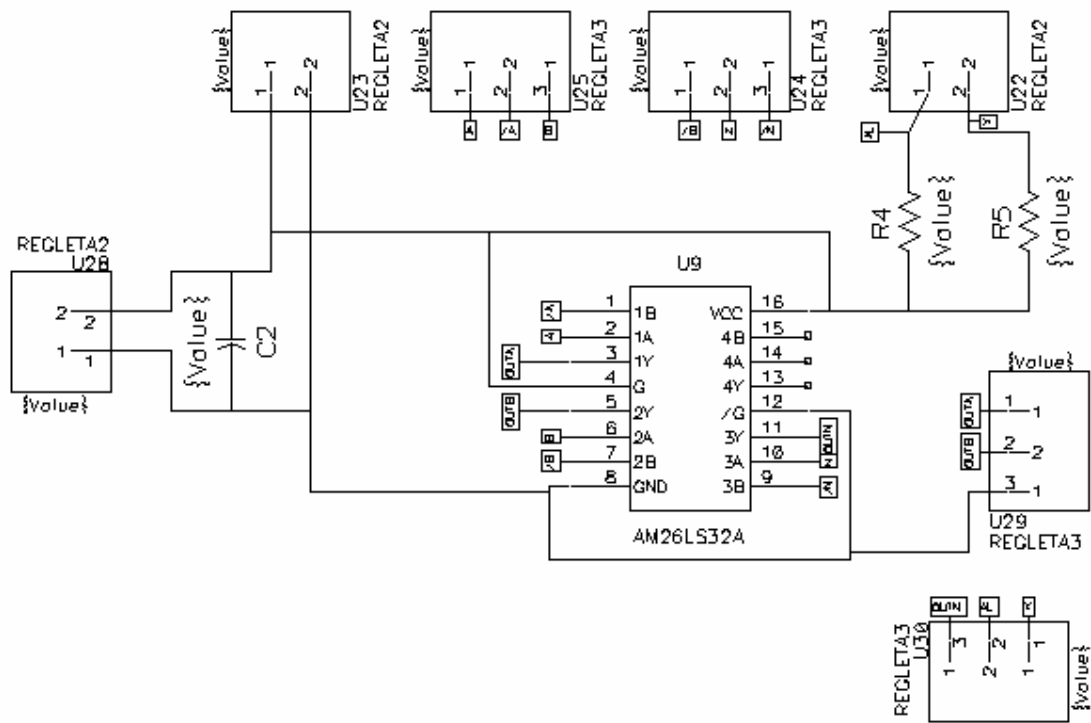


Esquemàtic d'acondicionament pel sensor Hall



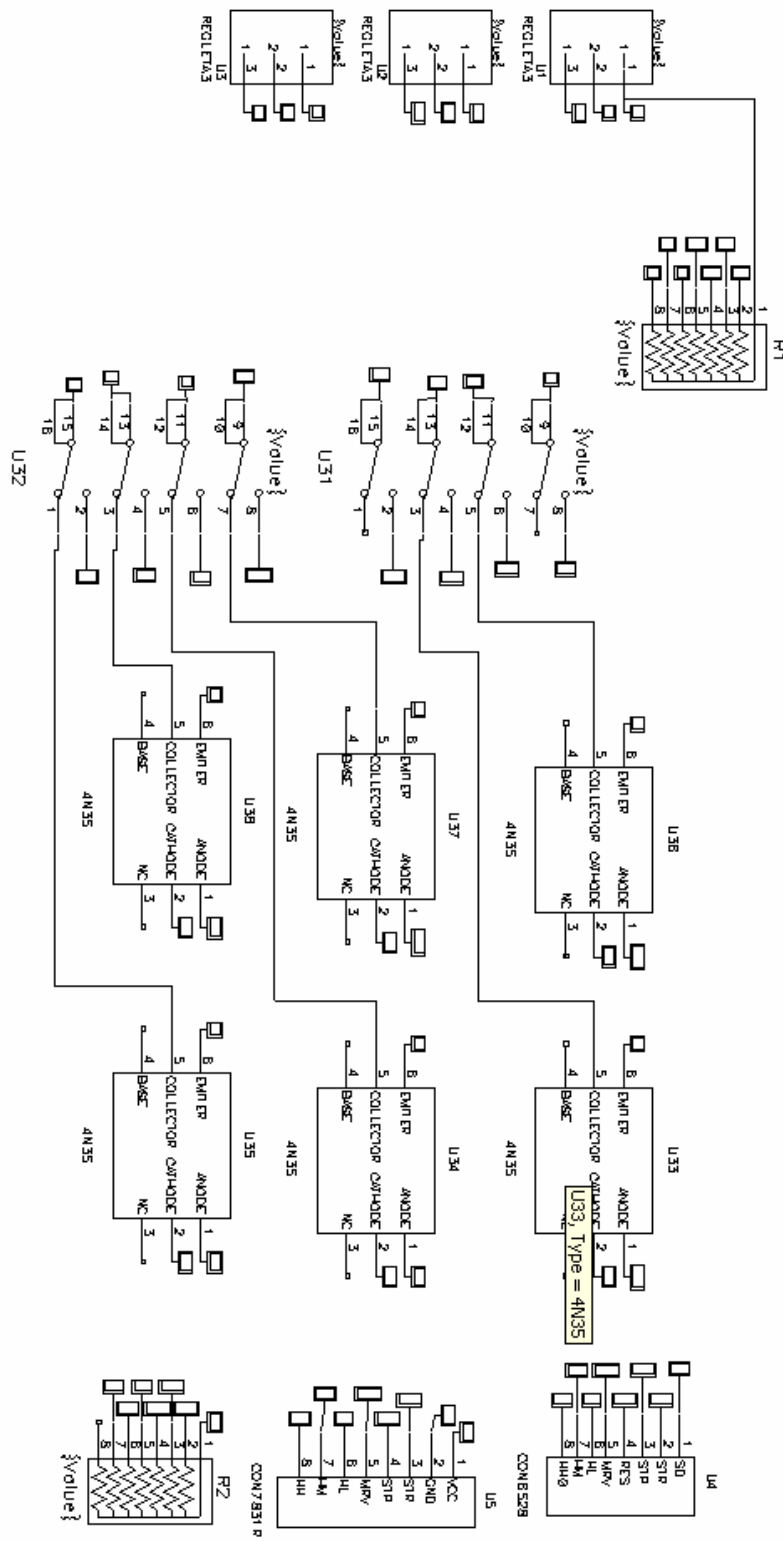
11.- Annex 1. Esquemàtic i PCB

Esquemàtic d'acondicionament per l'encoder



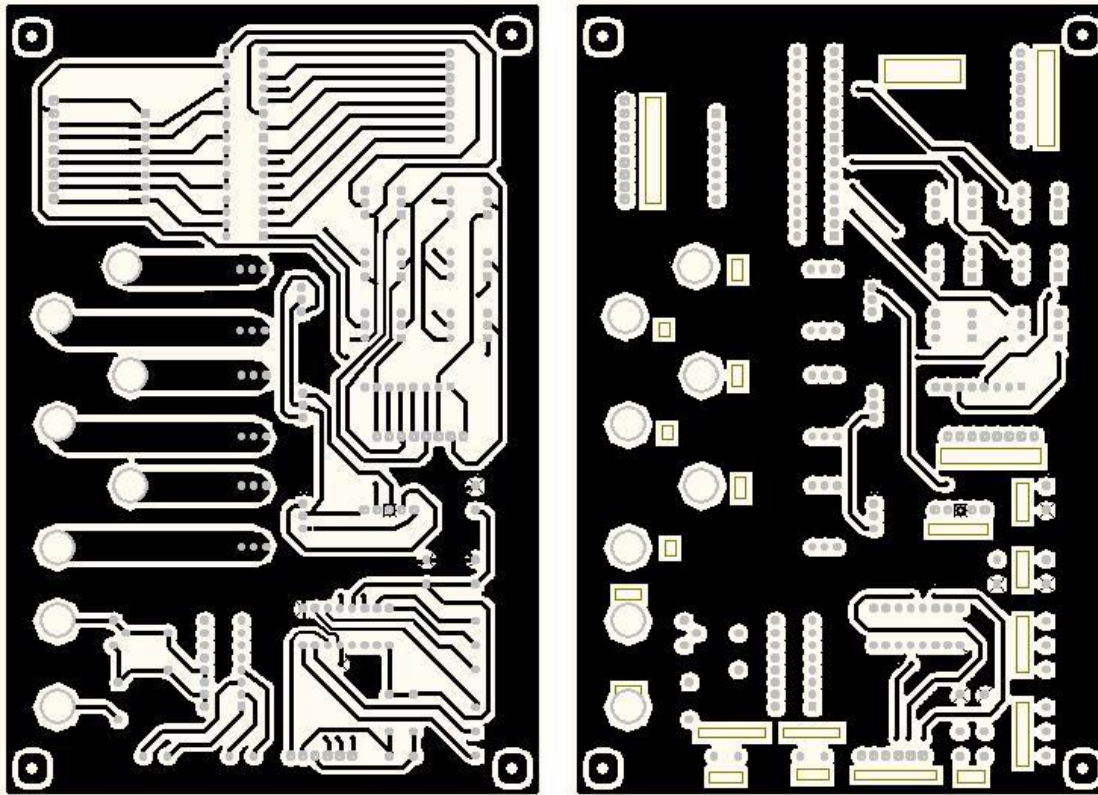
11.- Annex 1. Esquemàtic i PCB

Esquemàtic d'acondicionament pels senyals de control del driver



11.- Annex 1. Esquemàtic i PCB

PCB de la placa



BOTTOM

TOP

12. Annex 2. Codi Matlab de simulació

Programa de simulació de la resposta del sistema format per un PID arbitrari i el model teòric de la planta.

```

close all;
%contador de figures
nFigura = 1;
%Planta
numP = [0.9603 1920.5895];
denP = [1 83.6647 1916.4501];

modelPlanta = tf(numP,denP)

%PID
numPID = [0.001 10 100];
denPID = [0 1 0];

modelPID = tf(numPID,denPID)

%система
ngk = conv(numP,numPID);
dgk = conv(denP,denPID);
[nf,df] = cloop(ngk,dgk,-1);
RPcl = tf(nf,df)

%Resposta a un Step
t=[0:0.001:2];
figure(nFigura);
nFigura = nFigura + 1;
[Y] = step(RPcl,t);
Y(1) = 0;
plot(t,Y);
title('Resposta a un Step de PID arbitrari + modelPlanta');
[Mp,x] = max(Y);

hold on;
plot(t(x),Mp,'go');
%Mp en %
Mp = (Mp - 1) * 100

%Representacio PZ
figure(nFigura);
nFigura = nFigura + 1;
rlocus(modelPlanta)
title('Representacio dels pols i zeros del sistema (PID + modelPlanta)');

```

12.-Annex 2. Codi Matlab de simulació

Programa d'obtenció dels paràmetres de configuració del regulador amb el model teòric de dos pols de la planta.

```

close all;
%contador de figures
nFigura = 1;
%modelPlanta2Pols
numP2Pols = [0 0 1916.4501];
denP2Pols = [1 83.6647 1916.4501];

modelPlanta2Pols = tf(numP2Pols,denP2Pols)

%Resposta a un Step modelPlanta2Pols
t=[0:0.001:2];
figure(nFigura);
nFigura = nFigura + 1;
step(modelPlanta2Pols,t)
title('Resposta a un Step del model de la Planta de 2 Pols OL');

%Sistema esperat
[Mp,Ts,xi,wn,p1,p2,GCL] = Requeriments2Pols;
t=[0:0.001:2];
figure(nFigura);
nFigura = nFigura + 1;
step(GCL,t)
title('Resposta a un Step del model esperat del sistema');

%PID2Pols
wgc = wn;
ki = 50;
[kp,ki,kd,numPID2Pols,denPID2Pols]=pid2Pols(numP2Pols,denP2Pols,ki,xi,wgc)
modelPID = tf(numPID2Pols,denPID2Pols)

%sistema
ngk = conv(numP2Pols,numPID2Pols);
dkg = conv(denP2Pols,denPID2Pols);
[nf,df] = cloop([ngk(2) ngk(3) ngk(4) ngk(5)],dkg,-1);
RPcl = tf(nf,df)

%Resposta a un Step modelPlanta
t=[0:0.001:2];
figure(nFigura);
nFigura = nFigura + 1;
[Y] = step(RPcl,t);
plot(t,Y);
title('Resposta a un Step de PID2Pols + modelPlanta2Pols CL');
[Mp,x] = max(Y);
hold on;
plot(t(x),Mp,'go');
%Mp en %
Mp = (Mp - 1) * 100

%Representacio PZ modelPlanta
figure(nFigura);

```


12.-Annex 2. Codi Matlab de simulació

```
nFigura = nFigura + 1;
rlocus(modelPlanta2Pols)
title('Resposta Pole Zero del model de la Planta 2 Pols');

%Representacio PZ PID2Pols + modelPlanta2Pols
figure(nFigura);
nFigura = nFigura + 1;
rlocus(RPcl)
title('Resposta Pole Zero de PID2Pols + modelPlanta2Pols CL');
```

Funció Requeriments

```
% Calcul de p1 p2
function [Mp,Ts,xi,wn,p1,p2,GCL]=Requeriments2Pols;
mp = input('Sobrepic (Mp%): '); Mp = mp/100;
Ts = input('Temps establiment (Ts): ');
xi = sqrt((log(Mp))^2/(pi^2+(log(Mp))^2))
wn = 4/(xi*Ts)
p1 = -xi*wn+j*wn*sqrt(1-xi^2)
p2 = -xi*wn-j*wn*sqrt(1-xi^2)
GCL = tf([wn^2],[1 2*xi*wn wn^2])
```

Funció pid2Pols

```
% Funcio PID
function [kp,ki,kd,numPID,denPID]=pid2Pols(numP,denP,ki,xi,wgc);
ngv=polyval(numP,j*wgc);dgv=polyval(denP,j*wgc);g=ngv/dgv;
dpm=2*asin(xi)*180/pi;
thetar=(dpm-180)*pi/180;
ejtheta=cos(thetar)+j*sin(thetar);
eqn=(ejtheta/g)+j*(ki/wgc);
x=imag(eqn);
r=real(eqn);
kp=r;
kd=x/wgc;
numPID=[kd kp ki];
denPID=[1 0];
```

Programa de simulació de la resposta del sistema format per un PID determinat i el model teòric de la planta.

```
close all;
%contador de figures
nFigura = 1;
%modelPlanta
numP = [0.9603 1920.5895];
denP = [1 83.6647 1916.4501];

modelPlanta = tf(numP,denP)

%PID2Pols
numPID2Pols = [0.0192 1.2872 50];
denPID2Pols = [0 1 0];
```

12.-Annex 2. Codi Matlab de simulació

```
modelPID = tf(numPID2Pols,denPID2Pols)

%sisistema
ngk = conv(numP,numPID2Pols);
dgk = conv(denP,denPID2Pols);
[nf,df] = cloop(ngk,dgk,-1);
RPcl = tf(nf,df)

%Resposta a un Step
t=[0:0.01:2];
figure(nFigura);
nFigura = nFigura + 1;
[Y] = step(RPcl,t);
Y(1) = 0;
plot(t,Y);
title('Resposta a un Step de PID2Pols + modelPlanta');
[Mp,x] = max(Y);

hold on;
plot(t(x),Mp,'go');
%Mp en %
Mp = (Mp - 1) * 100

%Representacio PZ de PID2Pols + modelPlanta
figure(nFigura);
nFigura = nFigura + 1;
rlocus(RPcl)
```