



UNIVERSITAT DE BARCELONA



Proyecto Fin de Carrera

Ingeniería Electrónica

Facultad de Física

**Sistema de adquisición de datos autónomo
para mediciones de campo
de bandas de sombra durante eclipses solares**

Autor: Estela Martín Badosa

Director: Dr. José Bosch Estrada

Fecha: febrero 2003

Director: Dr. José Bosch Estrada

Resumen

En el presente proyecto se ha desarrollado un sistema adquisición de datos autónomo para mediciones de campo de bandas de sombra, que es un fenómeno que se produce durante los minutos previos o posteriores a un eclipse total de Sol. El sistema consta de dos partes diferenciadas: un sistema de captación de las bandas con elementos fotosensibles, que incorpora etapas de amplificación y filtrado de las señales; un sistema independiente del anterior para digitalizar las señales captadas a una cierta frecuencia y grabarlas en una memoria Flash EEPROM, para poder descargar posteriormente los datos en un ordenador.

"A strange fluctuation of light was seen...
upon the walls and the ground, so striking
that in some places children ran after it and
tried to catch it with their hands"

(George B. Airy, 1842)

Índice

1	Introducción. Objetivos	1
1.1	Bandas de sombra (<i>shadow bands</i>) durante los eclipses totales de sol.....	1
1.2	Objetivos y requisitos del sistema.....	3
2	Detección y filtrado de las bandas de sombra	7
2.1	Características de las bandas y elección de los fotodiodos	7
2.1.1	Características de los fotodiodos.....	10
2.2	Amplificación y filtrado de las señales	14
2.2.1	Diseño del filtro.....	14
2.2.2	Simulación con PSPICE del circuito de filtrado de la señal	16
2.2.3	Circuito de control: comparador de ventana	20
2.3	Placas del sistema de captación de las bandas	22
3	Sistema de adquisición de datos.....	30
3.1	Descripción de los bloques principales del circuito	31
3.1.1	Microcontrolador ADuC812	33
3.1.2	Entradas analógicas	35
3.1.3	Memoria	35
3.1.4	Display LCD	37
3.1.5	Circuito lógico.....	38
3.1.6	Comunicaciones serie.....	39
3.1.7	Circuito del reloj.....	39
3.1.8	Circuito de reset	40
3.1.9	Leds	40
3.1.10	Pulsadores.....	40
3.1.11	Jumpers.....	40
3.1.12	Alimentación	41

3.2	Lista de componentes y <i>layout</i>	41
3.3	Programación del microcontrolador	45
3.3.1	Programación de cada elemento	45
	Memoria	45
	Conversión AD	47
	Frecuencia de muestreo	49
	Comunicación con el puerto serie	50
	Leds	51
3.3.2	Diagrama de flujo del programa	52
3.4	Programa de descarga a través del puerto serie	60
4	Resultados	63
4.1	Análisis de la luz de fondo y del contraste de las bandas	66
4.2	Análisis en frecuencia de las bandas de sombra	68
4.3	Análisis de la dirección y velocidad de las bandas de sombra	69
5	Presupuesto	72
5.1	Material	72
5.2	Recursos humanos	74
6	Conclusiones y perspectivas	76
7	Bibliografía	77
8	Agradecimientos	78
9	Anexos	79
9.1	<i>Datasheets</i>	79
9.2	Listado del programa “Frangfrec.asm”	80
9.3	Listado del programa “port.frm”	87
	Lista de Figuras	89
	Lista de Tablas	92

1 Introducción. Objetivos

1.1 Bandas de sombra (*shadow bands*) durante los eclipses totales de sol

Las bandas de sombra son posiblemente el fenómeno más intrigante de todos cuantos acompañan a un eclipse total de sol [Min54][Zir95]. Descritas por vez primera tras los eclipses de 1706 y 1820, no fue hasta los años 80 que se dio una explicación completa del fenómeno [Cod86]. Las características de las bandas varían de un eclipse a otro. Si a esto se añade que son muy pocas las observaciones cuantitativas de calidad que se han efectuado hasta al momento, el resultado es que no sea fácil dar una descripción sencilla de las características observacionales del fenómeno (ver figura 1) [Hul71][Mar84][Mar84b][Jon94][Jon96][Jon99]. De un modo general, las bandas son una estructura de sombras que suele aparecer en los minutos anteriores y posteriores a la totalidad del eclipse, tangentes al creciente solar. Parecen desplazarse en sentido perpendicular a su longitud, a una velocidad de unos pocos metros por segundo. Su anchura es de unos 5 cm, y el espaciado entre bandas de una decena de centímetros. El contraste entre las zonas claras y las zonas oscuras no supera el 1%. Su espectro de potencia está en el rango de frecuencias del orden de 10 Hz. Además, estas características dependen de la longitud de onda: por ejemplo, el contraste de las bandas aumenta en las longitudes de onda cortas, a la vez que disminuye su anchura. Todos estos valores pueden variar incluso en un factor 2, dependiendo del eclipse.

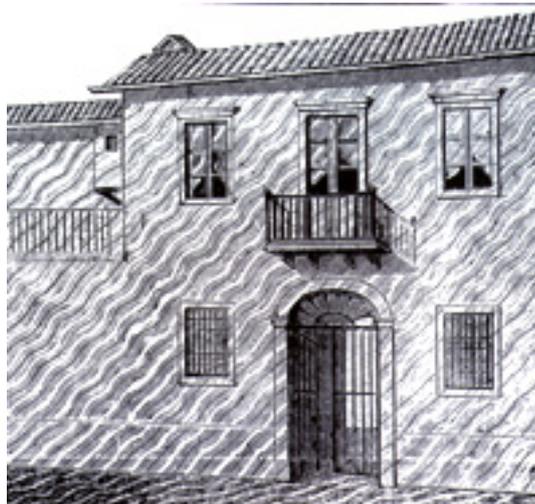


Figura 1: Dibujo de las bandas de sombra sobre la fachada de una casa de Sicilia (Italia) durante el eclipse del 22 de diciembre de 1870 [Cod91].

El fenómeno de las bandas de sombra queda explicado por la teoría del centelleo aplicada a una fuente de luz tal como el creciente solar de los instantes próximos a la totalidad [Cod86] [Cod91]. Cuando los rayos de luz de una fuente puntual (como una estrella) atraviesan la atmósfera, se encuentran con zonas más densas y zonas menos densas (células turbulentas), que tienden a concentrar o dispersar la luz (figura 2). Esto provoca una variación en el tiempo del brillo aparente de la fuente de luz, fenómeno que se conoce con el nombre de centelleo. Si se trata de una fuente extensa (como el Sol o un planeta), ésta puede descomponerse en fuentes puntuales de luz. La luz proveniente de puntos suficientemente separados atraviesa células turbulentas diferentes, con lo que éstos centellean de manera independiente y, en conjunto, el efecto queda promediado y la fuente extensa parece no centellear. En el caso del creciente solar, su estrechez en los instantes próximos a la totalidad hace que, en su sentido transversal, los puntos de luz estén lo suficientemente próximos entre sí como para centellear simultáneamente debido a las turbulencias de la atmósfera, produciéndose las bandas de sombra. En su sentido longitudinal, se produce un promediado de los diferentes puntos (más espaciados entre sí) y por lo tanto no se observa estructura de bandas. El viento, al mover las células turbulentas, provoca el desplazamiento de las bandas sobre la superficie.

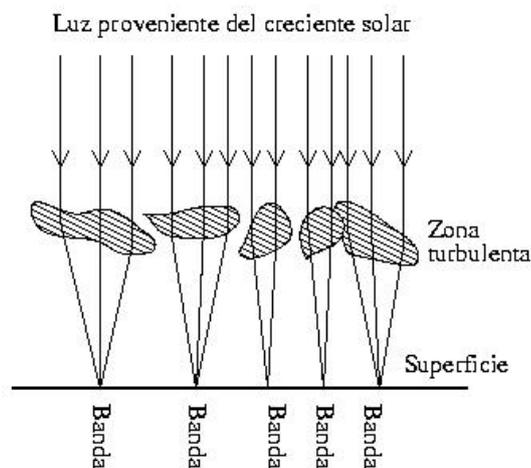


Figura 2: Esquema del mecanismo de formación de las bandas debido a la presencia de células turbulentas.

La teoría del centelleo aplicada a la formación de bandas de sombra es capaz de explicar la práctica totalidad de sus características. Sin embargo, la escasez de medidas de calidad sobre los parámetros fundamentales de las bandas (anchura, velocidad, dirección,...), así como de las condiciones de la atmósfera reinantes durante el eclipse (perfil de vientos, turbulencia, temperatura de las diferentes capas,...) ha impedido hasta el momento una confrontación directa

entre teoría y observación. Es por ello que cualquier tipo de registro de las mismas puede ser útil tanto para tener una comprensión más completa del fenómeno, como para entender otros fenómenos que dependen también del centelleo atmosférico.

Las bandas de sombra pueden verse a simple vista: el ojo humano es un detector de luz de gran calidad, capaz de distinguirlas a pesar de tener un contraste inferior al 1% y de ser muy poco luminosas (irradiancias del orden de 1 W/m^2). Sin embargo, para medir sus características de forma objetiva, es necesario emplear otros medios de registro. Aunque difícil, es posible fotografiarlas, utilizando velocidades de obturación muy rápidas, objetivos muy luminosos y películas de una gran sensibilidad. Los registros en vídeo topan con las mismas dificultades, aunque los detectores CCD de las cámaras de vídeo actuales son capaces de trabajar en condiciones de luz extremas. Este sistema puede así constituir la solución en el futuro, aunque de momento no ha sido utilizado y resulta demasiado caro. Las medidas que hasta ahora han aportado más información sobre las características de las bandas de sombra han sido las fotoeléctricas. El experimento típico consiste en disponer un pequeño número de fotodetectores en forma de matriz con el fin de registrar la intensidad de las bandas en varios puntos simultáneamente. Una vez obtenidas las señales en cada uno de los fotodetectores se puede calcular la función de correlación entre ellas, obteniendo (al menos en teoría) la dirección y velocidad de desplazamiento de las bandas, así como su anchura y contraste [Jon94][Jon96][Jon99].

La dependencia de las características de las bandas de sombra con la longitud de onda de la luz [Cod91] ha sido poco estudiada hasta el momento. Un diseño que no se ha considerado todavía podría ser el de separar la luz incidente mediante un sistema de cristales dicróicos en sus componentes de color rojo (R), verde (G) y azul (B), haciendo incidir cada una de ellas sobre elementos fotosensibles independientes. De esta manera se obtendría de manera simultánea registros de la intensidad de la luz para distintas regiones del espectro visible.

1.2 Objetivos y requisitos del sistema

El **objetivo** inicial de este proyecto es diseñar un dispositivo para registrar las bandas de sombra mediante elementos fotosensibles (fotodiodos). El sistema debe ser relativamente pequeño y poco pesado para ser transportado a la región en la que se produzca el eclipse total de Sol. La tabla 1 muestra una lista de los eclipses totales de sol de principios del nuevo milenio [Web1]. ¡Todos ellos, por cierto, en lugares bastante recónditos!

La idea es, pues, incorporar al sistema un conversor analógico-digital (ADC) y grabar las señales en una memoria ROM, que podrán ser descargadas y analizadas en un ordenador al finalizar el viaje para ver el eclipse. Teniendo en cuenta las características de las bandas de sombra que se han descrito más arriba, se realizó un cálculo previo de los requisitos mínimos del sistema para saber si el proyecto era viable.

Fecha	Duración Totalidad (máx.)	Lugar
21/06/2001	4m 57s	Atlántico Sur, África Sur, Madagascar
04/12/2002	2m 04s	África Sur, India Sur, Australia Sur
23/11/2003	1m 57s	Antártida

Tabla 1: Eclipses totales de Sol de principios del nuevo milenio.

Para poder llevar a cabo el experimento se deben cumplir los siguientes **requisitos**:

- Número mínimo de fotodiodos: 6 (3 para determinar las características de las bandas - dirección, velocidad, anchura-, y otros 3 para estudiar su dependencia con la longitud de onda).
- Frecuencia mínima de muestreo: 500 - 1000 Hz.
- Tiempo mínimo de medida: 2 minutos antes y después de la totalidad del eclipse.
- Número mínimo de bits (N) del conversor AD: el suficiente para muestrear la información de las bandas con suficientes niveles. La figura 3 muestra de forma esquemática la forma de la luz minutos antes de la totalidad. Las franjas correspondientes a las bandas de sombra se superponen con la luz de fondo, que disminuye a medida que se acerca el momento de la totalidad. Se ha calculado que en el tiempo en que quieren realizarse medidas la intensidad de la luz de fondo puede variar entre 10 W/m^2 y 1 W/m^2 . El contraste de las bandas de sombra es de entre un 0.1-1 % de la intensidad de fondo. Tomando el caso más desfavorable (0.1%), puede variar entre 0.01 W/m^2 y 0.001 W/m^2 .

Con estos datos, el factor entre la señal máxima y mínima es:

$$\frac{10}{0.001} = 10000$$

con lo que un muestreo a n bits daría un número de niveles para muestrear la señal más pequeña de las bandas del orden de:

$$\frac{2^n}{10000} \approx \begin{cases} < 1 & n = 8 \\ < 1 & n = 12 \\ 6 & n = 16 \end{cases}$$

Es decir, se requeriría un conversor AD de 16 bits como mínimo. Esto es una solución costosa e ineficaz, ya que lo que interesa son las bandas y no la señal de fondo superpuesta. Por lo tanto, se propone eliminar dicha señal, o bien restándola analógicamente antes de entrar al conversor o bien filtrándola con un filtro pasa-altos. Esto último parece viable ya que la señal de fondo varía mucho más lentamente que las franjas de las bandas.

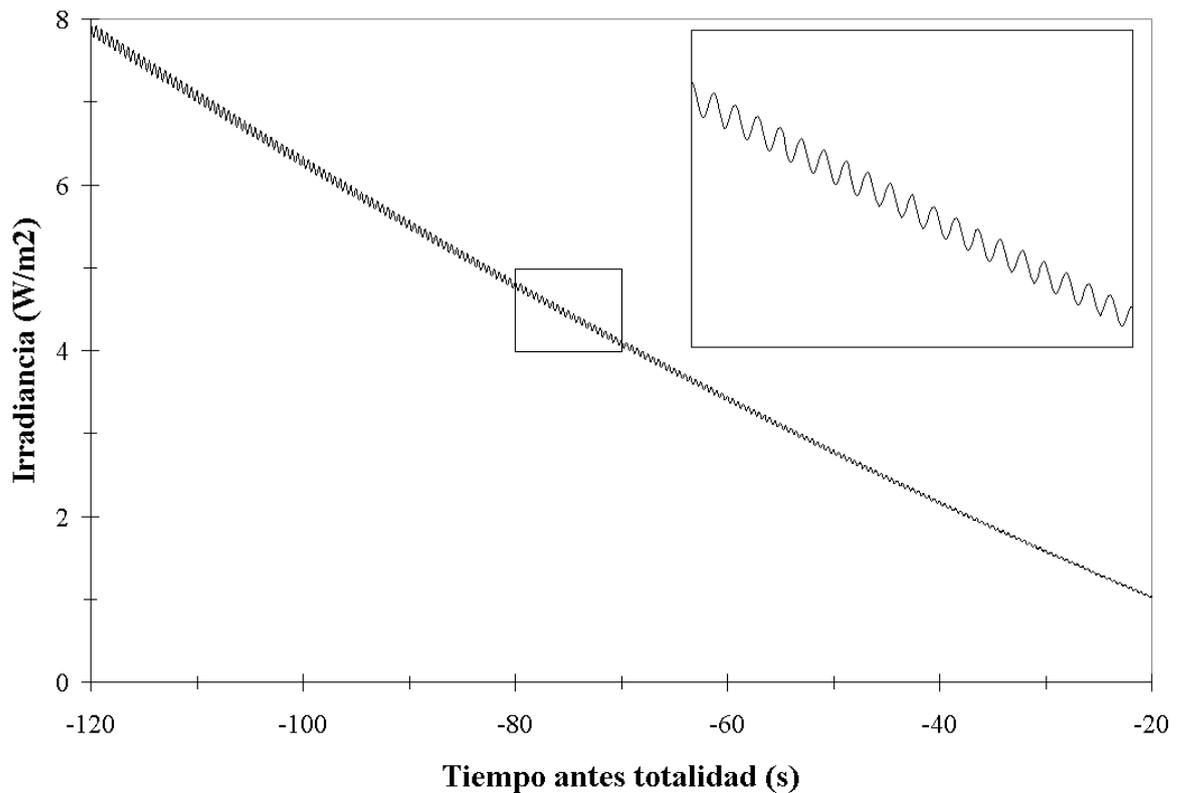


Figura 3: Esquema de la irradiancia de la luz momentos antes de un eclipse total de Sol.

Suponiendo que la señal que entra al conversor AD es únicamente la correspondiente a las bandas de sombra, la relación entre las intensidades máxima y mínima puede tomarse como:

$$\frac{0.01}{0.001} = 10$$

Así pues, para un conversor de n bits el número de niveles para muestrear la señal más pequeña de las bandas se convertirá en:

$$\frac{2^n}{10} \approx \begin{cases} 25 & n = 8 \\ 400 & n = 12 \\ 6500 & n = 16 \end{cases}$$

En este caso, un conversor de 8 bits podría ser suficiente.

- **Memoria mínima:** teniendo en cuenta las consideraciones anteriores y tomando $N=8$, la memoria debe tener como mínimo un tamaño de:

$$\text{frecuencia} \cdot \text{tiempo} \cdot n^\circ \text{canales} \cdot \text{bytes/canal} = 1000 \text{ s}^{-1} \cdot 4 \cdot 60 \text{ s} \cdot 6 \cdot 1 \text{ byte} \approx 1 \text{ Mbyte}$$

Estudiando todos estos requisitos, se ha visto que:

- Existen fotodiodos con una sensibilidad en el rango de irradiancias y longitudes de onda requerido.
- De los microcontroladores disponibles en el mercado, el ADuC812 reúne unas características que lo hacen especialmente adecuado para llevar a cabo este proyecto: dispone de 8 entradas AD de 12 bits y puede direccionar hasta 16 Mbytes de memoria, además de incorporar un puerto serie para la descarga de los datos.

Se decide dividir el proyecto en 2 grandes bloques, de manera que puedan funcionar de manera independiente:

- **Detección y filtrado de las bandas de sombra:** se trataría de un circuito analógico, que constaría de varios fotodetectores y de un sistema de amplificación y filtrado de las señales (filtro pasa-altos).
- **Adquisición y grabación de datos:** se trataría de un circuito digital independiente del anterior, que admitiría la entrada de una serie de canales analógicos, y permitiría la conversión AD de dichas señales y su grabación en memoria. Los datos se podrían descargar posteriormente a un ordenador para su análisis. Este circuito de adquisición de datos debe ser versátil para poder usarlo en otro tipo de aplicaciones.

2 Detección y filtrado de las bandas de sombra

2.1 Características de las bandas y elección de los fotodiodos

Como se ha dicho anteriormente, debido a su dificultad de observación, el problema de las bandas de sombra ha sido poco estudiado. Además, las características de las bandas varían de un eclipse a otro. Sin embargo, es posible realizar una estimación de su comportamiento que nos permita diseñar el sistema experimental de captura.

En primer lugar, se debe definir el número de fotodiodos que se utilizarán para medirlas, así como su disposición. Dadas las características del microcontrolador ADuC812 que se va a utilizar en la digitalización de las señales, que permite la entrada de hasta 8 canales analógicos, entre 0 y 2.5 V, se decide aprovechar el número máximo de canales. El circuito constará, pues, de 8 fotodetectores dispuestos según el esquema de la figura 4.

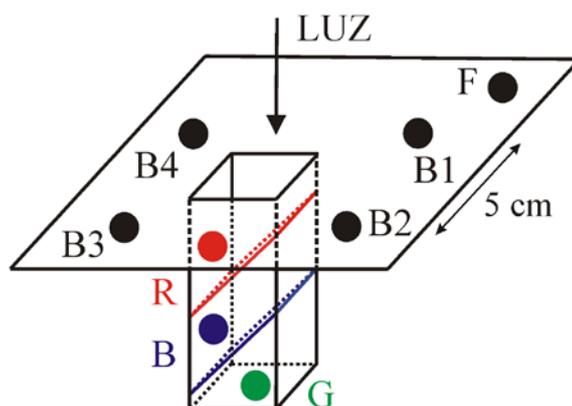


Figura 4: Esquema de la disposición de los 8 fotodetectores.

La función de cada uno de los fotodetectores será:

- **Fotodetector F:** para captar la luz de fondo más las bandas, sin filtrado de señal. Sirve para ver la disminución de la luz solar al acercarse el momento de la totalidad del eclipse, y corregir los otros canales en el caso de que la señal no se haya filtrado bien.

El aspecto de la luz de fondo es el de la figura 3. Para obtener la dependencia de la irradiancia incidente sobre el detector en función del tiempo respecto al momento de la totalidad del eclipse solar de Sol, se ha utilizado un programa de Eduard Masana, del *Departament d'Astronomia i Meteorologia* de la Universidad de Barcelona, que permite calcular el espectro de la luz solar, teniendo en cuenta la superficie del Sol tapada por la Luna y las condiciones atmosféricas (humedad, etc.). La figura 5 muestra una captura de

pantalla de dicho programa. La gráfica inferior muestra la irradiancia del Sol una vez atravesada la atmósfera, 60 s antes de la totalidad del eclipse de Sol del 4 de diciembre de 2002, en Stuart Highway (Australia). El programa permite calcular asimismo la irradiancia total (área bajo la curva), en W/m^2 . Incorpora además la posibilidad de añadir diferentes filtros de colores y fotodetectores, cada uno con su correspondiente curva espectral y de sensibilidad, como se verá más adelante.

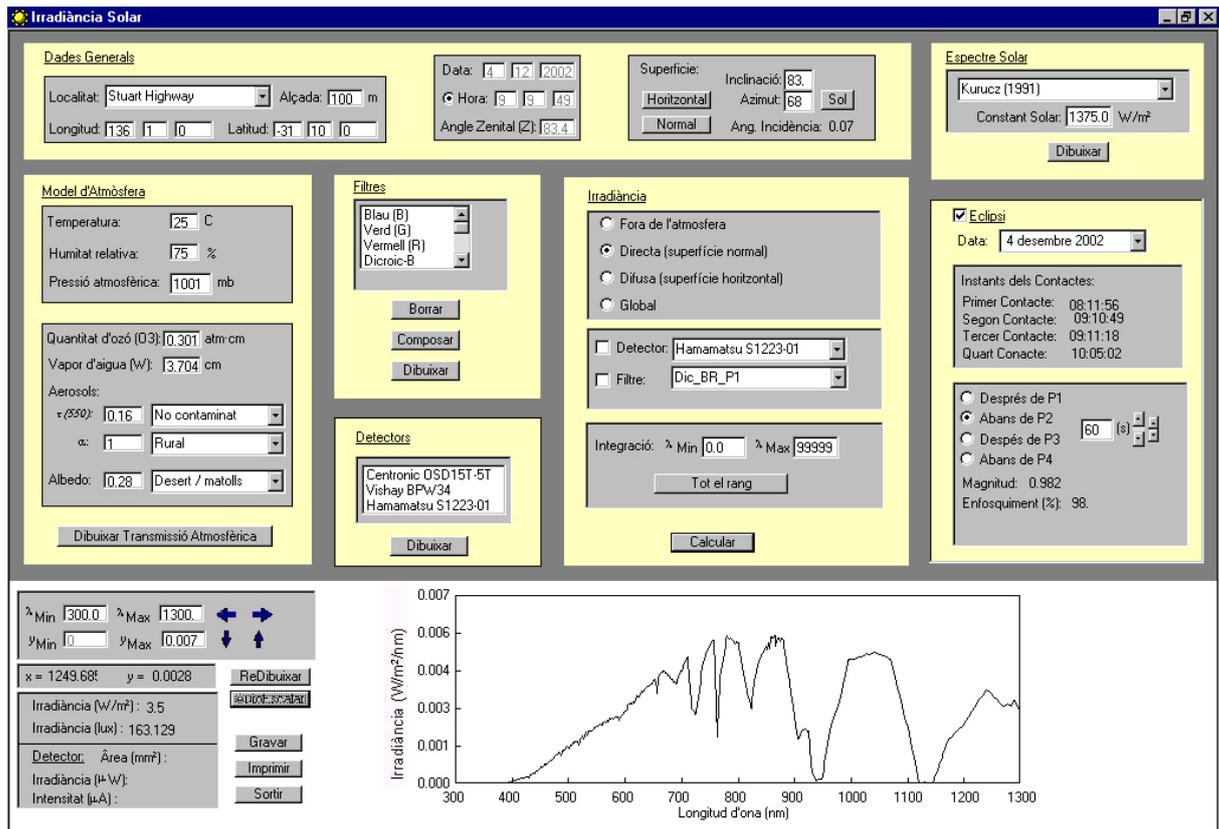


Figura 5: Captura de pantalla del programa “Irradiància Solar”. La gráfica inferior muestra la irradiancia del Sol una vez atravesada la atmósfera, 60 s antes de la totalidad del eclipse de Sol del 4 de diciembre de 2002, en Stuart Highway (Australia).

- **Fotodetectores B1, B2, B3, B4:** dispuestos en un cuadrado, con una separación entre centros de 5 cm, están pensados para medir las bandas de sombra. Se diseñará un filtro pasa-altos que elimine la luz de fondo y sólo deje pasar la señal de alta frecuencia, correspondiente a las bandas. La disposición de estos 4 fotodetectores debe permitir, a partir de la correlación cruzada de las 4 señales correspondientes, determinar la velocidad, la dirección y la anchura de las bandas de sombra.

En lo que hace referencia a la cantidad de luz incidente, es difícil de predecir, y sólo se supondrá que su contraste será del orden del 1% de la luz de fondo.

- **Fotodetectores R, G, B:** situados a la salida de filtros dicroicos, deben medir simultáneamente la misma luz incidente, correspondiente a bandas de sombra, para distintas regiones del espectro visible. Cada uno de ellos irá seguido de una etapa de filtrado de señal, con diferentes ganancias según sea la intensidad de la luz incidente para cada región del espectro.

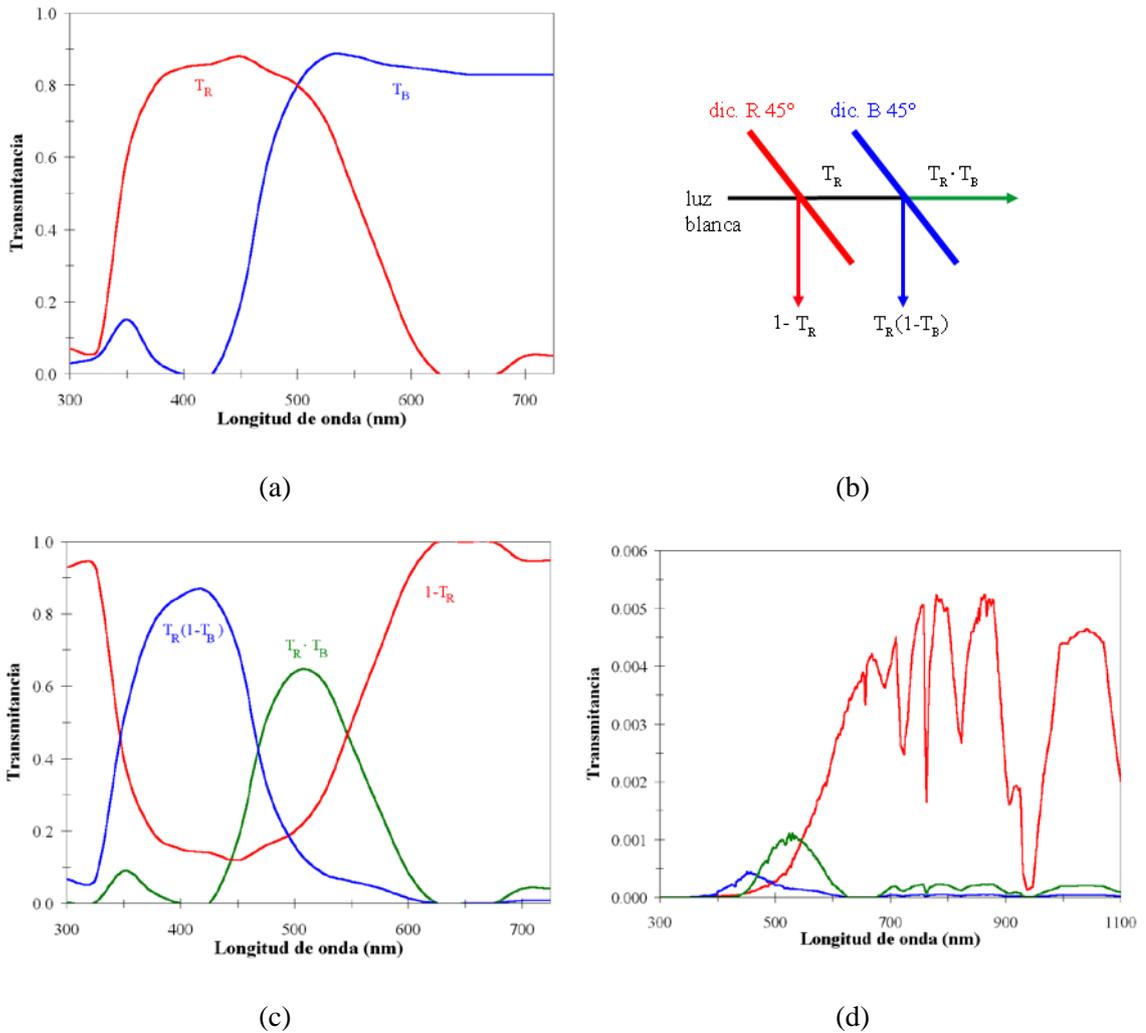


Figura 6: (a) Transmitancia de los filtros dicroicos azul y rojo. (b) Esquema de la disposición de los filtros para obtener tres distribuciones, roja (R), azul (B) y verde (G). (c) Distribución espectral de los tres canales R, B y G. (d) Distribución espectral teniendo en cuenta el espectro solar, 60 s antes de la totalidad.

En la figura 6a se muestran los espectros de transmisión T_B y T_R de los filtros dicroicos seleccionados (*Edmund Industrial Optics*, filtros B (azul) y R (rojo) a 45° por reflexión, respectivamente). Los espectros de reflexión del filtro B y R serían $(1 - T_B)$ y $(1 - T_R)$, respectivamente, lo que explica que se vean de sus respectivos colores por reflexión a 45° (por ejemplo, el filtro B sólo reflejaría las longitudes de onda más pequeñas del espectro visible, correspondiente a los tonos azulados). Combinando los dos filtros según la disposición de la

figura 6b, se pueden obtener las 3 distribuciones espectrales de la figura 6c, correspondientes a tonalidades R (roja), B (azul) y G (verde). Si además se tiene en cuenta que la luz incidente no es blanca sino que es la correspondiente al espectro solar después de atravesar la atmósfera (ver figura 5), a la salida de cada uno de los canales R, G, B se tienen distribuciones como las de la figura 6d (ejemplo correspondiente a 60 s antes de la totalidad). Además, se deberá considerar el efecto de la curva de sensibilidad espectral de los fotodiodos (ver siguiente apartado).

2.1.1 Características de los fotodiodos

Se ha intentado escoger un modelo de fotodiodo que sea capaz de medir los 8 canales, cada uno con características diferentes, como se acaba de ver. De esta manera los posibles efectos de ruido o de no linealidad de los fotodetectores serán comunes a todos los canales, de forma que al comparar (correlacionar) las diferentes señales entre sí se evitará introducir errores innecesarios.

Se han contemplado varios modelos, y finalmente los fotodiodos escogidos han sido los del modelo S1223-01 de Hamamatsu, de silicio (rango espectral en el visible). La tabla 2 resume sus principales características:

Área activa	3.6 x 3.6 mm = 13 mm ²
Sensibilidad	ver figura 7
Frecuencia de corte (f_C)	20 MHz †
Intensidad de cortocircuito (I_{sc}) (100 lux)	13 μA
Corriente en oscuridad (I_D)	0.2 nA (típ.), 10 nA (máx.) †
NEP (potencia equivalente de ruido)	1.3e-14 W/√Hz †
Voltaje en inversa (V_r) máximo	30 V
Disipación de potencia	100 mW
Rango de temperaturas	-40 a 100 °C

(† : voltaje en inverso V_r = 20 V)

Tabla 2: Características del fotodiodo Hamamatsu S1223-01.

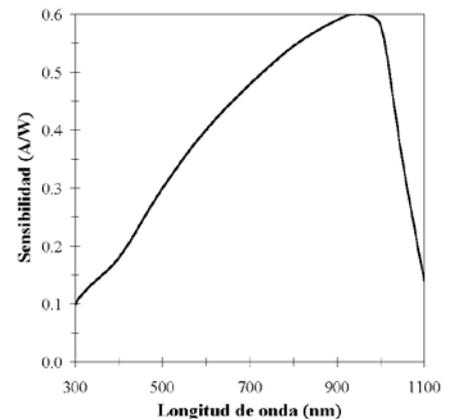


Figura 7: Curva de sensibilidad espectral del fotodiodo Hamamatsu S1223-01.

Además, se ha estudiado la curva de linealidad y se ha comparado con la curva proporcionada por el fabricante. Para ello, se ha medido la intensidad de salida I_o que circula por una resistencia de carga R, en función de la iluminación incidente y con el fotodiodo trabajando con polarización en inversa, tal como muestra esquemáticamente la figura 8. Se utiliza esta configuración porque se consigue una mejora en la linealidad de la respuesta del fotodiodo, tal como puede verse en las curvas de la figura 9 proporcionadas por Hamamatsu: cuanto más grande sea la polarización en inversa (V_r), mejor, siempre y cuando no sobrepase el valor máximo permitido (30 V).

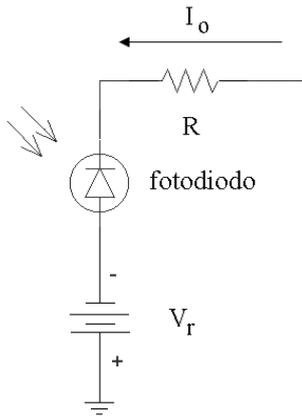


Figura 8: Esquema del circuito de medida de linealidad de los fotodetectores.

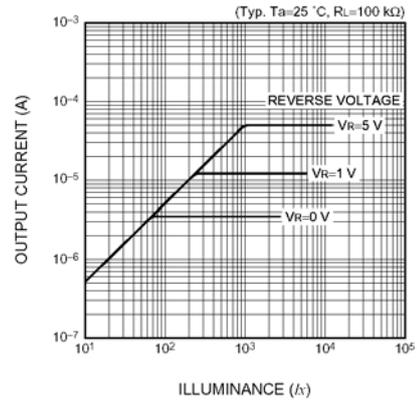


Figura 9: Curvas de la corriente de salida en función de la iluminancia, para diferentes valores de Vr (proporcionadas por Hamamatsu).

La tabla 3 muestra los valores medidos, para 3 combinaciones diferentes de Vr y R, que se comparan en la figura 10 con los del fabricante. Los resultados coinciden en el rango de flujos medido. Considerando toda la recta de linealidad proporcionada por el fabricante, puede decirse como conclusión que estos fotodiodos tienen una respuesta lineal para flujos energéticos incidentes entre poco más de $1e-9$ W y alrededor de $5e-4$ W, para voltajes en inversa de 12 y 15 V.

Vr = 15 V, R = 100 ohm			Vr = 12 V, R = 100 ohm			Vr = 12 V, R = 1 K		
Irradiancia (W/cm ²)	Flujo energético (W)	I _o (μA)	Irradiancia (W/cm ²)	Flujo energético (W)	I _o (μA)	Irradiancia (W/cm ²)	Flujo energético (W)	I _o (μA)
6.23E-03	8.1E-04	294.0	6.23E-03	8.1E-04	293.0	6.23E-03	8.1E-04	297.0
2.00E-03	2.6E-04	190.0	2.03E-03	2.6E-04	187.0	2.03E-03	2.6E-04	188.0
1.25E-03	1.6E-04	120.0	1.27E-03	1.7E-04	116.0	1.27E-03	1.7E-04	116.0
7.49E-04	9.7E-05	71.0	7.61E-04	9.9E-05	70.5	7.61E-04	9.9E-05	71.2
3.56E-04	4.6E-05	34.0	3.62E-04	4.7E-05	33.4	3.62E-04	4.7E-05	34.0
2.95E-04	3.8E-05	29.0	3.01E-04	3.9E-05	28.8	3.01E-04	3.9E-05	29.5
1.42E-04	1.8E-05	14.0	1.44E-04	1.9E-05	13.7	1.44E-04	1.9E-05	14.0
3.41E-05	4.4E-06	3.0	3.47E-05	4.5E-06	3.0	3.47E-05	4.5E-06	3.4
7.09E-06	9.2E-07	0.3	7.22E-06	9.4E-07	0.3	7.22E-06	9.4E-07	0.7

Tabla 3: Caracterización del fotodiodo Hamamatsu S1223-01 (linealidad). Datos experimentales.

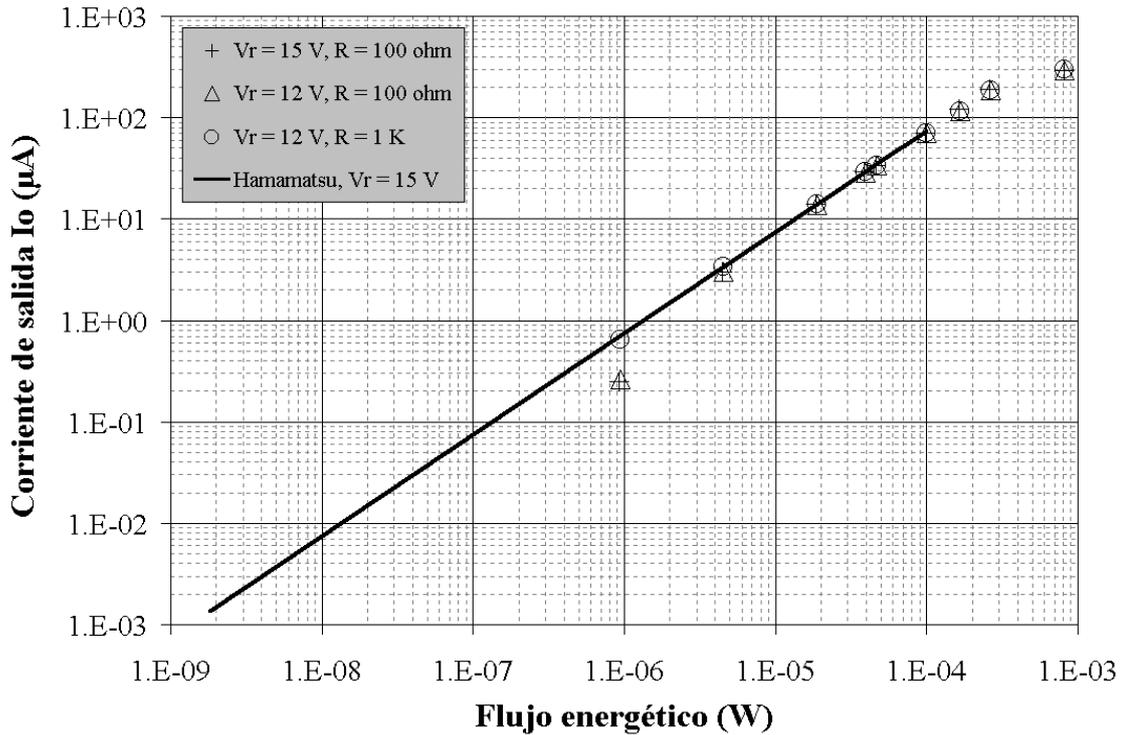


Figura 10: Curva de linealidad de los fotodiodos Hamamatsu S1223-01. Comparación entre los resultados de caracterización y la recta del fabricante.

Queda comprobar si con estas características se podrán medir las diferentes señales que se han explicado en el apartado anterior. Para ello, se calcula la corriente de salida del fotodetector para distintos instantes de tiempo antes de la totalidad, teniendo en cuenta la irradiancia incidente para cada longitud de onda (figura 5 para la luz de fondo y figura 6d para los canales R, G y B) y la curva de sensibilidad (figura 7) del propio fotodetector. Esto se realiza con el programa “Irradiància Solar”, que al seleccionar el detector Hamamatsu S1223-01 y el filtro “Dic_RB_P2” (B, azul), muestra el resultado de la intensidad para cada longitud de onda en un cierto instante (ver figura 11). Repitiendo la operación para diferentes tiempos, se obtienen las gráficas de la figura 12. Se ve cómo la intensidad de salida varía entre unos 30 μA para el canal sin filtro 120 s antes de la totalidad y unos 0.1 μA para el canal azul unos 30 s antes de la totalidad. Todos estos valores están dentro de los límites de linealidad de los fotodiodos, y son varios órdenes de magnitud superiores a la corriente en oscuridad. Además, sobre estas señales se sumará la información de las bandas, con un contraste del orden del 1% de la luz incidente. En el peor de los casos, las variaciones más pequeñas que se querrán registrar serán del orden de $10^{-3} \mu\text{A}$, correspondientes a variaciones de flujo incidente del orden de 10^{-9} W . Este valor es muy superior al ruido, del orden de 10^{-13} W (para unos 100 Hz de ancho de banda).

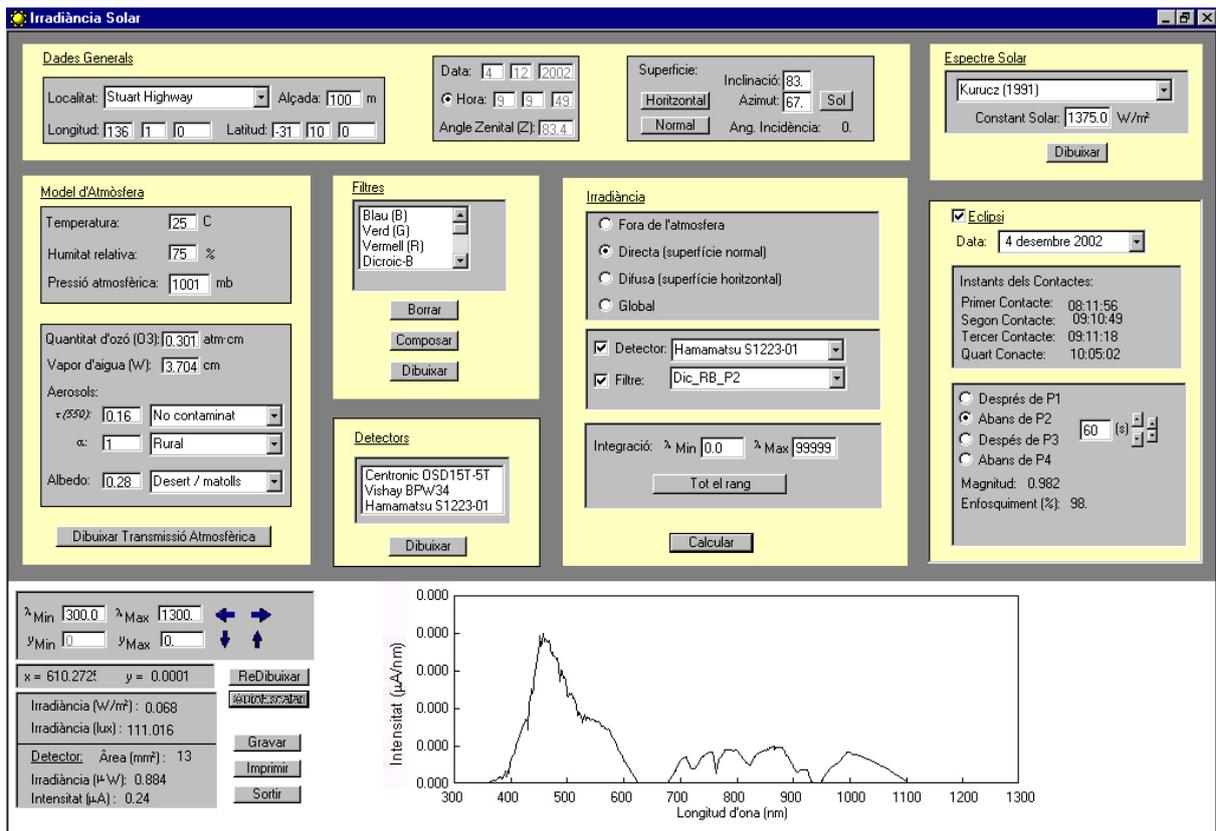


Figura 11: Captura de pantalla del programa “Irradiància Solar”. La gràfica inferior mostra el espectre de la intensitat de sortida d'un detector Hamamatsu S1223-01 quan la llum del Sol travessa el filtre “Dic_RB_P” (B, blau), 60 s abans de la totalitat. En el panel esquerre es mostra la irradiància incident, tenint en compte el filtre (0.068 W/m^2), así com el flux energètic total que arriba al detector (0.884 µW), y la corresponent intensitat de sortida (0.24 µA).

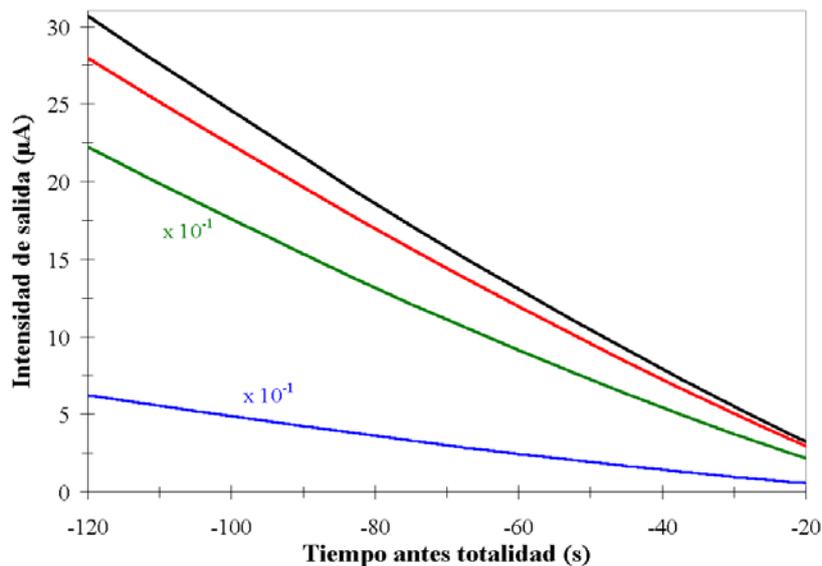


Figura 12: Intensidad de salida en función del tiempo antes de la totalidad, para la luz de fondo y para los canales rojo, verde y azul. Para estos dos últimos, la intensidad está multiplicada por un factor 10^{-1} .

Así pues, estos detectores parecen adecuados para captar las diferentes señales. Se utilizará una tensión en inversa de 12 V, que proporciona un rango de linealidad suficiente, tal y como se ha visto. Una tensión en inversa mayor mejoraría las características de linealidad y la respuesta en frecuencia de los fotodiodos, pero a costa de incrementar los niveles de ruido y la corriente en oscuridad, lo que sería perjudicial. De hecho, en el análisis anterior de las señales se han considerado los valores que aparecen en la tabla 2, que corresponden a $V_r = 20$ V (mayores que para el voltaje en inversa utilizado).

2.2 Amplificación y filtrado de las señales

2.2.1 Diseño del filtro

Una vez escogidos los fotodetectores que se utilizarán y, conocida su respuesta, la siguiente etapa consiste en diseñar un circuito analógico de amplificación y filtrado de la señal para que la señal que se quiere medir con cada uno de ellos sea un voltaje comprendido entre 0 y 2.5 V, que es el rango de entrada que se ha escogido en el sistema de conversión AD (ver capítulo 3). Por unicidad y simplicidad, se decide hacer una primera etapa de conversión intensidad-tensión igual para todos los fotodetectores, cuyo esquema se muestra en la figura 13. Los valores de la resistencia R serán diferentes para cada fotodetector. Se intentará que la intensidad total de la figura 12 correspondiente a cada canal no se sature durante todo el tiempo de medida (ver esquema en la figura 14). La tabla 4 resume los valores de R y muestra el valor de la intensidad para el cual el voltaje de salida de esta primera etapa de amplificación vale el máximo posible (2.5 V).

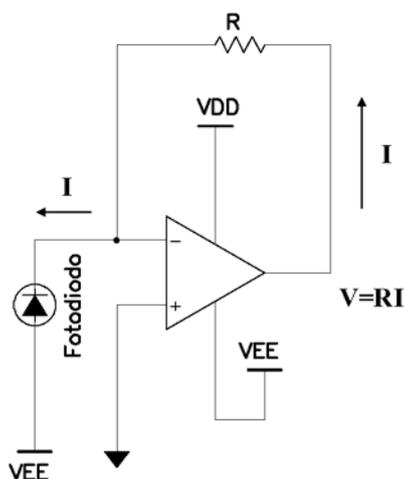


Figura 13: Esquema de la etapa de amplificación y conversión I-V.

Fotodetector	R	I @ 2.5 V
F (fondo)	75 K	33 μ A
B1 - B4 (bandas)		
R (rojo)		
G (verde)	820 K	3 μ A
B (azul)	2200 K	1 μ A

Tabla 4: Valores de la resistencia de la etapa de conversión I-V para los diferentes fotodetectores. También se indica la intensidad de entrada que dará una salida de 2.5 V (máxima).

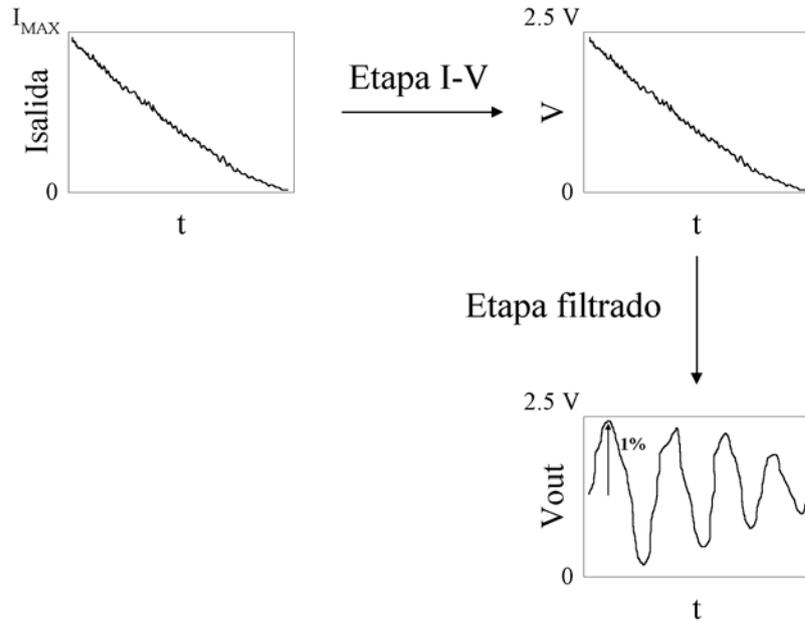


Figura 14: Esquema del filtro total y su efecto sobre la señal de entrada: la etapa I-V da una señal entre 0 y 2.5 V, y la etapa de filtrado filtra y amplifica las bandas de sombra.

Después de esta primera etapa, para los fotodetectores B1-B4 y R, G, B, se añadirá una etapa de filtrado y amplificación de la señal, con el objetivo de eliminar la luz de fondo y dejar únicamente las bandas de sombra. A partir de la señal de la figura 3 se ha hecho un estudio previo con el programa Matlab para encontrar el orden mínimo del filtro pasa-altos, y se ha encontrado que debe ser 3 y la frecuencia de corte del orden de 1 Hz. Además, se introducirá una ganancia alrededor de 50, considerando que el contraste de las bandas representa como máximo un 1% de la luz de fondo (ver figura 14).

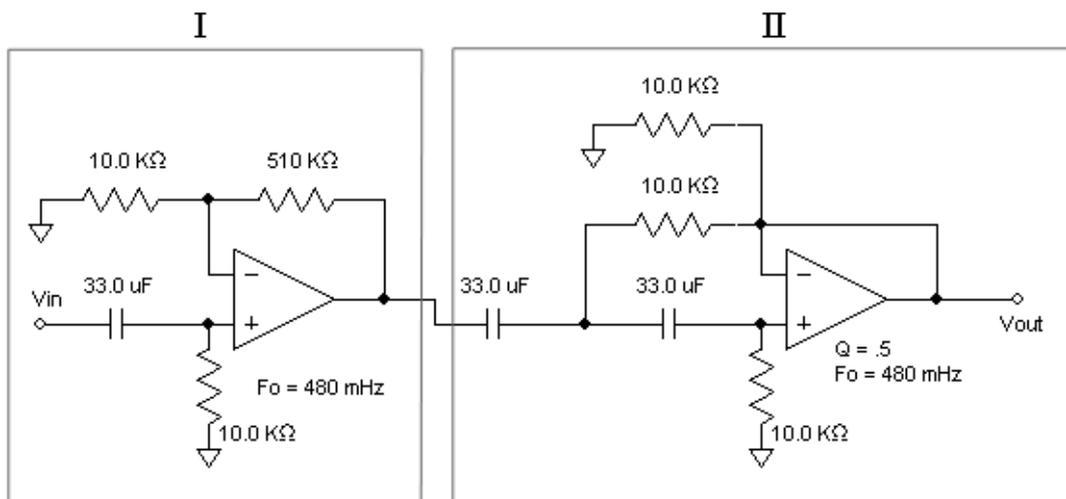


Figura 15: Esquema del circuito correspondiente al filtro pasa-altos.

Con estas premisas, se ha diseñado el filtro que aparece en la figura 15. Se trata de un filtro pasa-altos de orden 3, que tiene dos etapas: una primera etapa (I) de orden 1, con un cero en el origen y un polo simple en s_0 , de ganancia 52, y una segunda etapa (II) de orden 2, con un cero doble en el origen y un polo doble en s_0 . La tabla 5 resume la ganancia y función de transferencia de cada etapa y del filtro total.

	Etapla I	Etapla II	Filtro total
Orden	1	2	3
Ganancia	$G_1 = 1 + \frac{510K}{10K} = 52$	$G_2 = 1$	$G = G_1 \cdot G_2 = 52$
Función de transferencia	$F_1(s) = \frac{52s}{s - s_0}$	$F_2(s) = \frac{s^2}{(s - s_0)^2}$	$F(s) = F_1(s) \cdot F_2(s) = \frac{52s^3}{(s - s_0)^3}$

Tabla 5: Características (orden del filtro, ganancia y función de transferencia) de cada una de las etapas y del filtro pasa-altos total ($s_0 = -3.03 \text{ rad/s} = 0.48 \text{ Hz}$).

2.2.2 Simulación con PSPICE del circuito de filtrado de la señal

Una vez diseñado el filtro, se realiza un análisis del mismo con el programa de simulación PSPICE utilizando amplificadores operacionales no ideales. Como en la primera etapa de conversión corriente-tensión la intensidad que circula es muy pequeña (la de salida del fotodetector, que puede llegar a ser de tan sólo $0.1 \mu\text{A}$ para el canal azul -ver figura 12-), se ha escogido un amplificador operacional JFET, cuya impedancia de entrada (R_i) es muy elevada y cuyas corrientes de *offset* (I_B) y de polarización (I_o) de entrada son muy pequeñas. La tabla 6 resume las características para el TL081.

Corriente de <i>offset</i> de entrada (I_B)	5 pA (típ.), 200 pA (máx.)
Corriente de polarización de entrada (I_o)	30 pA (típ.), 400 pA (máx.)
Impedancia de entrada (R_i)	$10^{12} \Omega$

Tabla 6: Características del amplificador operacional TL081.

La figura 16 muestra el circuito utilizado para la simulación, que corresponde a los fotodetectores B1-B4. Además de los elementos que se han explicado hasta ahora, se ha añadido un potencial “BIAS” a la entrada positiva del último amplificador operacional, de manera que el voltaje de salida filtrado no esté centrado en 0 (con valores positivos y negativos) sino en $2.5/2 \text{ V} = 1.125 \text{ V}$. Para ello, se le suma un voltaje, que en el ejemplo será igual a:

$$V_{\text{BIAS}} = \frac{910}{910 + 8.2K} V_{\text{CC}} \approx 0.1 \cdot 12 \text{ V} = 1.2 \text{ V}$$

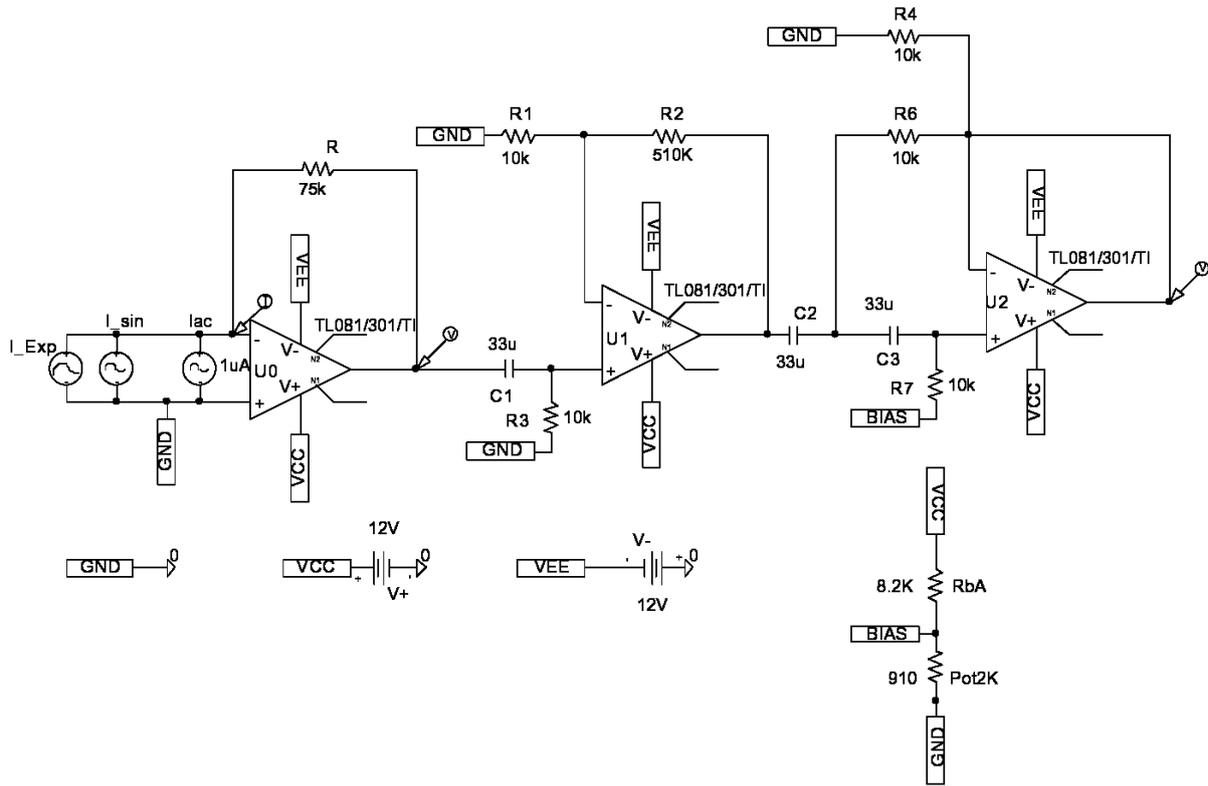


Figura 16. Esquema del circuito de filtrado utilizado para su simulación en PSPICE.

En el circuito real, se incluirá un potenciómetro y se centrará la señal de salida manualmente para cada uno de los canales. Por otra parte, los operacionales están alimentados entre -12 y $+12$ V. La alimentación negativa es necesaria ya que a la salida del segundo operacional, después de filtrar la señal, aparecen tensiones negativas, que de otra manera quedarían recortadas. Aunque las tensiones de salida no superarán nunca los 2.5 V, se aprovechará la misma alimentación de los fotodiodos (de -12 V) para los operacionales. Se utilizarán dos baterías ácidas de plomo de 12 V conectadas en serie.

La figura 17 muestra el resultado del análisis en frecuencia del circuito total, o de las etapas I y II indicadas en la figura 15b por separado. Puede verse cómo la etapa I tiene una ganancia

$$G_1 = 10^{34.32\text{dB}/20} = 52$$

así como el circuito total, mientras que la etapa II tiene una ganancia unidad. En cuanto al orden del filtro, la etapa I tiene una pendiente de -20dB/década (orden 1) y la etapa II de -40dB/década (orden 2), de manera que el filtro total tiene -60dB/década (orden 3). La frecuencia de corte del filtro total es de alrededor de 0.890 Hz.

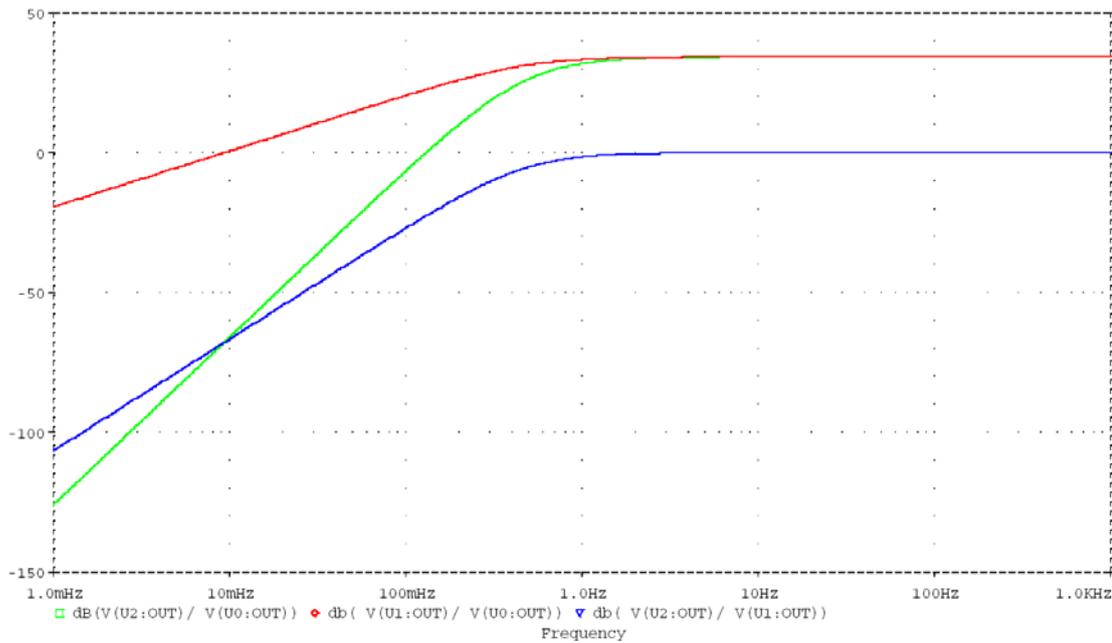


Figura 17: Análisis de la respuesta en frecuencia del circuito de filtrado de la señal, del circuito total (verde), o de la etapa 1 (rojo) y 2 (azul) por separado.

Para el análisis de la respuesta transitoria, se generan unos estímulos que simulan la intensidad de salida del fotodetector que corresponda, de acuerdo con la figura 12. Para la luz de fondo, se genera una señal exponencial que cae en 100 s entre unos 30 μA y unos 5 μA . A esta señal se añade una señal sinusoidal de una frecuencia de 5 Hz, de amplitud 0.3 μA constante (en la práctica, la amplitud decrecerá a medida que lo haga la luz de fondo, pero se toma constante para ver con claridad si se filtra bien la señal de fondo que decae y evitar mezclar los dos efectos). La figura 18a muestra el aspecto de dicha intensidad de entrada, mientras que la figura 18b es una ampliación de la misma en un intervalo de tiempo de 4 segundos. La figura 18c representa el voltaje de salida después de la etapa intensidad-tensión (que correspondería al canal del fotodetector F, sin filtrar) y el voltaje de salida después del filtro pasa-altos. Puede verse cómo en ambos casos la tensión de salida está comprendida dentro del rango 0-2.5 V deseado, y cómo después del filtro sólo queda la señal sinusoidal que simula el comportamiento de las bandas de sombra. Esto es más claro en la ampliación de la figura 18d.

Los análisis se han repetido con los diferentes valores de resistencias correspondientes a los diferentes fotodetectores. Incluso en el caso más crítico, para el fotodetector azul, se obtienen resultados satisfactorios.

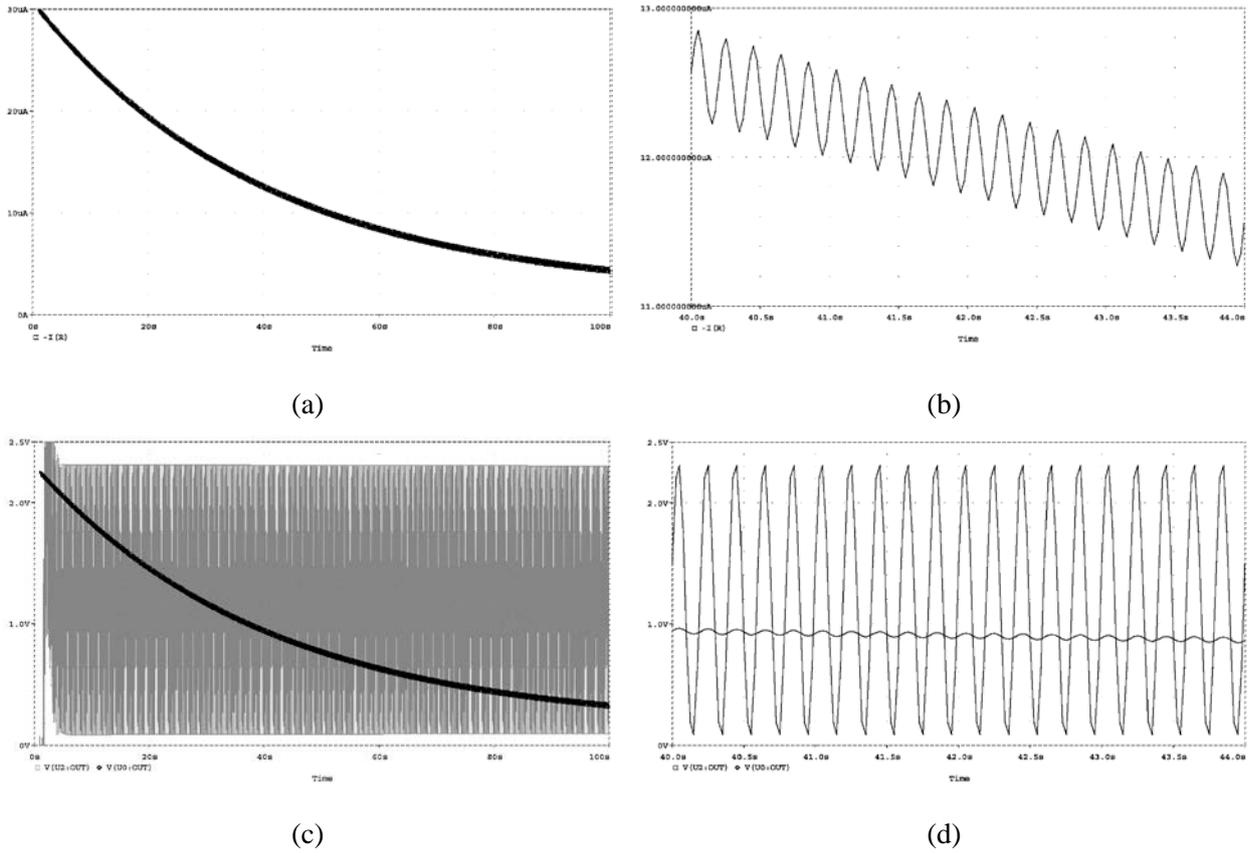


Figura 18: Simulación PSPICE del circuito de filtrado. (a) Intensidad estímulo de entrada (fondo+bandas) y (b) ampliación. (c) Voltajes de salida sin filtrar y filtrado y (d) ampliación.

También se han realizado unas pruebas experimentales de la respuesta del filtro. Se utiliza un láser modulado, y se mide el voltaje de entrada y de salida del filtro. Los resultados se muestran en la figura 19 y en la tabla 7. Puede verse cómo el filtro deja pasar correctamente frecuencias a partir de unos 2 Hz, mientras que empieza a cortar a partir de 1 Hz.

Frecuencia (Hz)	V_o/V_i
1	47.0
2	54.0
3	55.0
4	55.4
5	56.0
10	56.5
20	56.6
50	57.0
100	57.0
500	57.0

Tabla 7: Respuesta del filtro, prueba experimental.

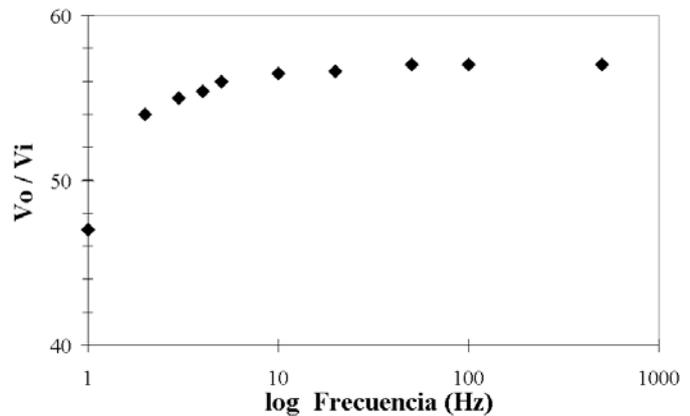


Figura 19: Gráfico de la respuesta del filtro, prueba experimental.

2.2.3 Circuito de control: comparador de ventana

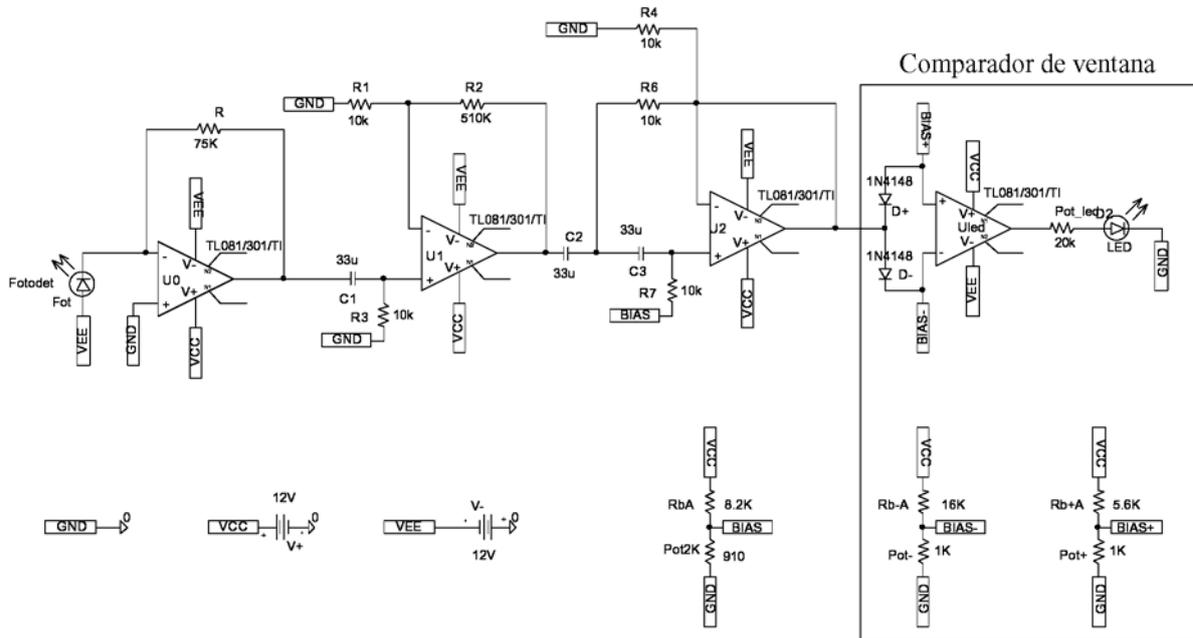


Figura 20: Esquema del circuito diseñado para simular el comportamiento del comparador de ventana.

A la salida de cada uno de los circuitos analógicos de amplificación y filtrado de la señal se añade un pequeño circuito de control, mediante el cual se pretende obtener información de cuándo la tensión de salida que entrará al conversor analógico-digital estará comprendida dentro de los límites del mismo (0-2.5 V), lo que asegurará un buen funcionamiento y aprovechamiento del sistema diseñado. Este circuito será un comparador de ventana (ver figura 20) [Mal94], que dará a la salida del amplificador operacional un voltaje positivo cuando la señal de entrada se encuentre entre dos voltajes

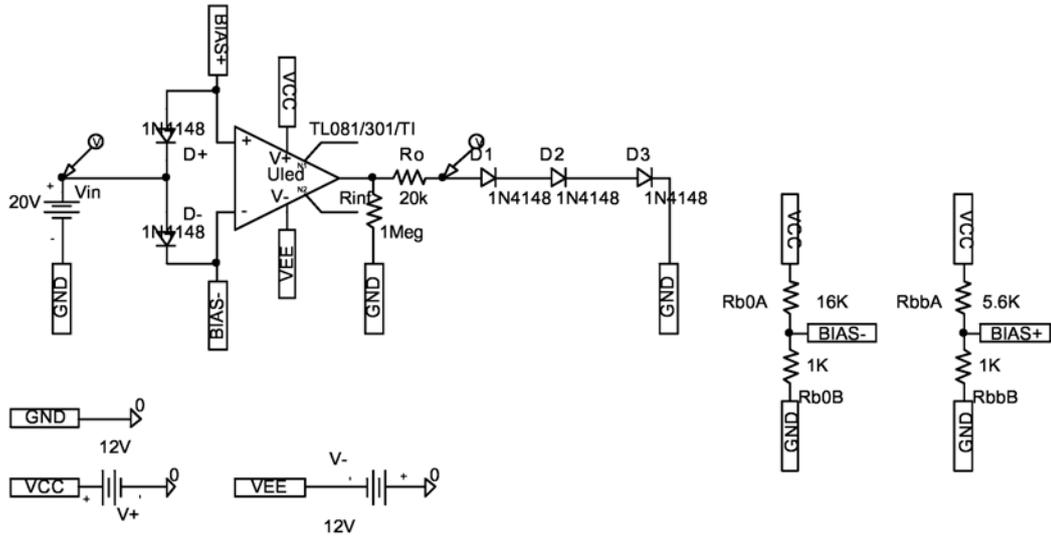
$$V_{\text{BIAS-}} = 0 \text{ V}$$

$$V_{\text{BIAS+}} = 2.5 \text{ V}$$

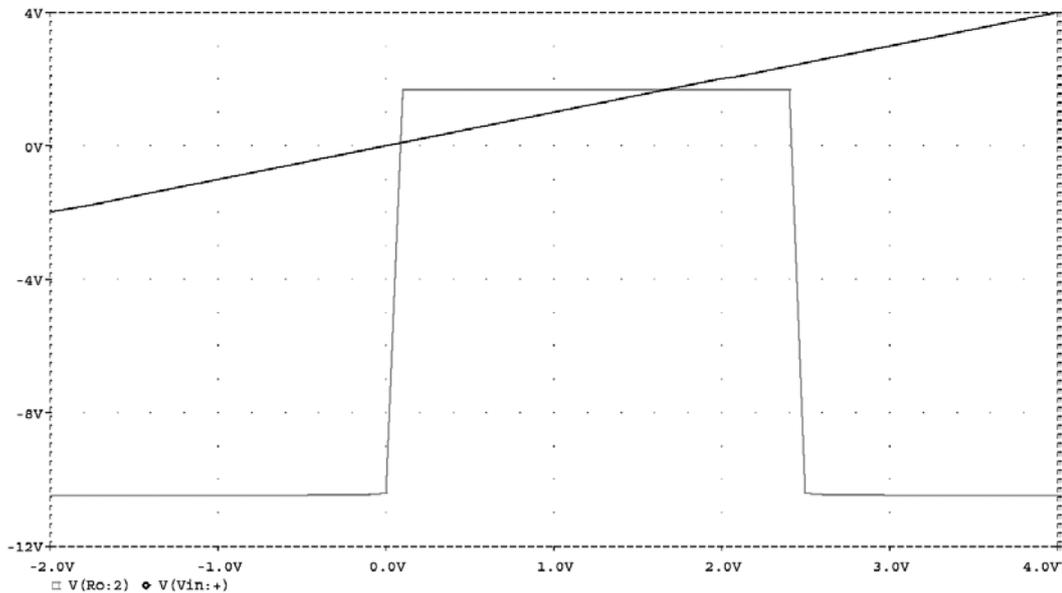
y negativo cuando la señal de entrada esté fuera de la ventana definida por $V_{\text{BIAS-}}$ y $V_{\text{BIAS+}}$. De esta manera, el led a la salida se encenderá siempre que la tensión tome valores dentro de los límites del conversor AD, y se apagará en caso contrario, lo que proporcionará información de cuándo el sistema funciona correctamente. En el caso de que hubiera demasiada luz, por ejemplo, se podría añadir un filtro de densidad neutra sobre el fotodetector, hasta conseguir que el rango de salida fuera el adecuado y la señal digitalizada no quedara cortada. La figura 21a muestra el circuito que se ha utilizado para simular la señal de salida del comparador de ventana, mientras que la figura 21b muestra el resultado de la simulación. Se ve cómo la tensión a la

salida del amplificador sólo es positiva y permite que el led se encienda cuando la señal de entrada (rampa de tensión aplicada), está entre 0 y 2.5 V.

En la placa definitiva, entre la señal de salida del filtro pasa-altos y el comparador de ventana habrá un jumper, de manera que el circuito de control pueda activarse o no voluntariamente (ver figura 22).



(a)



(b)

Figura 21: (a) Esquema del circuito diseñado para simular el comportamiento del comparador de ventana. (b) Resultado de la simulación: tensión a la salida en función de la tensión de entrada.

2.3 Placas del sistema de captación de las bandas

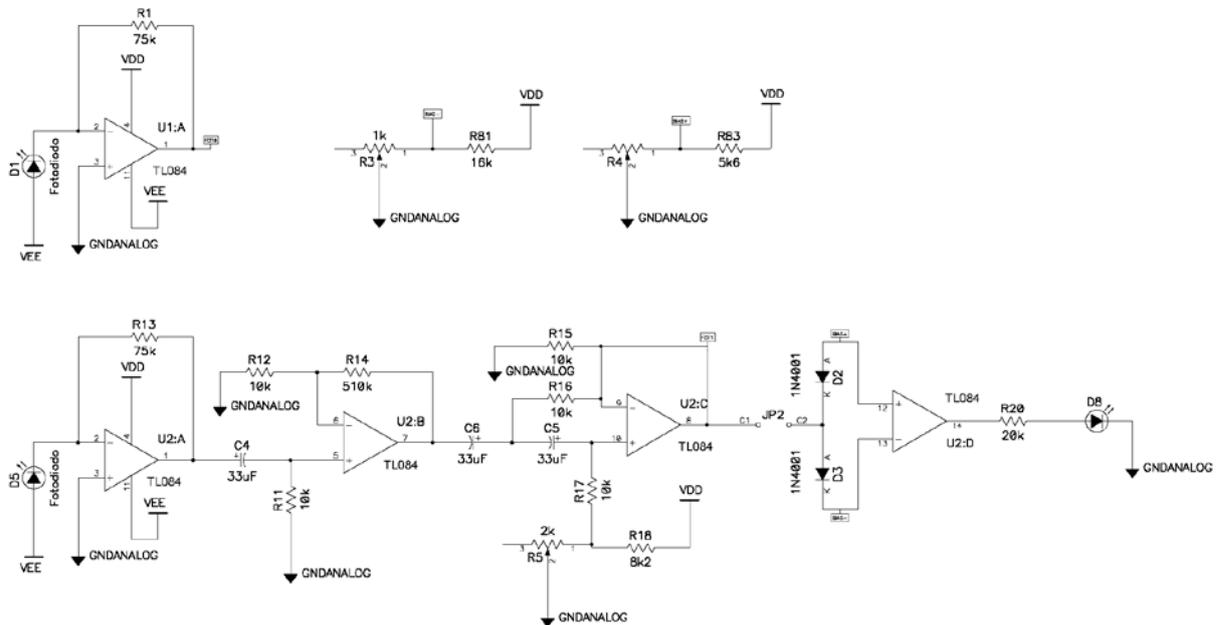


Figura 22: Esquemático correspondiente al fotodetector F (“fot0”) y B1 (“fot1”).

La figura 22 es el esquemático correspondiente al fotodetector F (canal 0, en la parte superior izquierda) y al fotodetector B1 (canal 1). Para todos los demás fotodetectores se tendría el mismo circuito que para el B1 (excepto el valor de la resistencia de la etapa I-V).

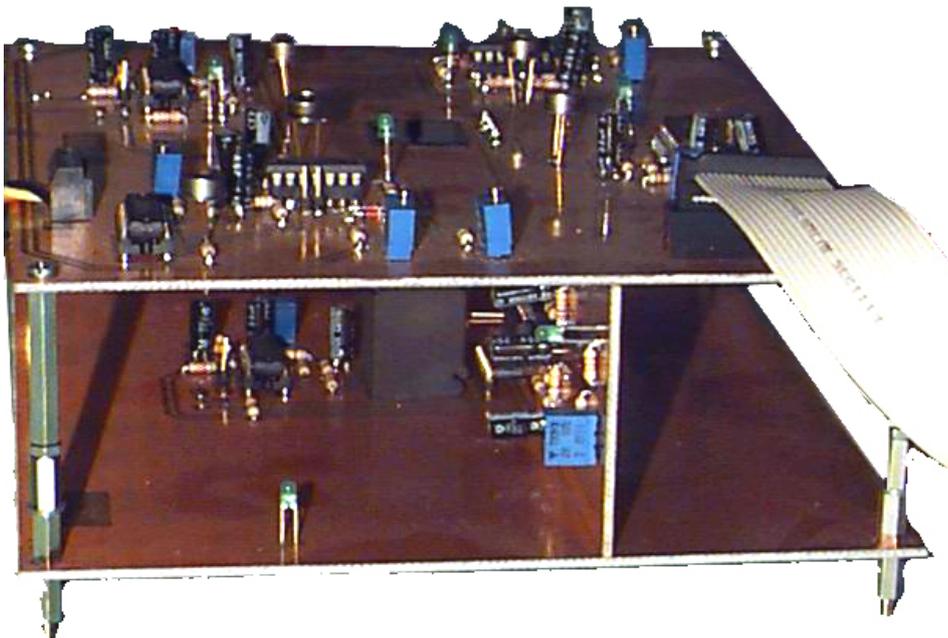


Figura 23: Foto de las diferentes placas con los fotodiodos y el sistema dicroico.

Para diseñar las placas, se ha tenido en cuenta la disposición de los fotodetectores de la figura 4. La figura 23 muestra una foto del conjunto de placas conectadas entre sí con los fotodiodos y el sistema dicróico. Se han utilizado tres placas:

- Placa 1: placa horizontal superior, incorpora el fotodetector F (fondo), además de los fotodetectores B1-B4, dispuestos en cuadrado, y sus correspondientes circuitos de filtrado pasa-altos. A la izquierda se aprecia la salida hacia la fuente de alimentación (dos baterías en serie, que dan los ± 12 V necesarios) y a la derecha el cable desde el que se enviarán las señales a la placa de digitalización y grabación de los datos (cable que estará apantallado).
- Placa 2: placa horizontal inferior, incorpora el fotodetector G (verde), y el circuito de filtrado correspondiente.
- Placa 3: placa vertical, incorpora los fotodetectores R (rojo) y B (azul) y los circuitos de filtrado correspondientes.

En las tablas 8, 9 y 10 aparece la lista de componentes para cada una de las placas.

Nº	Nombre compon.	Referencia	Encapsulado	Valor	Descripción
8	1N4001	D2-D4, D6, D10, D12, D14, D16	DO-41		Diodo
12	CAP100RP	C4-C15	CAP100RP	33uF	Condensador elect.
1	CONEC_ALIM	P2	CONEC_ALIM		
1	IDC2X10M	P1	IDC20M		Conector IDC
4	JUMPER	JP2-JP5	JUMPER		Jumper
5	LED	D1, D5, D7, D13, D17	LED100		Fotodiodo
4	LED	D8, D9, D11, D15	LED100		Led
5	TL084	U1-U5	DIP14		Ampl. Operacional
1	POTEN	R3	POT	1k	Potenciómetro
4	POTEN	R5-R8	POT	2k	Potenciómetro
1	POTEN	R4	POT		Potenciómetro
1	RES	R83	RES300	5k6	Resistencia
4	RES	R18, R27, R36, R45	RES300	8k2	Resistencia
20	RES	R11, R12, R15-R17, R19, R21-R23, R25, R29-R32, R34, R38-R41, R43	RES300	10k	Resistencia
1	RES	R81	RES300	16k	Resistencia
4	RES	R20, R24, R33, R42	RES300	20k	Resistencia
5	RES	R1, R13, R26, R35, R44	RES300	75k	Resistencia I-V
4	RES	R14, R28, R37, R46	RES300	510k	Resistencia Filtro

Tabla 8: Componentes de la placa de filtrado 1.

Nº	Nombre compon.	Referencia	Encapsulado	Valor	Descripción
2	1N4001	D2, D3	DO-41		Diodo
3	CAP100RP	C4-C6	CAP100RP	33uF	Condensador elect.
1	JUMPER	JP2	JUMPER		Jumper
1	LED	D5	LED100		Fotodiodo
1	LED	D8	LED100		Led
1	TL084	U2	DIP14		Ampl. Operacional
1	POTEN	R5	POT	2k	Potenciómetro
1	RES	R18	RES300	8k2	Resistencia
5	RES	R11, R12, R15-R17	RES300	10k	Resistencia
1	RES	R20	RES300	20k	Resistencia
1	RES	R13	RES300	820k	Resistencia I-V G
1	RES	R14	RES300	510k	Resistencia Filtro

Tabla 9: Componentes de la placa de filtrado 2.

Nº	Nombre compon.	Referencia	Encapsulado	Valor	Descripción
4	1N4001	D2-D4, D7	DO-41		Diodo
6	CAP100RP	C4-C9	CAP100RP	33uF	Condensador elect.
2	JUMPER	JP2, JP3	JUMPER		Jumper
2	LED	D5, D6	LED100		Fotodiodo
2	LED	D8, D9	LED100		Led
2	TL084	U2, U3	DIP14		Ampl. Operacional
2	POTEN	R5, R6	POT	2k	Potenciómetro
2	RES	R18, R25	RES300	8k2	Resistencia
10	RES	R11, R12, R15-R17, R19, R21-R23, R27	RES300	10k	Resistencia
2	RES	R20, R26	RES300	20k	Resistencia
1	RES	R13	RES300	75k	Resistencia I-V R
1	RES	R28	RES300	2200k	Resistencia I-V B
2	RES	R14, R24	RES300	510k	Resistencia

Tabla 10: Componentes de la placa de filtrado 3.

Por otra parte, las figuras 24-29 muestran el *layout* de las diferentes placas.

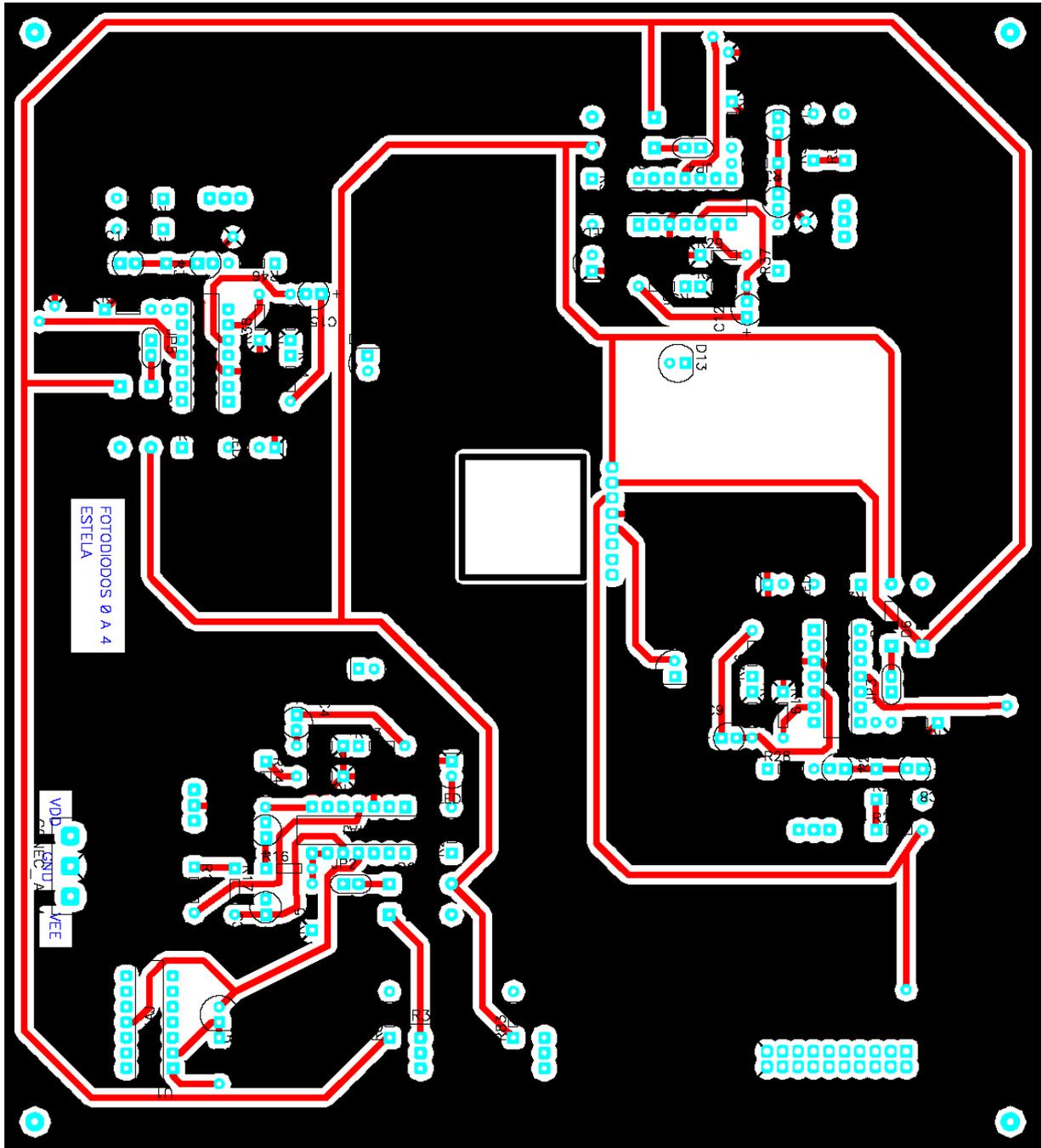


Figura 24: Layout de la placa de filtrado 1: top view.

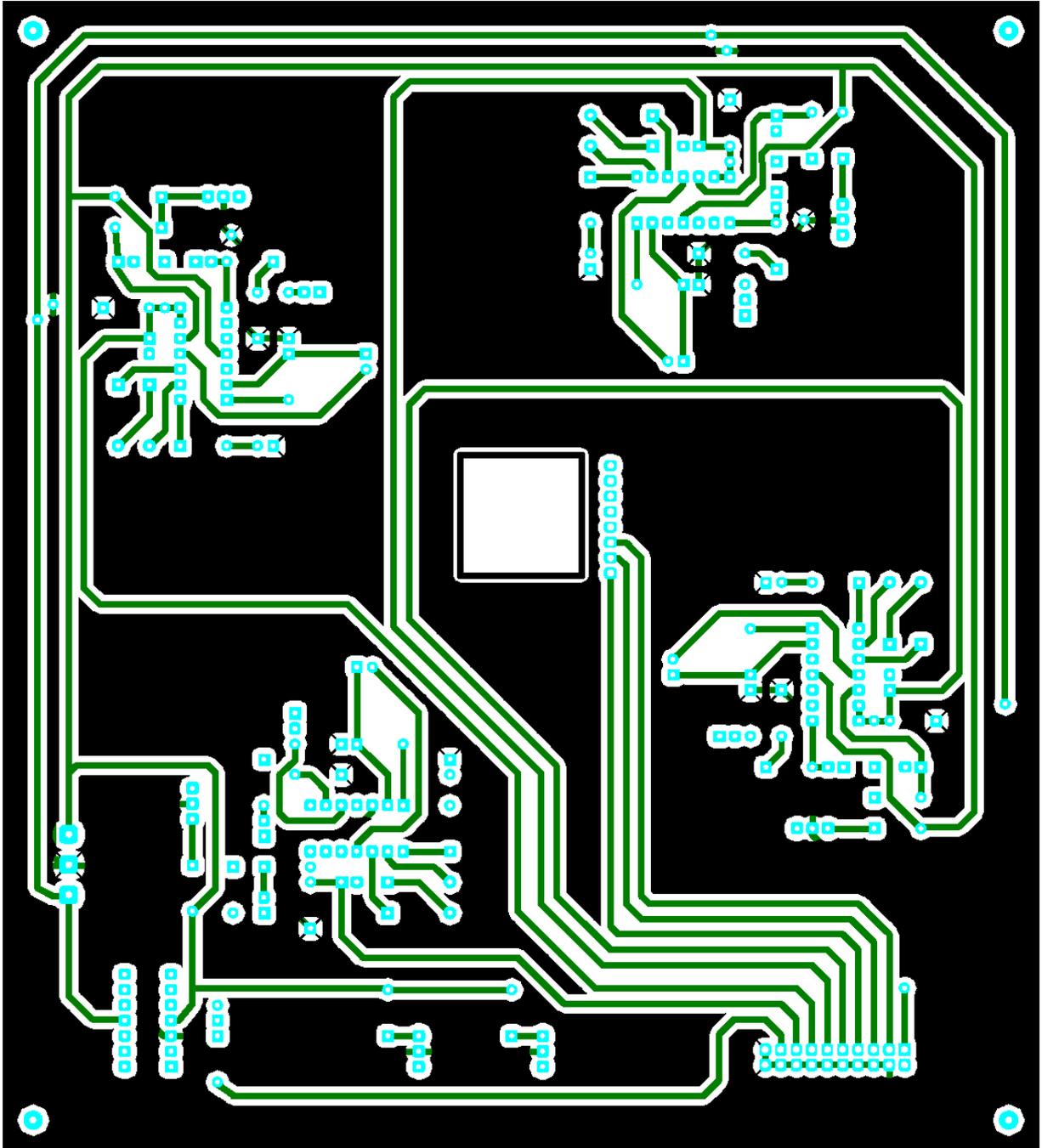


Figura 25: *Layout* de la placa de filtrado 1: *bottom view*.

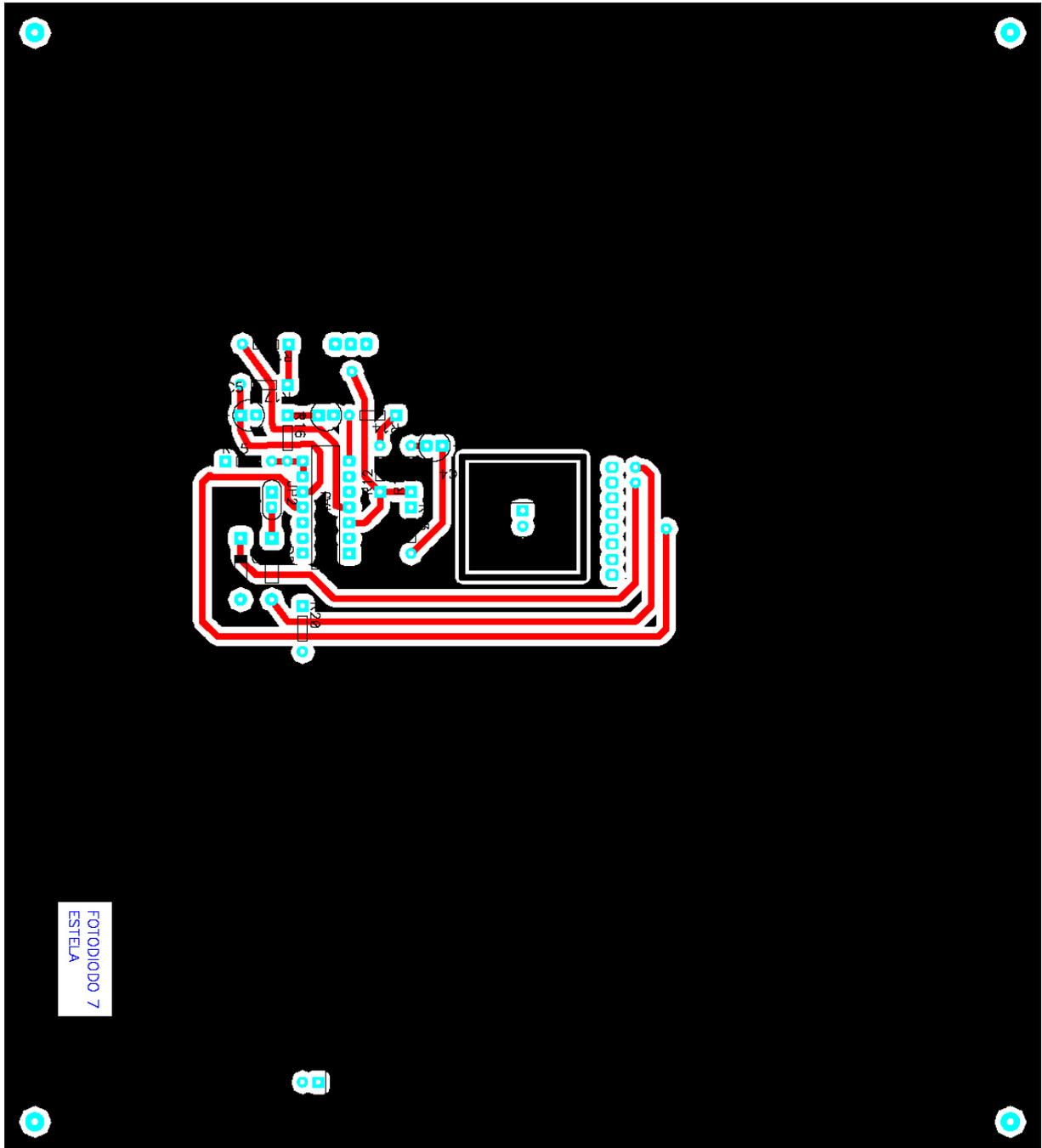


Figura 26: *Layout* de la placa de filtrado 2: *top view*.

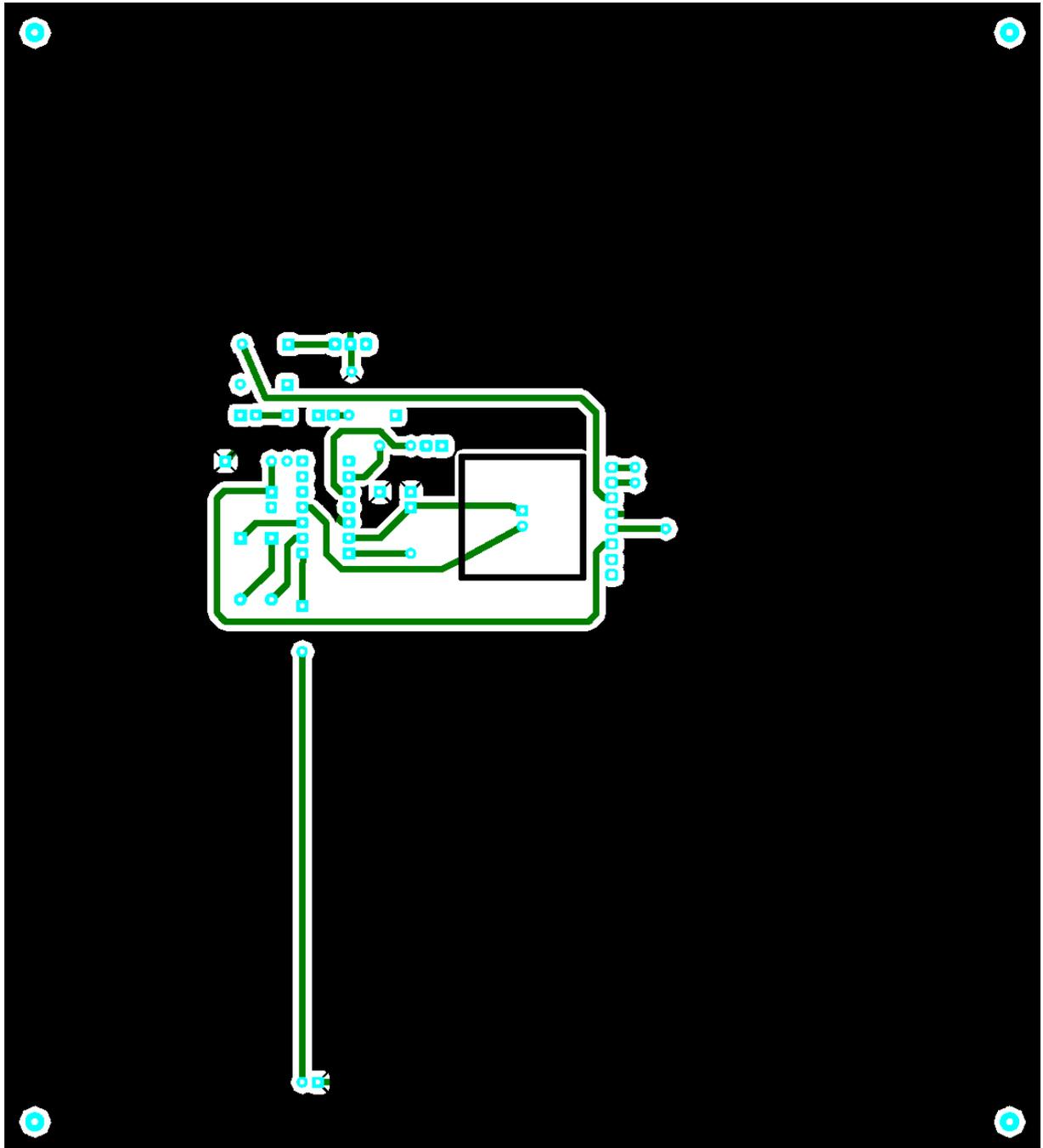


Figura 27: *Layout* de la placa de filtrado 2: *bottom view*.

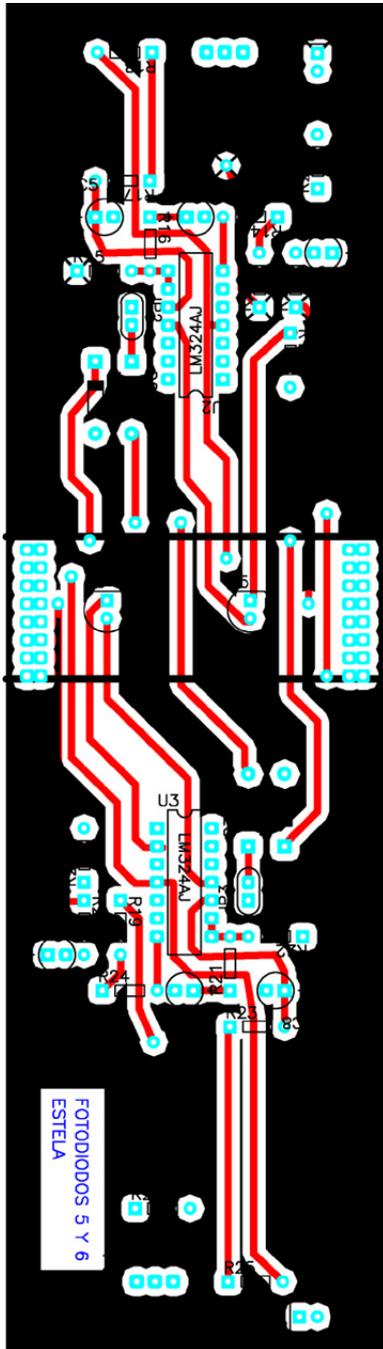


Figura 28: *Layout* de la placa de filtrado 3: *top view*.

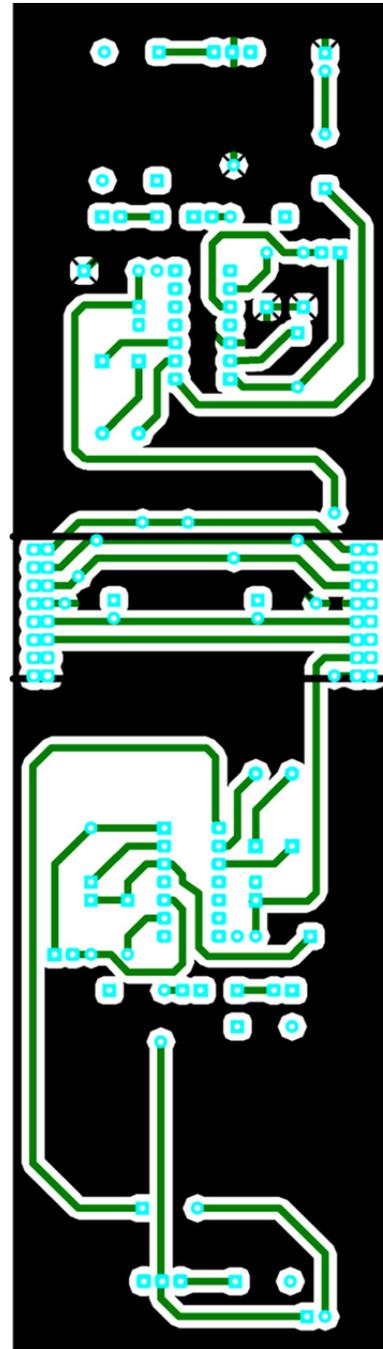


Figura 29: *Layout* de la placa de filtrado 3: *bottom view*.

3 Sistema de adquisición de datos

En este capítulo se explicará el diseño de la placa de adquisición y grabación de datos y la programación del microcontrolador que ésta incorpora. Aunque en este proyecto la placa se utilizará en conjunción con la de captación y filtrado de las bandas, pretende ser un sistema de adquisición general, que pueda ser útil para otras aplicaciones en las que se tenga una serie de salidas analógicas.

En primer lugar, se recordará brevemente cuáles son los requisitos mínimos que el sistema debe cumplir, y después se estudiará en detalle cada uno de los bloques que forman parte del mismo. Como se ha dicho anteriormente, el sistema incorporará un microcontrolador ADuC812, cuyos pines y utilización se detallarán más adelante. Además, el sistema debe disponer de una serie de bloques mínimos indispensables, que se listan a continuación:

- 8 entradas analógicas.
- puerto serie para descargar los datos.
- memoria para almacenar los datos. En la introducción se realizó un cálculo de la memoria mínima necesaria (página 6), y se obtuvo que era del orden de 1 Mbyte. Retomemos ahora los cálculos teniendo en cuenta las especificaciones del microcontrolador empleado.

El microcontrolador dispone de 8 canales analógicos de entrada y realiza las conversiones AD a 12 bits. Sin embargo, en el modo de funcionamiento normal trabaja con resultados de 2 bytes, que incluyen el valor digitalizado y el nº de canal, tal como se indica en la figura 43 más adelante (página 49). Si llamamos f_s a la frecuencia de muestreo (del orden de 500 Hz o 1 kHz), N al número de canales ($N=8$) y nb al número de bits por canal (para el modo normal de conversión AD, $nb=16$), se tiene que para una memoria de 1 Mbyte (2^{23} bits), la duración total máxima de la medida, Δt , viene dada por:

$$\Delta t = \frac{2^{23}}{nb \cdot N} \cdot \frac{1}{f_s} = \frac{2^{16}}{f_s} \quad \Rightarrow \quad \begin{cases} \Delta t = 65 \text{ s} & (f_s = 1 \text{ kHz}) \\ \Delta t = 131 \text{ s} & (f_s = 500 \text{ Hz}) \end{cases}$$

Es decir, que incluso haciendo un muestreo a 500 Hz, el tiempo de medida es bastante corto (normalmente el fenómeno de las bandas de sombra se da del orden de unos 4 minutos antes y después de la totalidad). Por ello, se decide añadir una segunda memoria de 1 Mbyte, con lo cual:

$$\Delta t = \frac{2 \cdot 2^{23}}{nb \cdot N} \cdot \frac{1}{f_s} = \frac{2^{17}}{f_s} \quad \Rightarrow \quad \begin{cases} \Delta t = 131 \text{ s (2 m 11 s)} & (f_s = 1 \text{ kHz}) \\ \Delta t = 262 \text{ s (4 m 22 s)} & (f_s = 500 \text{ Hz}) \end{cases}$$

Así pues, se diseñará un sistema que incorpore los bloques anteriores, y además se intentará aprovechar al máximo las capacidades del microcontrolador para añadir otros elementos de control o que permitan dar información sobre el estado del sistema (como pulsadores, leds y display).

3.1 Descripción de los bloques principales del circuito

La figura 30 corresponde al esquemático de la placa, en el que cabe distinguir una serie de bloques, cada uno de los cuales se detallarán a continuación.

- Microcontrolador ADuC812.
- 8 canales de entrada ADC *buffered*.
- 2 memorias externas de 1 Mb cada una.
- *Latches* para direcciones.
- Display LCD.
- Circuito lógico.
- Salida a puerto serie RS232.
- Cristal de 11.059 MHz.
- Botón de reset.
- Alimentación externa de 5 V.
- 3 indicadores led: indicador de alimentación y 2 libres.
- 4 pulsadores.

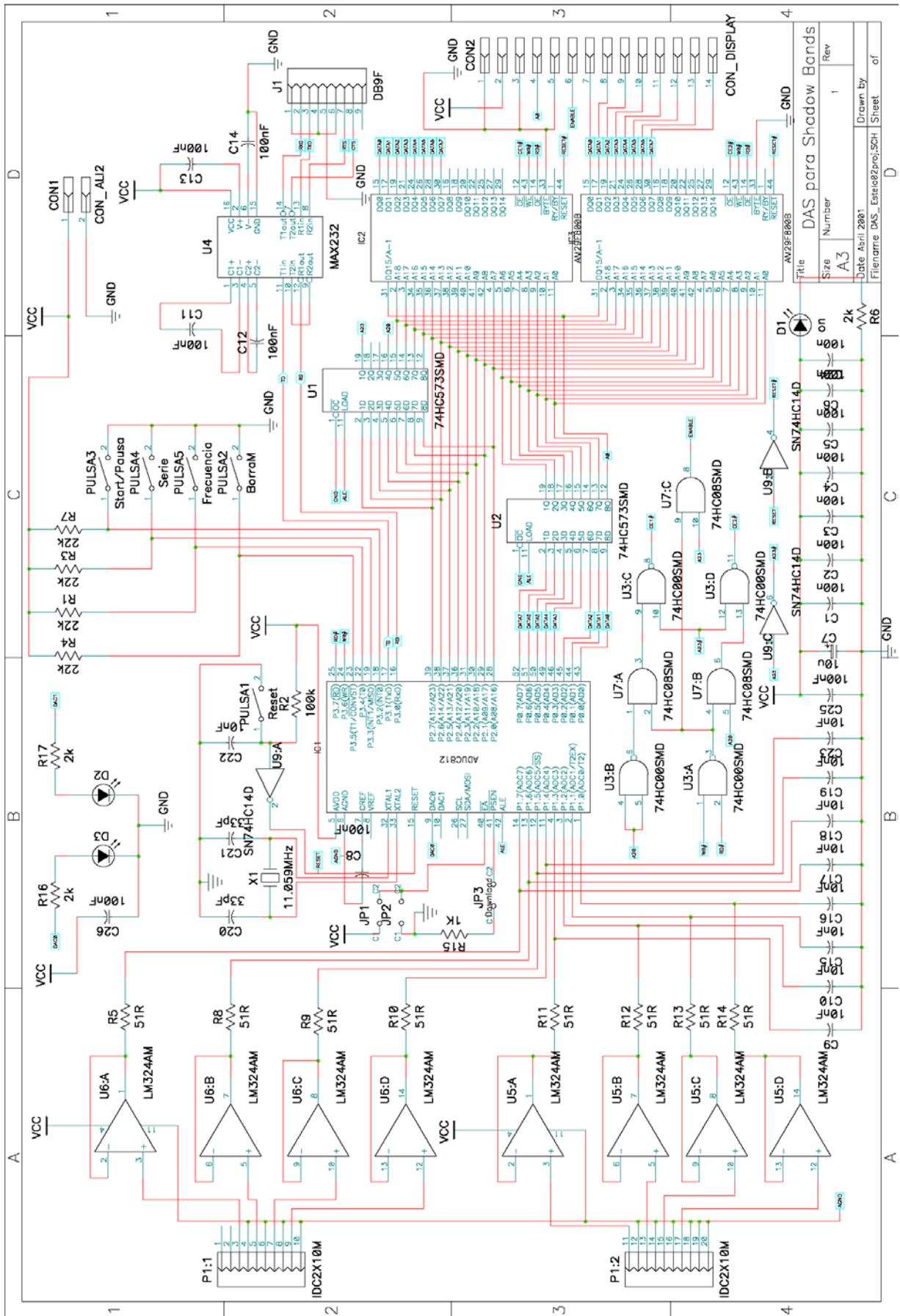


Figura 30: Esquemático de la placa de adquisición de datos con el microcontrolador ADuC812.

			programa. A nivel bajo, las instrucciones se cogen de la memoria externa	
41	PSEN#	O	<i>Program Store Enable</i> , Salida Lógica. Este pin se mantiene a nivel alto durante la ejecución interna del programa. Si se pone a nivel bajo a través de una resistencia, al encender o resetear el dispositivo se activa el modo de descarga serie (se carga el programa en la memoria)	Posibilidad de conectarlo a masa con el jumper JP3
1-4 11-14	ADC0- ADC7	I	Entradas analógicas al convertor ADC	Salidas de los 8 fotodiodos, aislados (<i>buffered</i>) por amplificadores operacionales U5 y U6
9	DAC0	O	Salida del DAC0	Se utiliza para encender/apagar LED D3
10	DAC1	O	Salida del DAC1	Se utiliza para encender/apagar LED D2
16	RxD	I	Entrada de datos al puerto serie UART	RD, conectado a través de un convertor TTL-RS232 (MAX232, U4) a un conector de 9 pines (J1)
17	TxD	O	Salida de datos del puerto serie UART	TD, conectado a través de un convertor TTL-RS232 (MAX232, U4) a un conector de 9 pines (J1)
18	INT0#	I	Interrupción 0	A V_{CC} o GND a través de pulsador PULSA3 (Start/Pausa)
19	INT1#	I	Interrupción 1	A V_{CC} o GND a través de pulsador PULSA4 (Serie)
22	P3.4	I	Línea de entrada	A V_{CC} o GND a través de pulsador PULSA5 (Frecuencia)
23	P3.5	I	Línea de entrada	A V_{CC} o GND a través de pulsador PULSA2 (BorraM)
24	WR#	O	Señal de Control de Escritura, para memoria externa	WR#
25	RD#	O	Señal de Control de Lectura, para memoria externa	RD#
43-46 49-52	AD0- AD7	I/O	Bits bajos de direcciones de memoria y datos	Entradas al <i>latch</i> U2 / DATA0-DATA7
28-31 36-39	A08-A15 A16-A23	I/O	Bits altos de direcciones de memoria	A <i>latch</i> U1, memoria IC2 o circuito lógico
42	ALE	O	<i>Address Latch Enable</i> , Salida Lógica	LOAD de los <i>latches</i> U1 y U2
7	C _{REF}	I	Pin de desacoplo para voltaje de referencia del chip	A GND a través de un condensador
8	V _{REF}	I/O	Voltaje de referencia para ADC/DAC. La referencia interna nominal es 2.5 V	No utilizado (se usa el voltaje de referencia interno)

†: P: alimentación; G: masa; I: entrada; O: salida

Tabla 11: Descripción de la función y conexión al circuito de los pines del microcontrolador ADuC812 utilizados.

3.1.2 Entradas analógicas

Un bloque básico del circuito de adquisición es aquel que incluye las 8 señales analógicas de entrada (entre 0 y 2.5 V), que serán digitalizadas y grabadas en memoria. Dichas señales entran a través del conector IDC P1, así como la masa. Las entradas analógicas al conversor AD del microcontrolador (ADC0-ADC7) están aisladas (*buffered*) por los amplificadores operacionales cuádruples U5 y U6 (LM324M). La configuración del *buffer* es un pasabajos de primer orden (figura 32), con

$$\left. \begin{array}{l} R = 51 \Omega \\ C = 10 \text{ nF} \end{array} \right\} \Rightarrow f_0 = \frac{1}{2\pi RC} = 0.3 \text{ MHz}$$

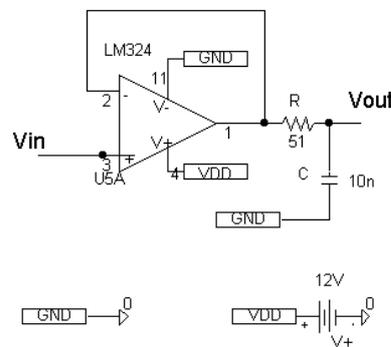


Figura 32: Esquema del *buffer* de entrada de las señales analógicas.

Así pues, este bloque incluye 8 resistencias de 51 ohmios (R5, R8-14) y 8 condensadores de 10 nF (C9-10, C15-19, C23).

3.1.3 Memoria

La placa incorpora 2 memorias Flash CMOS de 1 Mbyte cada una (AM29F800BB-90SC, IC2 e IC3), alimentadas a 5 V. Este tipo de memoria admite dos configuraciones: la de *word* (512K x 16-bit) o la de *byte* (1M x 8-bit). Se ha escogido esta última, y para ello el pin BYTE# se ha conectado directamente a masa. Cada una de las memorias dispone de esta manera de 20 líneas de direcciones (A-1, A0-A18), para acceder a las 2^{20} posiciones de los bytes, y se utilizarán 21 líneas de direcciones de memoria del microcontrolador para acceder a ambas.

La figura 33 muestra los ciclos de lectura y escritura a memoria externa del microcontrolador ADuC812, de los que se deduce que es necesario añadir 2 *latches* (74HC573, U1 y U2) que guarden las direcciones A0-A7 (AD0-AD7) del puerto 0 del microcontrolador (*latch* U2) y las A16-A23 del puerto 2 (*latch* U1). U1 y U2 tienen el pin OC# conectado a GND,

de manera que el contenido de los 8 latches que contiene cada uno esté disponible a la salida. El esquema del circuito de demultiplexado se muestra en la figura 34.

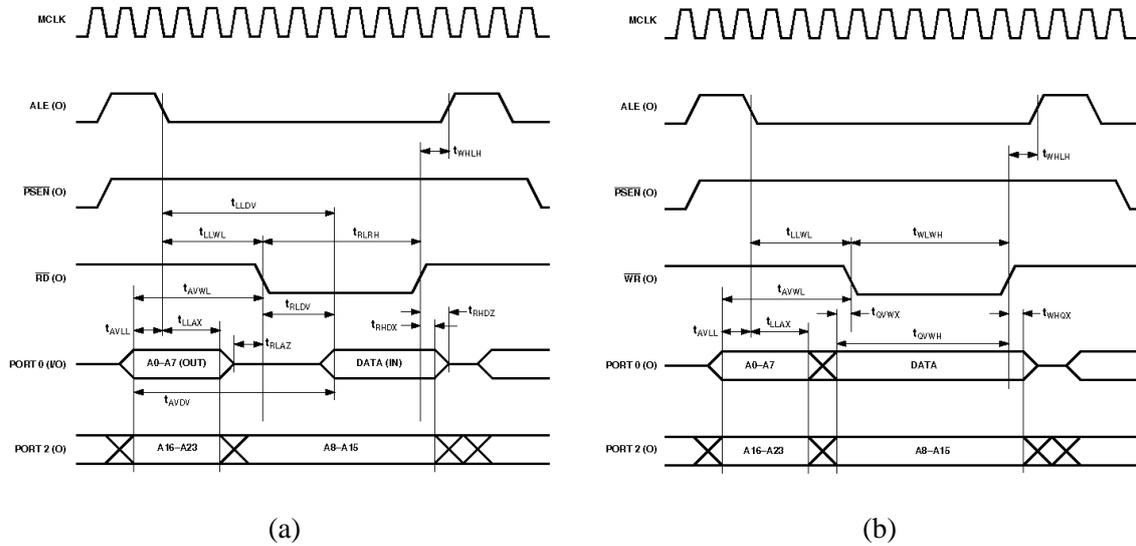


Figura 33: Ciclos de lectura (a) y escritura (b) a una memoria externa del microcontrolador.

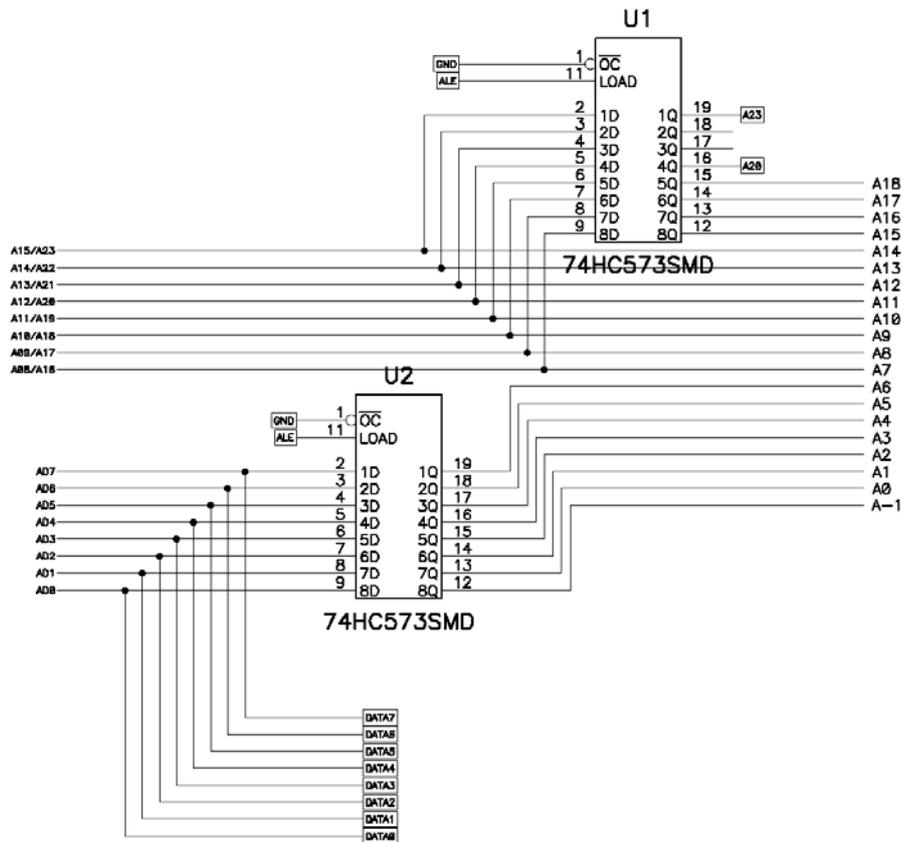


Figura 34: Esquema del circuito de demultiplexado de datos y direcciones.

Tal como está diseñado el sistema, las líneas A0-A19 del microcontrolador (20 líneas) se corresponden con las entradas A-1, A0-A18 de cada una de las memorias, mientras que el bit A20 se utiliza para seleccionar a cuál de las dos se accede (A20=0 memoria 1, A20=1 memoria 2). Las líneas A21 y A22 del microcontrolador no se utilizan, mientras que el bit A23 se usa para seleccionar el acceso a la memoria o al display (A23=0 memoria, A23=1 display). En el apartado “3.1.5 Circuito lógico” se detalla el circuito lógico de control que se ha diseñado para seleccionar una de las dos memorias o el display.

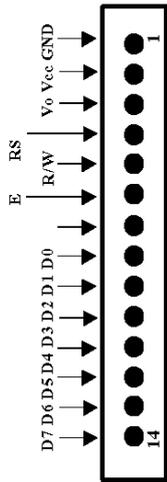
La tabla 12 resume los pines de cada una de las memorias y su conexión al circuito.

Nombre	Función	Conexión al circuito
DQ15 (A-1)	Bit menos significativo de dirección de memoria (LSB)	“A0”
A0-A18	Bits de direcciones de memoria (20 en total)	“A1-A19”
DQ0-DQ7	8 bits de datos (1 byte)	DATA0-DATA7
DQ8-DQ14	En estado <i>tri-state</i> para el modo byte	
CE#	<i>Chip enable</i>	CEi#
WE#	<i>Write enable</i>	WRi#
OE#	<i>Output enable</i>	RD#
BYTE#	Configuración de byte (0) o word (1)	GND
RESET#	Reset a nivel bajo	RESET# = inverso del RESET del microcontrolador
RY/BY#	Ready/Busy (método <i>hardware</i> para detectar finalización de una operación de borrado o escritura)	No se utiliza (en todo caso se hará por <i>software</i>)

Tabla 12: Descripción de las funciones de los pines de la memoria i (i=1,2).

3.1.4 Display LCD

Se utilizará un display modular de cristal líquido estándar del tipo LM016 de Hitachi, con el fin de mostrar información del sistema o del estado de ejecución del programa en el microcontrolador. Por ejemplo, podrían aparecer unos menús desde los que acceder a las diferentes opciones del programa (con el uso de los pulsadores que se han incluido en la placa, ver más adelante). O también podría ir mostrando los valores digitalizados que se van grabando en memoria, de manera que se tuviera conocimiento del funcionamiento del circuito analógico. La figura 35 muestra la disposición de los pines en el conector del display y la tabla 13 describe la función de cada uno de ellos.



Nº	Nombre	Función	Conexión al circuito
1	GND		GND
2	Vcc		V _{CC}
3	V ₀	Fija el contraste (máximo si está conectado a masa)	GND
4	RS	Indica si lo que se envía es instrucción o dato	A0
5	R/W#	Write cuando nivel bajo	GND (Write)
6	E	Chip enable (activado a nivel alto)	ENABLE (=1 si A23=1 y WR# o RD# activado (=0)) (Ver tabla de verdad 14)
7-14	D0-D7	Bits de datos	DATA0-DATA7

Figura 35: Pines del LCD.

Tabla 13: Descripción de los pines del display LCD.

3.1.5 Circuito lógico

Se ha diseñado un circuito lógico mediante el cual se active el acceso del microcontrolador a una de las dos memorias o al display. Con el bit A20 se selecciona la memoria 1 (A20=0) o la memoria 2 (A20=1). Con el bit A23 se selecciona la memoria (A23=0) o el display (A23=1).

Para activar los chips, los bits de control deben tener los valores siguientes:

Memoria 1 activa (CE1#=0) : A23=0
 A20=0
 WR# o RD#=0 (escritura o lectura)

Memoria 2 activa (CE2#=0) : A23=0
 A20=1
 WR# o RD#=0 (escritura o lectura)

Display activo (ENABLE=1) : A23=1
 WR# o RD#=0

La tabla 14 corresponde a la tabla de verdad completa del circuito lógico esquematizado en la figura 36, con el cual se pueden conseguir los resultados requeridos. En la placa, se han utilizado los integrados U3 (74HC00, 4 puertas NAND de 2 entradas) y U7 (74HC08, 4 puertas AND de 2 entradas) y una entrada y salida del U9 (74HC14, inversor trigger Schmitt séxtuple), para invertir la línea A23.

WR#	RD#	A20	A23	CE1#	CE2#	ENABLE
0	0	0	0	0	1	0
0	1	0	0	0	1	0
1	0	0	0	0	1	0
1	1	0	0	1	1	0
0	0	1	0	1	0	0
0	1	1	0	1	0	0
1	0	1	0	1	0	0
1	1	1	0	1	1	0
0	0	x	1	1	1	1
0	1	x	1	1	1	1
1	0	x	1	1	1	1
1	1	x	1	1	1	0

Tabla 14: Tabla de verdad del circuito lógico. La memoria i se activa para CEi#=0, y el display para ENABLE=1 (en negrita).

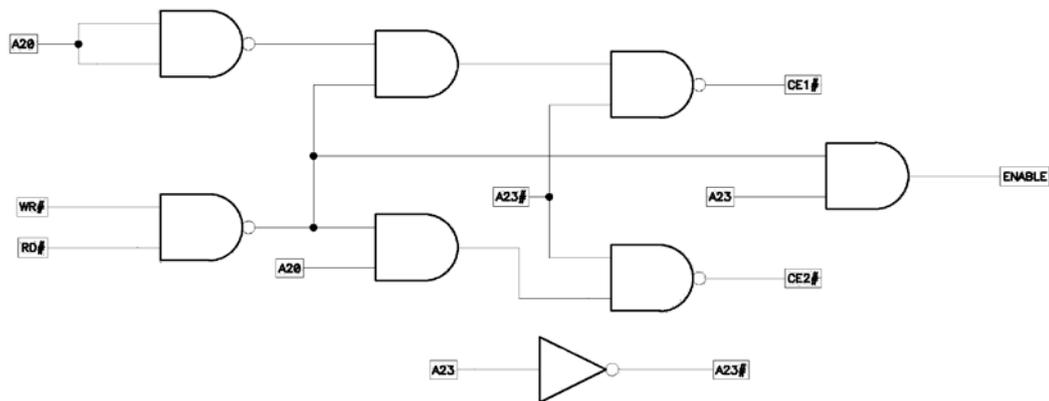


Figura 36: Esquema del circuito lógico.

3.1.6 Comunicaciones serie

El ADuC812 incorpora un puerto serie UART, a través del cual es posible tanto descargar el programa que controlará el microcontrolador desde un ordenador (conectando el pin PSEN# a masa con el jumper JP3), como descargar posteriormente los datos grabados en la memoria a un ordenador para su análisis. Para que ello sea posible, la placa incorpora un convertor de niveles TTL a RS232 (MAX232, U4) y un conector serie de 9 pines (DB9F, J1).

3.1.7 Circuito del reloj

La señal de reloj del microcontrolador viene controlada por un cristal de 11.059 MHz (X1) con las capacidades de carga de 33 pF C20 y C21.

3.1.8 Circuito de reset

Existe un botón de RESET (PULSA1) conectado con un *buffer* Schmitt (U9) al pin de reset del microcontrolador. Además, con una de las entradas/salidas de dicho integrado (U9, 74HC14, inversor trigger Schmitt séxtuple), se invierte el RESET para utilizarlo en las memorias (RESET#). La figura 37 corresponde al esquemático de dicho circuito.

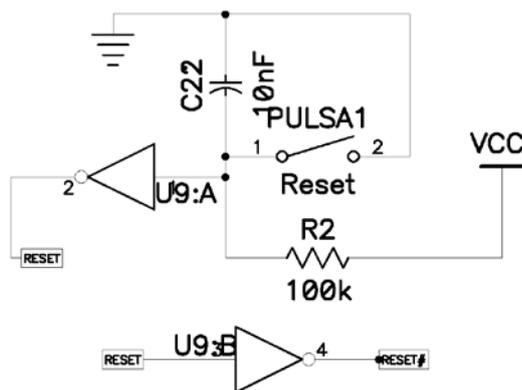


Figura 37: Esquemático del circuito de reset.

3.1.9 Leds

Además del led verde de alimentación (D1), que se encenderá cuando ésta esté conectada, se aprovechan 2 líneas de salida libres del microcontrolador para encender/apagar 2 leds (D2 y D3), de manera que aporten información del estado de ejecución del programa (ver “3.3 Programación del microcontrolador”).

3.1.10 Pulsadores

Además del pulsador de RESET (PULSA1), se añaden otros pulsadores que, conectados a V_{CC} con una resistencia de 22K, por un lado, y a masa, por el otro, permiten conmutar las líneas P3.2-P3.5 entre 0 y 1 (ver “3.3 Programación del microcontrolador”).

3.1.11 Jumpers

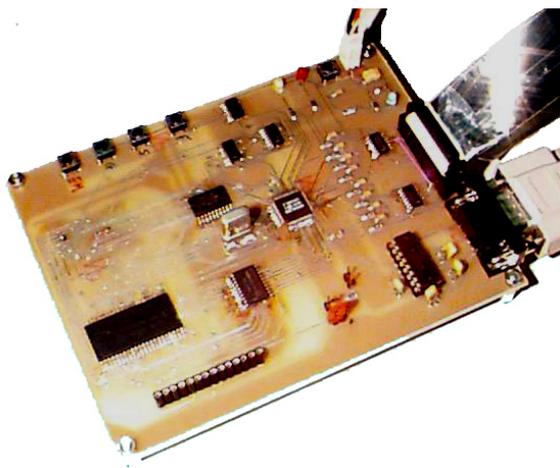
- JP1-JP2: Permiten fijar el pin EA# del microcontrolador a 1 (JP1, conexión a V_{CC}) o a 0 (JP2, conexión a masa). Normalmente, se fijará a V_{CC} a través de JP1, con lo que el dispositivo leerá el código de la memoria interna de programa (ver tabla 11).
- JP3: Permite conectar el pin PSEN del microcontrolador a masa a través de la resistencia R15. Se utilizará el jumper JP3 cuando se quiera descargar el programa al microcontrolador desde el puerto serie, mientras que se quitará el JP3 en todos los demás casos (ver tabla 11).

3.1.12 Alimentación

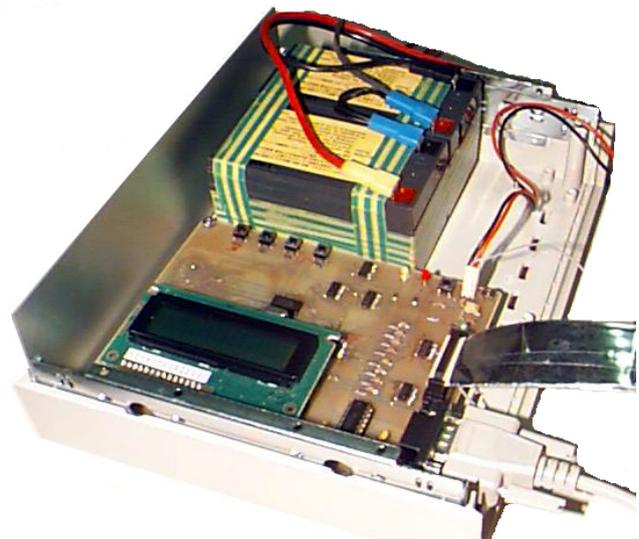
La alimentación se realiza a través del conector CON1 (CON_ALI2), entre 0 y 5 V (V_{CC}). Se aprovechan las baterías utilizadas para el circuito de captación y filtrado de las bandas, con un regulador de tensión L7805.

3.2 Lista de componentes y *layout*

La figura 38 contiene dos fotografías de la placa de adquisición, donde se puede ver el cable de conexión con el circuito analógico, el cable de alimentación y la conexión serie. Además, en la figura 38b puede verse el display y las dos baterías de 12 V conectadas en serie, que se utilizarán para alimentar esta placa y la de detección y filtrado (capítulo 2). La tabla 15 muestra la lista de sus componentes y descripción, y el *layout* de la placa aparece en las figuras 39 y 40.



(a)



(b)

Figura 38: Fotografías de la placa de adquisición y grabación de datos.

Nº	Nombre compon.	Referencia	Encapsulado	Valor	Descripción
2	LM324AM	U5, U6	SO14		Amplificador Op.
1	ADuC812	IC1	LPQF52		Microcontrolador
2	AM29F800B	IC2, IC3	SOIC44		Memoria 1 Mb
2	74HC573SMD	U1, U2	SOL20		8 latch
1	74HC00SMD	U3	SO14		4 puertas NAND
1	74HC08SMD	U7	SO14		4 puertas AND
1	SN74HC14D	U9	SO14		Inversor trigger Schmitt
1	MAX232	U4	DIP16		Conv. TTL-RS232
1	CRISTAL	X1	CAP200	11.059 MHz	Cristal
1	LED	D1	LED100	on	Led
2	LED	D2, D3	LED100		Led
1	CON_ALI2	CON1	CON_ALI2		Conector alimentación
1	CON_DISPLAY	CON2	CON_DISPLAY		Conector display
1	DB9F	J1	DB9F		Conector serie F
1	IDC2X10M	P1	IDC20M		Conector IDC
1	JUMPER	JP3	JUMPER	Download	Jumper
2	JUMPER	JP1, JP2	JUMPER		Jumper
1	PULSADOR	PULSA1	PULSADOR	Reset	Pulsador
1	PULSADOR	PULSA2	PULSADOR	BorraM	Pulsador
1	PULSADOR	PULSA3	PULSADOR	Start/Pausa	Pulsador
1	PULSADOR	PULSA4	PULSADOR	Serie	Pulsador
1	PULSADOR	PULSA5	PULSADOR	Frecuencia	Pulsador
4	CAP100	C11-C14	CAP100	100 nF	Condensador
9	CAP_SMD	C9, C10, C15-C19, C22, C23	RC1206	10 nF	Condensador
2	CAP_SMD	C20, C21	RC1206	33 pF	Condensador
10	CAP_SMD	C1-C6, C8, C24-C26	RC1206	100 nF	Condensador
1	CTANTSMD	C7	CTANTSMD	10 µF	Condensador
1	RES_SMD1206	R15	RC1206	1 K	Resistencia
1	RES_SMD1206	R6, R16-R17	RC1206	2 K	Resistencia
4	RES_SMD1206	R1, R3-R4, R7	RC1206	22 K	Resistencia
8	RES_SMD1206	R5, R8-R9, R10-R14	RC1206	51 R	Resistencia
1	RES_SMD1206	R2	RC1206	100 K	Resistencia

Tabla 15: Lista de componentes de la placa de adquisición.

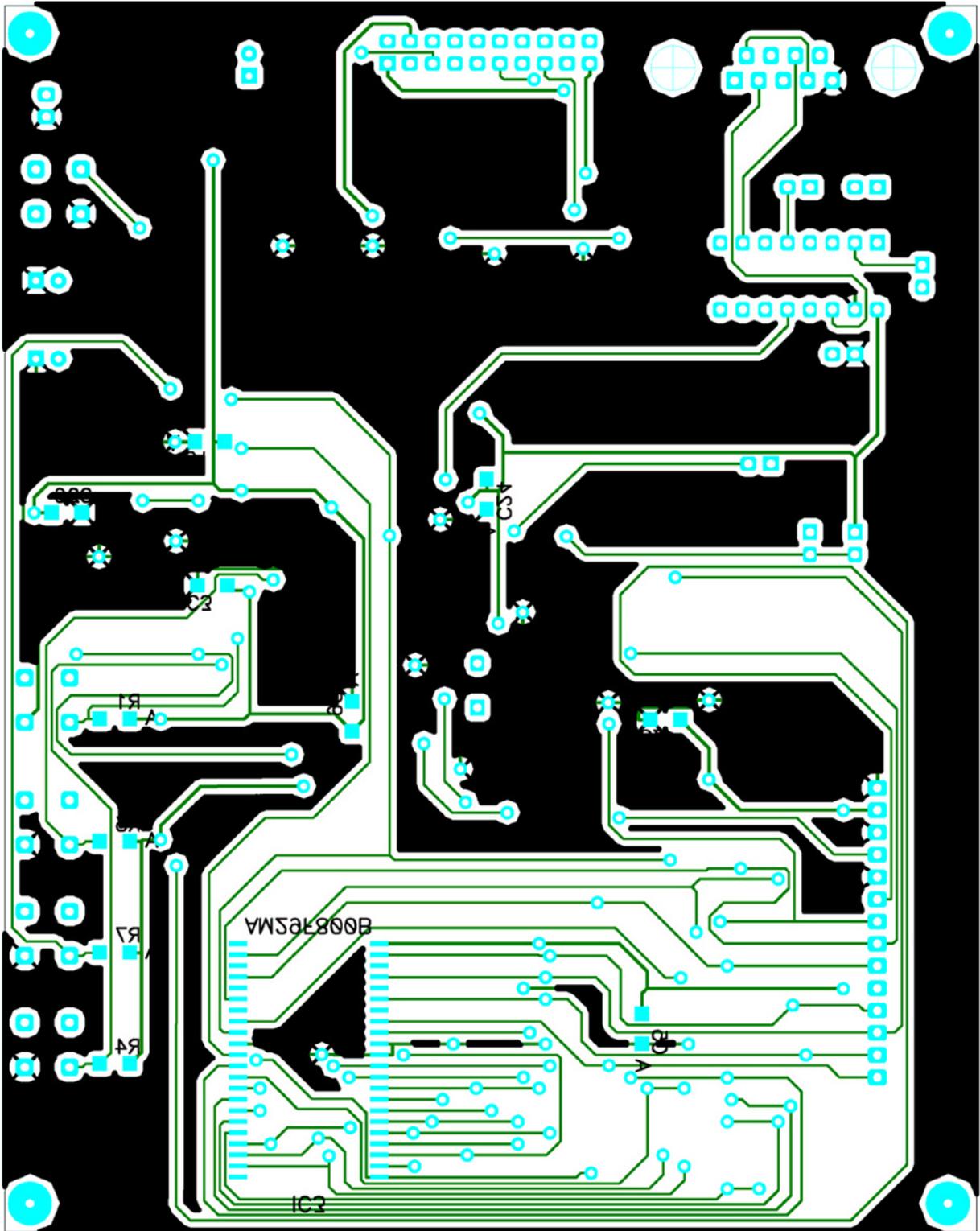


Figura 40: Layout de la placa de adquisición: *bottom view*.

3.3 Programación del microcontrolador

Se ha escrito un programa en lenguaje ensamblador para programar el microcontrolador 8052 de la manera requerida. Analog Devices proporciona un *software* junto con el ADuC812 para descargar el programa. Esto se lleva a cabo a través del puerto serie, siempre que el pin PSEN esté conectado a masa (ver tabla 11), lo que se realizará con el jumper JP3. El microcontrolador dispone de 8 Kbytes de memoria interna de programa (cuando el pin EA#=1 con el jumper JP1, es lo que se realizará por defecto), de la cual el programa diseñado ocupará menos de 2 Kbytes. En el caso que fuera necesario, se puede acceder hasta 64 Kbytes de la memoria externa (forzando el pin EA#=0 con el jumper JP2).

Las funciones básicas que debe realizar el microcontrolador se pueden dividir en bloques, tal como se muestra en la figura 41 a continuación:

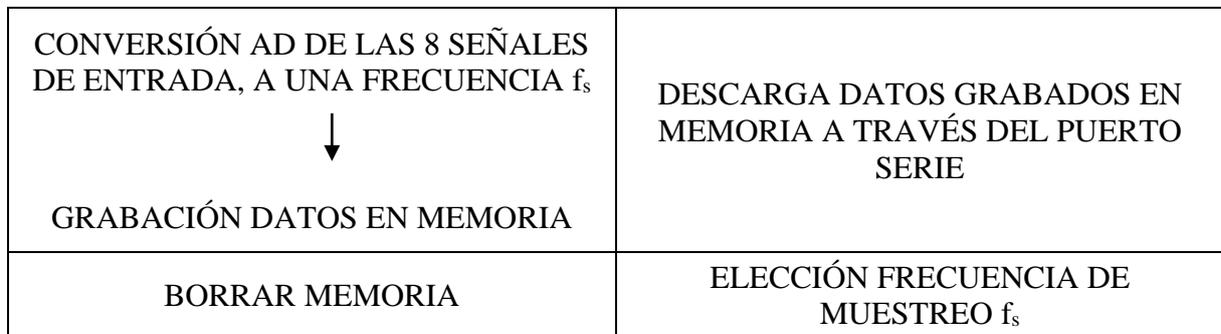


Figura 41: Esquema de las diferentes acciones que debe realizar el microcontrolador.

3.3.1 Programación de cada elemento

Antes de discutir la manera de gestionar las diferentes acciones y especificar el control de flujo del programa, se explicará con detalle cómo se programa el microcontrolador para llevar a cabo cada una de las acciones individuales. Básicamente, se debe escribir/leer/borrar la memoria, realizar las conversiones AD a una frecuencia determinada, y descargar los datos al puerto serie. Se utilizarán también los leds rojo y amarillo de que se dispone, que se encenderán y apagarán a conveniencia para indicar al usuario el estado del programa.

Memoria

Cada una de las memorias AM29F800B utilizadas es de 1 Mbyte. En la configuración de byte escogida (ver “3.1.3 Memoria”) la memoria dispone de 2^{20} direcciones, cada una de 1 byte. Para leer o escribir 1 byte desde o a la memoria, se utilizarán las instrucciones siguientes:

```
MOVX  A,@DPTR      ; leer el dato en la posición de memoria DPP+DPTR al acumulador A
MOVX  @DPTR,A      ; escribir el dato en el acumulador A a la posición de memoria DPP+DPTR
```

que utilizan los registros SFR (*Special Function Register*) del microcontrolador:

DPTR (*Data Pointer*): 2 bytes (DPH+DPL)

DPP (*Data Pointer Page*): 1 byte.

Con éstos, se puede acceder hasta a

$$2^8 \text{ páginas} \cdot 2^{16} \text{ datos} = 256 \text{ páginas} \cdot 64\text{K} / \text{página} = 16 \text{ Mb}$$

De los cuales se utilizarán 2 Mb (32 páginas), con direcciones de página para la memoria 1 y la memoria 2 de:

$$000\text{h} \leq \text{DPP} < 010\text{h} \quad (\text{memoria 1})$$

$$010\text{h} \leq \text{DPP} < 020\text{h} \quad (\text{memoria 2})$$

Para programar la memoria, se debe escribir una secuencia de comandos diferente para cada acción que se quiera realizar, que se lista en la tabla 16. Todos los ciclos de bus son operaciones de escritura, excepto cuando se lea de la memoria. Los bits de direcciones A11-A18 pueden ser cualesquiera (excepto cuando se especifique PA o SA).

Secuencia de comandos	Nº ciclos	Ciclo 1		Ciclo 2		Ciclo 3		Ciclo 4		Ciclo 5		Ciclo 6	
		Direc	Dato										
Reset	1	XXX	F0h										
Leer	1	RA	RD										
Escribir	4	AAAh	AAh	555h	55h	AAAh	A0h	PA	PD				
Borrar chip	6	AAAh	AAh	555h	55h	AAAh	80h	AAAh	AAh	555h	55h	AAA	10h
Borrar sector	6	AAAh	AAh	555h	55h	AAAh	80h	AAAh	AAh	555h	55h	SA	30h

RA: dirección de la memoria que se leerá.

PA: dirección de la memoria donde se escribirá.

SA: dirección del sector que se borrará.

RD: datos leídos de la dirección de memoria RA.

PD: datos escritos en la dirección de memoria PA.

Tabla 16: Secuencia de comandos para la programación de la memoria Am29F800B (en el modo byte).

Aunque la memoria dispone de un pin dedicado que indica si la programación de la memoria ha finalizado (pin RY/BY#, ver tabla 12), éste no se utiliza. También se dispone de unos bits de comprobación (DQ7, DQ5) que se pueden utilizar por *software*. Para la memoria utilizada (AM29F800B-90SC), el tiempo de acceso máximo es de 90 ns, aunque de forma prudencial se esperará 10 µs después de leer un dato y antes de enviar al puerto serie:

```

LEEX:  MOVX  A,@DPTR          ; lee de la memoria
        CALL  DELAY10         ; delay 10 μs
        CLR   TI              ; envía dato en A al puerto serie
        MOV   SBUF,A
        ...

```

Después de escribir un dato en la memoria no se introduce ninguna espera, ya que entre cada dos procesos de escritura consecutivos (instrucción `MOVX @DPTR,A`) hay 10 instrucciones de 2 ciclos de máquina cada una, es decir pasan unos 20 μs , mientras que la duración de una operación de escritura es, según el fabricante, de unos 7 μs .

En cambio, una operación de borrado de la memoria dura del orden del segundo. Por ello, se decide esperar unos 5 segundos después de borrar cada una de las dos memorias, también con el objetivo de que al usuario le dé tiempo de ver los leds correspondientes encendiéndose y apagándose y ser consciente de que las memorias están siendo borradas. Además, se ha añadido una comprobación adicional utilizando los bits de control DQ5 y DQ7 (ver código en la página 57 o en el anexo “9.2 Listado del programa “Frangfrec.asm””), aunque en ningún caso se ha detectado ningún error en la operación de borrado.

Conversión AD

El microcontrolador dispone de un bloque de conversión analógico-digital de 12 bits, con 8 canales de entrada, y un tiempo de conversión de hasta 5 μs , fácilmente configurable con 3 registros SFR. Las entradas analógicas pueden estar entre 0 y $+V_{\text{REF}}$. Este voltaje de referencia para las conversiones puede introducirse a través del pin V_{REF} del ADuC812 (ver tabla 11) o bien ser un voltaje de referencia interno de precisión, de 2.5 V. Se escogerá este último, de manera que las señales digitalizadas estarán comprendidas entre 0 y 4095, correspondientes a 0 y a 2.5 V, respectivamente, tal como se indica en la figura 42 ($FS = 2.5 \text{ V}$).

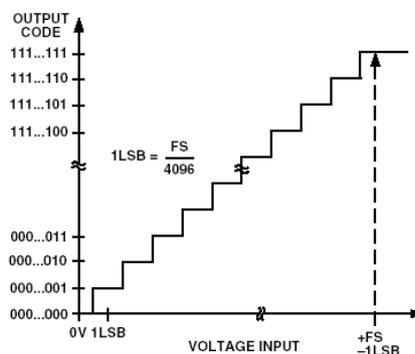
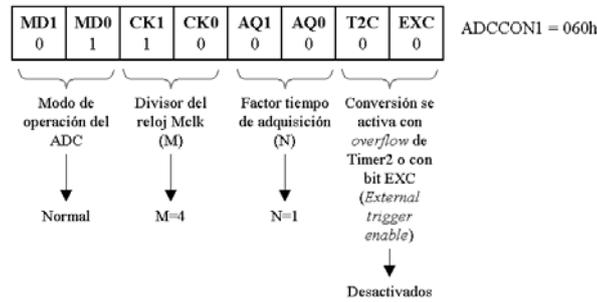


Figura 42: Función de transferencia de la conversión AD.

El modo de operación y el tiempo de conversión se configuran mediante el registro

ADCCON1, de la siguiente manera:



donde los factores M y N sirven para definir el reloj de las conversiones (ADCclk) y el tiempo de adquisición (T_{aq}), en función del tiempo del reloj master (Mclk=11.059 MHz):

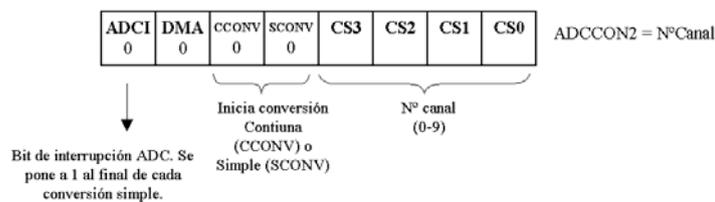
$$ADCclk = \frac{Mclk}{M} \quad (M = 1, 2, 3, 4)$$

$$T_{aq} = \frac{N}{ADCclk} \quad (N = 1, 2, 3, 4)$$

El tiempo total de conversión AD, T_{ADC}, viene dado por (substituyendo por M=4 y N=1):

$$T_{ADC} = 16 ADCclk + T_{aq} = \frac{M}{Mclk} (16 + N) = \frac{4}{11.059 \text{ MHz}} (16 + 1) = 6.15 \mu s$$

Por otra parte, con el registro ADCCON2 se escoge el canal y el inicio de las conversiones:



Se utilizará el bit SCONV para iniciar una conversión simple, y el bit ADCI para determinar cuándo ésta ha finalizado. Al reinicializar ADCCON2=N°canal tal como se muestra más arriba, ambos bits se volverán a poner a 0 y se seleccionará el número de canal escogido para la siguiente conversión. A continuación se lista un trozo de código de programa en el que se realizaría una conversión simple del canal en el registro R0 y se guardaría el resultado en los registros R1 y R2.

```

MOV     ADCCON1, 060h
MOV     ADCCON2, R0           ; R0: canal
SETB   SCONV                 ; inicial conversión simple
WAIT_ADC: MOV     C, ADCI     ; espera que bit ADCI=1
JNC    WAIT_ADC
    
```

```

MOV    R1, ADCDATAH      ; guarda los 4 bits altos + canal en R1
MOV    R2, ADCDATAL      ; guarda los 8 bits bajos en R2

```

El formato de los registros de datos ADCDATAH y ADCDATAL de la conversión AD se muestra en la figura siguiente:

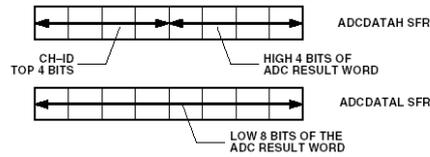


Figura 43: Formato de la conversión AD.

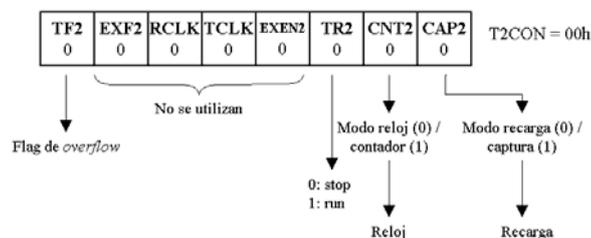
es decir, el registro ADCDATAL contiene los 8 bits menos significativos del resultado de la conversión, y el ADCDATAH los 4 bits más significativos y el n° de canal. Como se ha dicho anteriormente, para cada conversión se escribirán 2 bytes en memoria, con este formato.

Frecuencia de muestreo

Las conversiones anteriores se realizarán con un período de muestreo t_s ,

$$t_s = \frac{1}{f_s}$$

El programa permitirá escoger entre dos frecuencias de muestreo f_s , de 500 Hz o de 1 kHz, dependiendo de si el usuario prefiere realizar menos conversiones disponiendo de un tiempo de medida total mayor (para $f_s = 500$ Hz), o tener más conversiones en un tiempo de medida menor (para $f_s = 1$ kHz), según los cálculos realizados en la página 31. Para determinar cualquiera de los dos períodos, se utilizará uno de los relojes de que dispone el microcontrolador 8052, el Timer2, en el modo de recarga:



En este modo, el Timer2, de 16 bits (TH2/TL2), se carga con el valor de recarga (RCAP2H/RCAP2L) cada vez que se produce un *overflow*, cuando el Timer2 sobrepasa su valor máximo FFFFh. En ese momento, se activa el bit de *overflow* TF2 y se produce una interrupción, siempre que esté activada la interrupción del Timer2 (bit ET2). Esto servirá para lanzar las

conversiones con el período dado por el Timer2: teniendo en cuenta que un ciclo de máquina son 12 pulsos de reloj,

$$\frac{12}{11.059 \text{ MHz}} = 1.085 \mu\text{s}$$

los valores de recarga necesarios para generar las dos frecuencias de muestreo que se utilizarán serán:

$$t_s = 1 \text{ ms} \quad (f_s = 1 \text{ kHz})$$

$$\left. \begin{array}{l} \text{RCAP2H} = 0\text{FCh} \\ \text{RCAP2L} = 066\text{h} \end{array} \right\} \text{ Período de recarga} = (10000\text{h} - \text{FC66h}) \cdot 1.085 \mu\text{s} = 922 \cdot 1.085 \mu\text{s} = 1 \text{ ms}$$

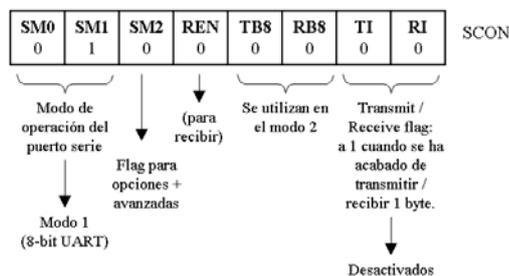
$$t_s = 2 \text{ ms} \quad (f_s = 500 \text{ Hz})$$

$$\left. \begin{array}{l} \text{RCAP2H} = 0\text{F8h} \\ \text{RCAP2L} = 0\text{CDh} \end{array} \right\} \text{ Período de recarga} = (10000\text{h} - \text{F8CDh}) \cdot 1.085 \mu\text{s} = 1843 \cdot 1.085 \mu\text{s} = 2 \text{ ms}$$

Así pues, el reloj Timer2 se configurará con unos valores de RCAP2H, RCAP2L diferentes dependiendo de la frecuencia de muestreo escogida.

Comunicación con el puerto serie

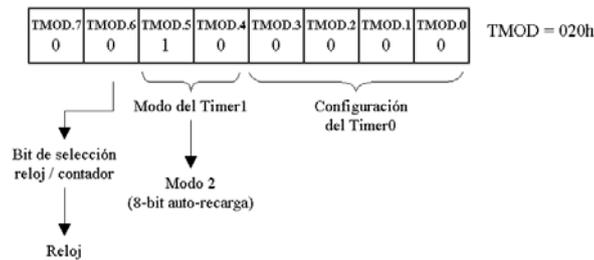
Una vez que los datos digitalizados hayan sido grabados en la memoria, éstos deberán ser leídos o descargados de alguna manera para su posterior análisis. Se descargarán a través del puerto serie (UART) integrado del microcontrolador, de sencillo uso, hacia el puerto serie de un ordenador. Para ello, se configura el puerto serie de la siguiente manera:



Al resetear el microcontrolador, el valor de SCON es 00h. En el modo de transmisión que se escogerá (8-bit UART), los únicos bits de SCON que se utilizarán son SM0, SM1 y TI, y para configurar el puerto serie se utilizarán directamente las instrucciones siguientes:

```
CLR    SM0
SETB  SM1
```

Además, se escogerá una velocidad de transmisión de 9600 baudios. En el modo de operación 1, ésta viene determinada por los *overflows* del Timer1 del microcontrolador. Se configurará este reloj en el modo de 8-bit y recarga (modo 2):



En este modo, el que se incrementa y hace propiamente de reloj es el registro TL1, que después de llegar a 255 se recarga con el valor en TH1. La recarga es de 8 bits, a diferencia del Timer2, que era de 16 bits (ver apartado anterior). Para determinar el valor que se debe introducir en TH1 para generar una velocidad de transmisión “baudios” (bits/s), se utiliza la siguiente relación [Web2]:

$$TH1 = 256 - \frac{\frac{Mclk}{12}}{32 \text{ baudios}} = 256 - \frac{11.059 \cdot 10^6 / 384}{9600} = 256 - 3 = 253$$

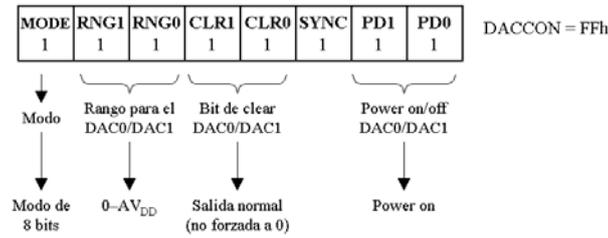
donde se ha tenido en cuenta que el UART necesita 32 ciclos del Timer1 (ciclos de máquina = $Mclk/12$) para cada bit (siempre y cuando $PCON.7=0$ en el registro SMOD del microcontrolador, que es la configuración por defecto).

Una vez configurado e inicializado el Timer1, un byte (por ejemplo, el que contiene el acumulador A) se envía al puerto serie con las instrucciones siguientes:

CLR	TI	; flag de transmisión a 0, antes de iniciar la transmisión
MOV	SBUF, A	; envía el byte en A al puerto serie
JNB	TI, \$S	; espera aquí hasta que se active el flag de transmisión TI (cuando el byte se haya transmitido completamente)

Leds

Además del led verde de alimentación (D1), que se encenderá siempre que ésta esté conectada, se utilizarán los leds D2 (rojo) y D3 (amarillo) para aportar información al usuario sobre el estado de ejecución del programa, según el código de colores indicado en la tabla 19 (página 60). Para encender y apagar dichos leds se usan dos salidas del microcontrolador libres, correspondientes a los canales analógicos DAC0 y DAC1. Éstos se configuran de manera que sea posible controlar el voltaje aplicado a los leds entre 0 y AV_{DD} ($= V_{CC} = +5 \text{ V}$):



En el modo de 8 bits escogido, el led i estará apagado cuando:

$$\text{DACiL}=0$$

y encendido para:

$$\text{DACiL}=255=\text{FFh}$$

3.3.2 Diagrama de flujo del programa

Una vez explicados los detalles de cómo programar el microcontrolador para realizar cada una de las acciones de la figura 41 (página 45), se verá el diseño de un programa que permita al usuario escoger qué acción se llevará a cabo en cada momento. Tal y como se ha diseñado la placa del microcontrolador, se puede optar por dos soluciones diferentes: la primera consiste en usar directamente los pulsadores para la selección, y la segunda es utilizar el display para mostrar una serie de menús, desde los que se pueda acceder a las diferentes opciones con los pulsadores. Aquí se explica la primera solución, que fue la que se adoptó en el primer momento. Sin embargo, es posible reprogramar el sistema para adoptar la segunda solución, ya que al diseñar el *hardware* se tuvo en cuenta dicha configuración.

La tabla 17 resume la conexión de cada uno de los pulsadores disponibles en el circuito con el microcontrolador y su función, que será determinante en la ejecución del programa. Puede verse cómo dos de los botones (Start/Pausa y Serie) están conectados directamente a interrupciones del microcontrolador, mientras que otros dos (BorraM y Frecuencia) se conectan a líneas de entrada del microcontrolador y, por lo tanto, será necesario comprobar si han sido pulsados para lanzar la acción asociada con cada uno de ellos. Las figuras 44 y 45 (páginas 55 y 56) muestran el diagrama de flujo del programa: en el programa principal, después de las inicializaciones, se comprueba durante un segundo si el botón Frecuencia ha sido pulsado, en cuyo caso se cambia la frecuencia de muestreo inicial por defecto (500 Hz), a la segunda frecuencia programada (1 kHz). Si transcurrido este tiempo el botón no se ha pulsado, se mantiene el valor inicial por defecto. Después de este segundo inicial, el programa entra en un bucle en el que va comprobando continuamente si el botón BorraM es pulsado o no. Si se pulsa, se borra la memoria (dos memorias de 1 Mbyte cada una) y se vuelve al principio del bucle. En este estado,

pueden ocurrir dos interrupciones, si se pulsa el botón Serie (INT1) o el botón Start/Pausa (INT0):

Nombre botón	Conexión microcontrolador (nombre en programa)	Descripción función
 BorraM	P3.5 (BUT_ER)	Borra la memoria entera. En el programa se comprueba si el botón se ha pulsado, en cuyo caso se activa la rutina de borrado de la memoria. Se desactiva cualquier interrupción mientras se borra.
 Start/Pausa	INT0	Empieza/Pausa la conversión AD de los canales de entrada, y su grabación en memoria. Funciona con una interrupción de máxima prioridad.
 Serie	INT1	Activa la descarga de los datos a través del puerto serie. Funciona con una interrupción en el programa, de menos prioridad que Int0.
 Frecuencia	P3.4 (BUT_FR)	Permite cambiar la frecuencia de muestreo del programa, si se pulsa dentro del primer segundo de ejecución. Por defecto, $f_s = 500$ Hz, si se pulsa este botón al principio del programa la frecuencia pasa a ser $f_s = 1$ kHz.
 Reset	RESET	Reinicialización del programa

Tabla 17: Botones de control del circuito digital. Conexión al microcontrolador y función.

- INT1 (Serie): se desactiva la interrupción 0 para que no interfiera con esta rutina. Se leen los bytes de la memoria y se envían al puerto serie, hasta que se llegue al final de la memoria. Se cambia un registro de control (FinSerie), de manera que al salir de la rutina de interrupción y volver al programa principal, éste finalizará (se supone que después de descargar los datos al puerto serie, no se desea continuar grabando. En todo caso, el programa vuelve a empezar al pulsar el botón Reset, tras lo cual se está en disposición de volver a realizar cualquiera de las acciones).
- INT0 (Start/Pausa): complementa un registro de control (Graba), de manera que si inicialmente Graba=0, ahora será Graba=1, y el programa principal saltará a la rutina “Grabar Datos”. Ésta se detalla en la figura 45.
- Grabar Datos: esta rutina recupera la posición actual de la memoria (almacenada en unos registros), habilita las interrupciones del Timer2 y lanza dicho contador. Después, entra en un bucle del que no sale hasta que el registro de control Graba sea igual a 0 (cuando se vuelva a pulsar el botón Start/Pausa). Mientras, a cada interrupción del Timer2 (programado a la frecuencia de muestreo requerida), se realiza la conversión y grabación

de los datos de los 8 canales, hasta que la memoria esté llena, en cuyo caso se deja de grabar y finaliza el programa. Si, antes de que esto ocurra, se pulsa el botón de Start/Pausa mientras se está grabando, se salta a otra rutina, en la que se escribe una señal de “Pausa” en la memoria (que podrá ser recuperada posteriormente), y se deja de grabar pero sin abandonar el programa (en espera de que uno de los botones Start/Pausa, Serie o BorraM sea pulsado). La idea es que mientras la memoria no esté llena, el usuario pueda realizar tantas pausas en la grabación como quiera, de manera que sólo registre las señales que le interesen (por ejemplo, durante la totalidad en la que no se ven bandas de sombra se puede dejar de grabar y así aprovechar al máximo la cantidad^o de memoria disponible). Además, al leer los datos para su posterior análisis el usuario debe tener constancia de en qué momentos se han realizado las pausas.

Si bien en el anexo 9.2 (página 80) se lista el código completo del programa “Frangfrec.asm”, aquí se mostrará el detalle de las rutinas que se acaban de comentar (obviando las inicializaciones que incluye el programa), a modo de flujo de programa (páginas 57 y 58). Para entender el detalle del código, la tabla 18 muestra el uso de los registros del programa: en el banco 0, se utilizan los registros R0-R2 para guardar la posición de la memoria en todo momento, de manera que se pueda recuperar cuando sea requerido (por ejemplo, al continuar grabando después de una pausa); en R3 se guarda el n° de canal para la conversión AD (que se irá incrementando), mientras que el dato digitalizado se almacena provisionalmente en R4, para poder ser grabado luego en memoria; los bits R6-R8 son bits de control, que sirven para determinar el flujo del programa. En el banco 3, se utilizan una serie de registros como contadores, en diferentes subrutinas o trozos del programa.

R7	FinSerie	R7	
R6	MemLlena	R6	
R5	Graba	R5	
R4	Dato digitalizado ADC	R4	Freq
R3	N° Canal	R3	Dlym (Erase_Mem)
R2	DPL	R2	Delay10
R1	DPH	R1	Delay1s
R0	DPP	R0	Delay
Registro Banco 0 RS0 = RS1 = 0		Registro Banco 3 RS0 = RS1 = 1	

Tabla 18: Utilización de los registros en el programa “Frangfrec.asm”.

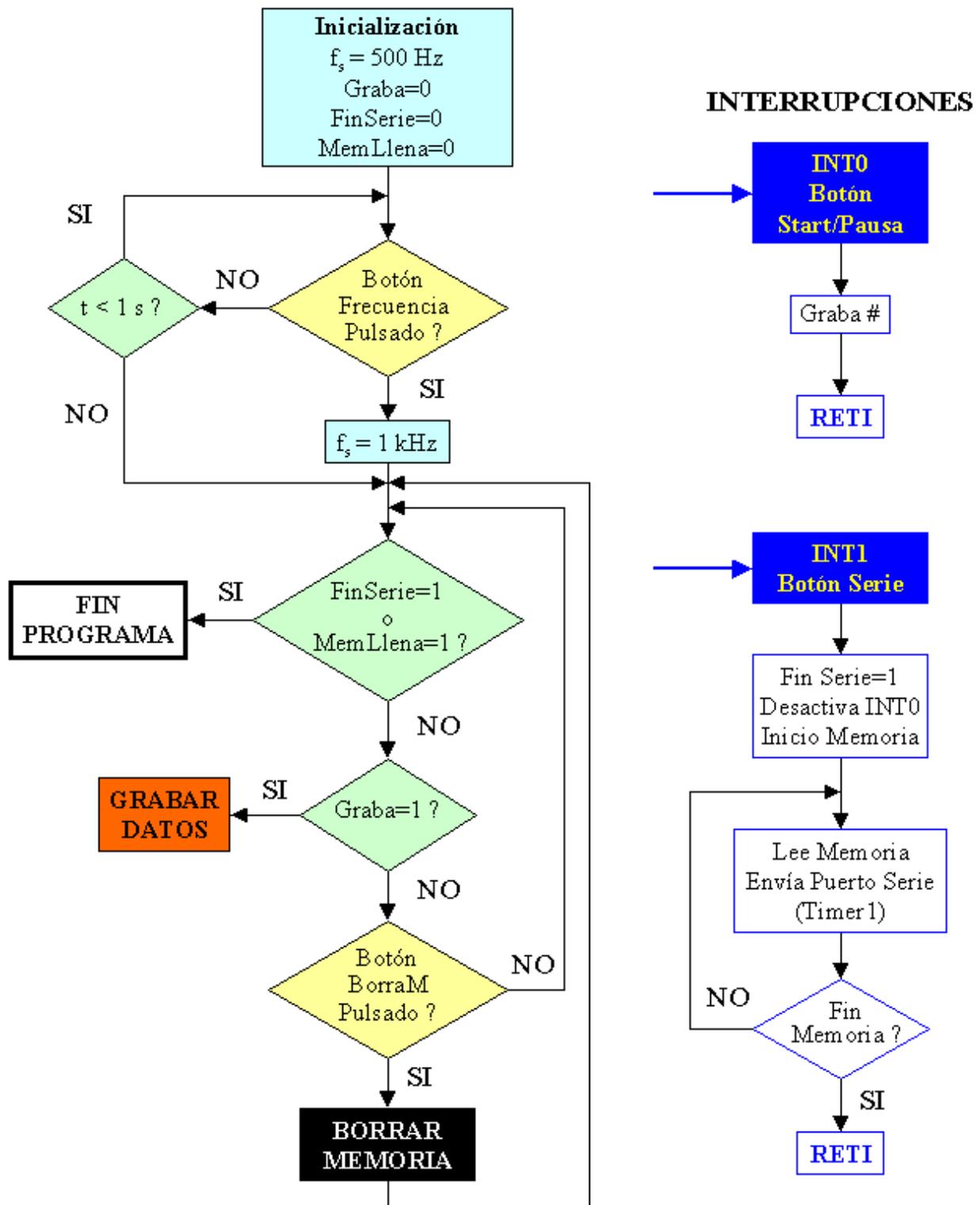


Figura 44: Diagrama de flujo: programa principal e interrupciones.

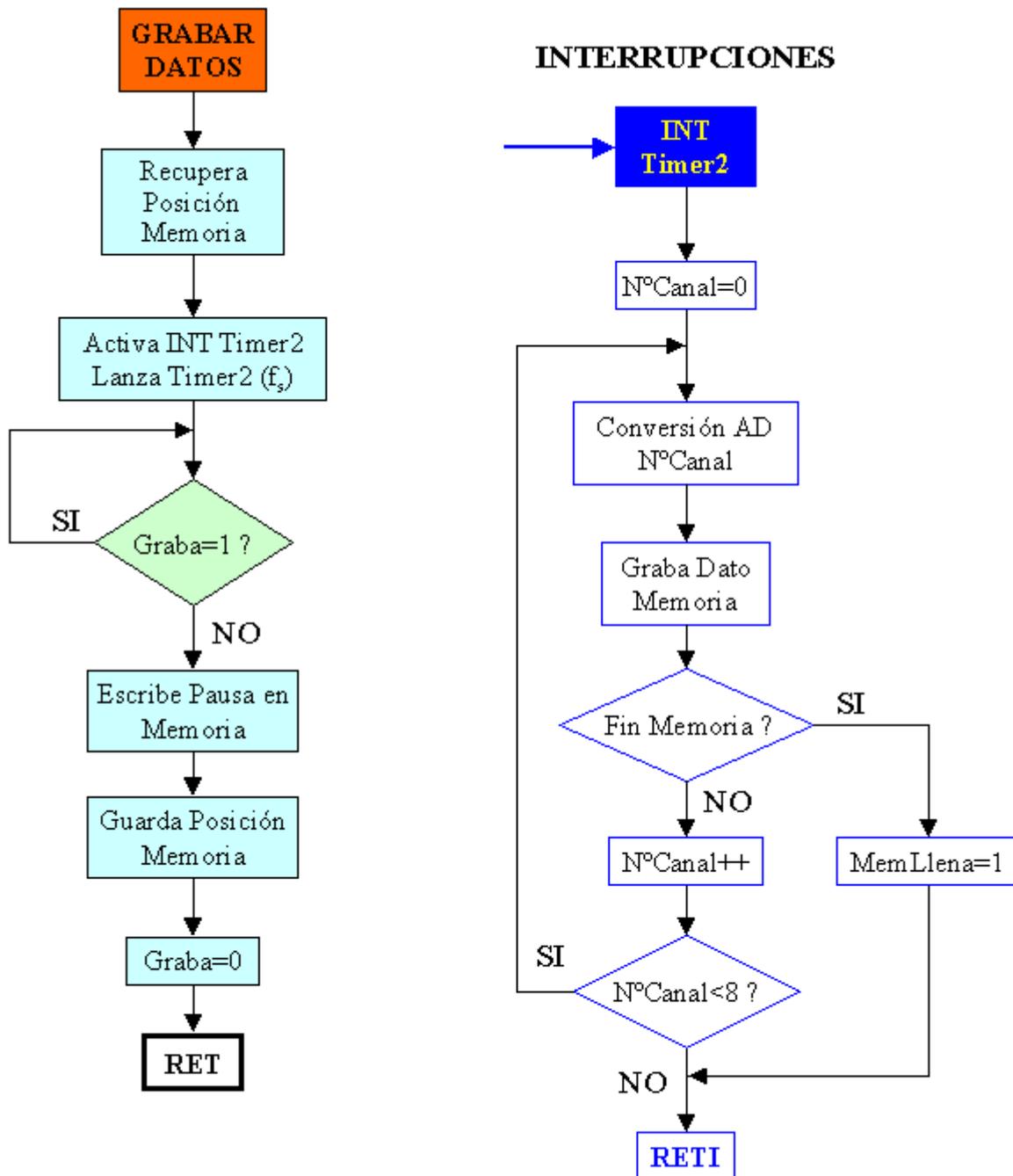


Figura 45: Diagrama de flujo de la rutina “Grabar datos”, e interrupciones asociadas.

PROGRAMA PRINCIPAL

```

; INICIO PROGRAMA
MOV DACOL,#255
MOV DACIL,#0
SETB RS0
SETB RS1
MOV R4,#2
FREQ:
CALL DELAY1S
DJNZ R4,BOTFR
JMP FINFREQ
BOTFR:
JB BUT_FR,FREQ
CALL DELAY
; pause 100ms
JB BUT_FR,FREQ
; ensure button wasn't false trigger
; Se ha apretado botón, frecuencial (ts=1ms, fs=1kHz)
MOV RCAP2L,#TIEMPL1
MOV RCAP2H,#TIEMPH1
MOV TL2,#TIEMPL1
MOV TH2,#TIEMPH1
; led amarillo on y off, que indica el cambio de frecuencia
MOV DACOL,#0
CALL DELAY1S
MOV DACOL,#255
; led amarillo on

FINFREQ:
CLR RS0
CLR RS1
MOV R5,#0
MOV R7,#0
W_BUT_E:
CINE R7,#0,ACABA
CINE R5,#0,GRAB
JB BUT_ER,W_BUT_E ; wait for button press
CALL DELAY
; pause 100ms
JB BUT_ER,W_BUT_E ; ensure button wasn't false trigger
MOV DPP,#DPP_INI ; borra memoria 0
CALL ERAS_MEM ; borra memoria 1
CALL ERAS_MEM
JMP W_BUT_E

GRAB:
CALL GRAB_DADES
JMP W_BUT_E

ACABA:
CLR EA
MOV A,#255
XRL A,DACOL
MOV DACOL,A
MOV A,#255
XRL A,DACIL
MOV DACIL,A
CALL DELAY1S
JMP ACABA
    
```

BORRAR MEMORIA

```

ERAS_MEM:
MOV DACOL,#255 ; led amarillo on
MOV DACIL,#255 ; led rojo on
MOV DPTR,#EXF EA1 ; EXF EA1 EQU 0AAAh
MOV A,#EXF ED1 ; EXF ED1 EQU 0AAh
MOVX @DPTR,A
MOV DPTR,#EXF EA2 ; EXF EA2 EQU 0555h
MOV A,#EXF ED2 ; EXF ED2 EQU 055h
MOVX @DPTR,A
MOV DPTR,#EXF EA3 ; EXF EA3 EQU 0AAAh
MOV A,#EXF ED3 ; EXF ED3 EQU 080h
MOVX @DPTR,A
MOV DPTR,#EXF EA4 ; EXF EA4 EQU 0AAAh
MOV A,#EXF ED4 ; EXF ED4 EQU 0AAh
MOVX @DPTR,A
MOV DPTR,#EXF EA5 ; EXF EA5 EQU 0555h
MOV A,#EXF ED5 ; EXF ED5 EQU 055h
MOVX @DPTR,A
MOV DPTR,#EXF EA6 ; EXF EA6 EQU 0AAAh
MOV A,#EXF ED6 ; EXF ED6 EQU 010h
MOVX @DPTR,A ; borra todo el chip

PUSH PSW
SETB RS0
SETB RS1
MOV R3,#5 ; se espera 5s, led rojo intern.

DLYM:
MOV DACIL,#0 ; led rojo off
CALL DELAY1S
MOV DACIL,#255 ; led rojo on
CALL DELAY1S
DJNZ R3,DLYM
POP PSW

; mirando bits de toggle de la memoria
ETOGGLE:
MOVX A,@DPTR ; lee datos
MOV C,ACC.7 ; DQ7
JC FIN_ERAS ; si DQ7=1, erase completed
MOV C,ACC.5 ; DQ5
JNC ETOGGLE ; si DQ5=0, empieza comprobación
MOVX A,@DPTR ; si DQ5=1, lee datos
MOV C,ACC.7 ; DQ7
JC FIN_ERAS ; si DQ7=1, erase completed
; a partir de aquí error

ER_MEM:
MOV DACIL,#255
MOV DACOL,#0
CALL DELAY1S
MOV DACOL,#255
CALL DELAY1S

FIN_ERAS: ; la operación de erase ha acabado con éxito
MOV DACIL,#0 ; led amarillo off
MOV DACOL,#0 ; led rojo off
RET
    
```

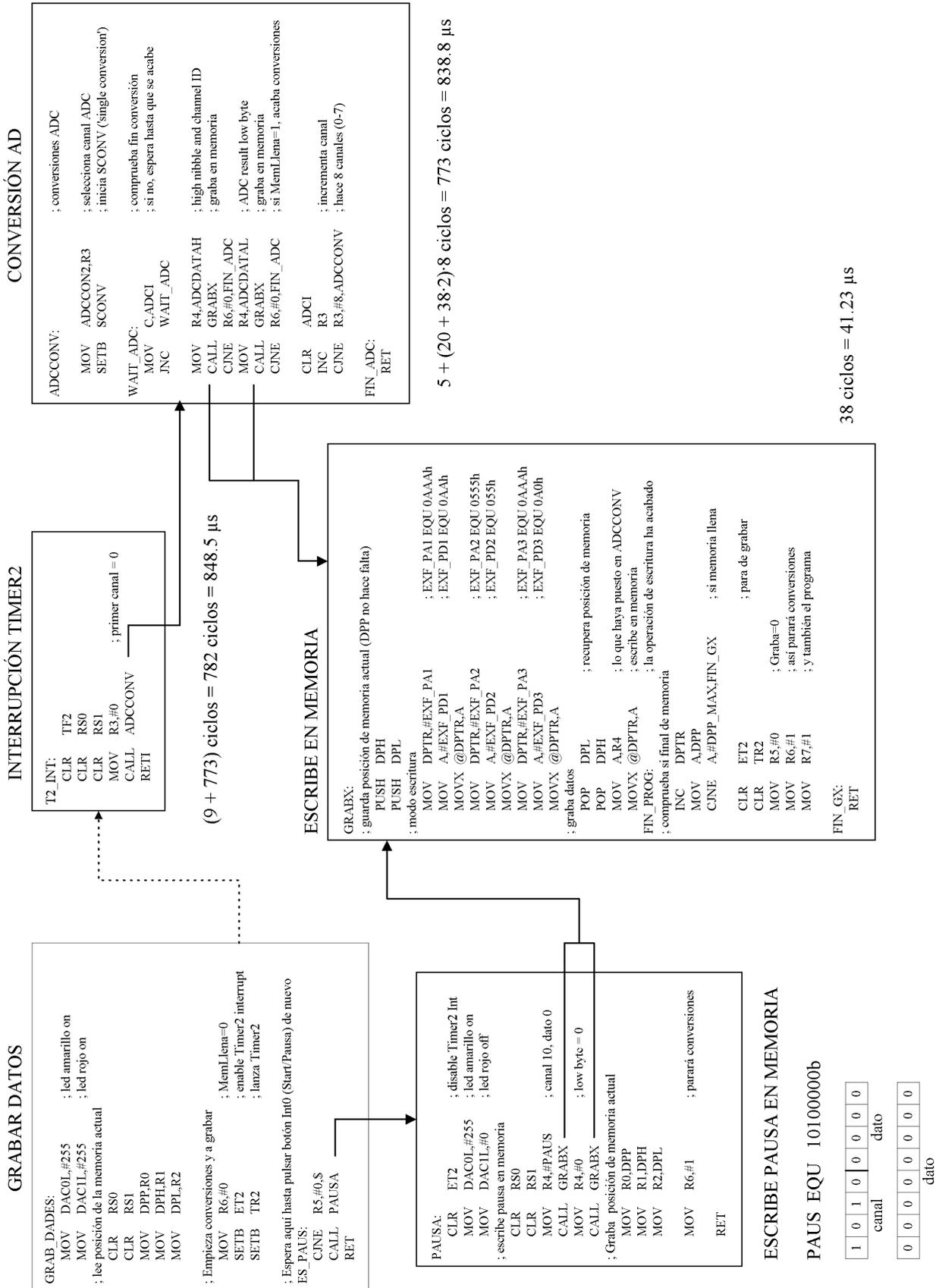
INTERRUPCIONES

```

EXT0_INT:
PUSH PSW
CLR RS0
CLR RS1
MOV A,#255
XRL AR5 ; complementa R5 (Graba)
POP R5,A ; Pausa - Graba
POP PSW ; delay 100 ms
CALL DELAY
CALL DELAY
CALL DELAY
RETI

EXT1_INT:
CLR PX1 ; Timer1 más prioridad que Int1
SETB PT1 ; disable Int1
CLR EX1 ; led amarillo off
MOV DACOL,#0 ; led rojo on
MOV DACIL,#255
CALL SERIE ; FinSerie=1
MOV R7,#1 ; led amarillo on
MOV DACOL,#255
RETI

SERIE: ; Leyendo memoria y enviando al puerto serie
; Configuración Timer1
MOV TMOD,#20h ; 00100000 modo recarga Timer1
MOV TH1,#253 ; valor de recarga (9600 baudios)
MOV TL1,#253 ; valor inicial
CLR SMO ; Configuración Puerto Serie
SETB SMI ; modo 1 (8-bit UART)
MOV DPTR,#0 ; dirección inicial
MOV A,#EXF_RD ; reset de la memoria
MOVX @DPTR,A ; (cualquier dirección es válida)
CALL DELAY10 ; leyendo y enviando datos
SETB TRI ; lanza timer1 (puerto serie)
LEEX:
MOVX A,@DPTR ; lee de la memoria
CALL DELAY10 ; envía dato en A al puerto serie
MOV SBUF,A
INB TL$
CLR TI ; comprueba si final memoria
INC DPTR
MOV ADPP ; para Timer1 (deja de descargar)
CINE A,#DPP_MAX,LEEX
CLR TRI
RET
    
```



El listado de la página 57 es suficientemente autoexplicativo, por lo que no se hará ningún comentario al respecto. Sólo señalar que las rutinas “Delay”, “Delay10” y “Delay1s” a las que se llama pero cuyo contenido no aparece explícitamente introducen retrasos de 100 ms, 10 μ s y 1 s, respectivamente. Sí que es preciso, en cambio, analizar un poco más en detalle el proceso de conversión y grabación de datos (página 58). Cuando, al entrar en la rutina “Grab_dades”, se habiliten las interrupciones del Timer2 y se lance dicho contador, se producirá una interrupción del Timer2 cada 1 ó 2 ms, según si la frecuencia de muestreo escogida es de 1 kHz o 500 Hz, respectivamente. Desde la rutina de interrupción se llama a la rutina “Adcconv”, que realiza la conversión AD de los 8 canales (0-7) y la grabación de los datos en memoria (2 bytes por conversión). El período de muestreo debe ser suficiente para que dé tiempo a realizar las 8 conversiones y la grabación de los 16 bytes correspondientes. Como se ve en el esquema, la rutina “Grabx” con la que se escribe un sólo byte en memoria contiene (en el caso de funcionamiento normal en el que la memoria no esté llena) instrucciones que necesitan 38 ciclos de máquina (de 1.085 μ s cada uno), es decir, dura un total de unos 41 μ s. Como ésta se repite 16 veces en todo el proceso, se ha optimizado al máximo (es por ello que no se introduce ningún retraso adicional o comprobación después de la escritura, que en todo caso es innecesario, como se ha explicado anteriormente). Si a esto se suman las instrucciones de la rutina “Adcconv” y de la propia “T2_int”, se tiene como resultado que entre dos interrupciones consecutivas del Timer2, transcurren unos 848 μ s (< 1 ms). Aún podrían añadirse como máximo unos 6 μ s de tiempo de conversión (comprobación del bit ADCI en “Adcconv”), lo que daría para las 8 conversiones unos 48 μ s, y un total inferior al período mínimo de muestreo de 1 ms, aunque cercano.

En lo que se refiere a la grabación de datos en memoria, la rutina “Adcconv” graba en primer lugar ADCDATAH (que contiene el nº de canal y los bits más significativos del dato digitalizado) y después ADCDATAL (bits menos significativos del dato). Esto se tendrá en cuenta cuando posteriormente se lean los datos para su análisis (ver apartado siguiente). Además, al pulsar el botón Start/Pausa durante la grabación, la rutina “Grab_dades” salta a la rutina “Pausa”, que escribe dos bytes en memoria que codifican una señal de pausa y podrán ser descodificados después (canal=10, dato=0).

Por último, comentar también cómo en las diferentes rutinas se encienden o se apagan los dos leds disponibles, a conveniencia. Con el fin de que el usuario tenga conocimiento del estado de ejecución del programa, la tabla 19 resume el código de colores para cada uno de ellos.

Estado del programa	Led Amarillo (D3)	Led Rojo (D2)
Reset	1	0
Cambio de frecuencia (botón Frecuencia pulsado durante el primer segundo)	intermitente	0
Graba	1	1
Pausa	1	0
Final grabación (memoria llena)	1 0	0 1
BorraM (borrar memoria)	1	intermitente
Memoria vacía (borrada)	0	0
Error en borrado memoria	intermitente	1
Serie (descarga datos)	0	1
Fin descarga serie	0 1	0 1

Tabla 19: Código de apagado (0) y encendido (1) de los leds de colores para los distintos estados de ejecución del programa.

3.4 Programa de descarga a través del puerto serie

Una vez grabados los datos en memoria, éstos pueden ser leídos y descargados a través del puerto serie del microcontrolador a un ordenador, si se pulsa el botón Serie. Por ello, es necesario escribir un programa para leer los datos desde este último, y grabarlos en el formato deseado. Se ha escrito un sencillo programa en VisualBasic, cuyo código se lista en la página 80. Aquí se explicará brevemente en qué consiste, sin entrar en los detalles de programación: básicamente, el programa abre el puerto serie (configurado a 9600 baudios y en modo texto) y va leyendo bytes (de uno en uno), los descodifica y escribe en el formato adecuado en una serie de ficheros, hasta que el usuario decide cerrar el puerto serie.

Para descodificar los bytes recibidos y recuperar el número de canal y el dato digitalizado a 12 bits, se debe tener en cuenta que al escribir en memoria del microcontrolador, primero se guardó el contenido de ADCDATAH, y después el de ADCDATAL (como se ha visto anteriormente), cuyo formato se indica en la figura 43 (página 49). Así pues, el programa considerará los bytes de dos en dos, por ejemplo:

```
b ← ADCDATAH
c ← ADCDATAL
```

y realizará la siguiente conversión:

$$\text{N}^\circ \text{ canal} \quad \text{NC} = \left\lfloor \frac{b}{16} \right\rfloor \quad (\text{parte entera})$$

$$\text{Dato} \quad \text{D} = \text{Resto} \left(\frac{b}{16} \right) \cdot 256 + c$$

Por ejemplo:

$$\left. \begin{array}{l} b = 60 = 00111100b \\ c = 52 = 00110100b \end{array} \right\} \Rightarrow \left\{ \begin{array}{l} \text{NC} = 3 \\ \text{D} = 12 \cdot 256 + 52 = 3124 \end{array} \right.$$

Una vez descodificados el n° canal y el dato de 12 bits, cada dato se graba en el fichero del canal correspondiente. Si no se ha producido ningún error, todos los canales deben estar comprendidos entre 0 y 7, que se relacionan con los fotodetectores según:

N° canal	0	1	2	3	4	5	6	7
Fotodetector	F	B1	B2	B3	B4	R	B	G

excepto en el caso de que se haya pulsado el botón de Pausa, que se codificaba en el programa del microcontrolador como:

$$\text{Pausa:} \quad 1010000b, 00000000b \quad (\text{NC} = 10, \text{D} = 0)$$

Así pues, si al leer se detecta una señal con NC=10 y D=0, se escribe “P” en todos los ficheros (de 0 a 7), de manera que sea posible identificar el instante preciso en el que se produjo la pausa. Además, para detectar errores (bien de transmisión, bien de grabación), existe un fichero adicional donde se escribe “Error” siempre que el canal no sea ninguno de los 9 admitidos (0-7, 10) o bien “Error P” cuando el canal sea 10 pero el dato no sea 0 (señal de Pausa).

La figura 46 muestra el aspecto de la ventana gráfica de usuario que el programa incorpora, antes de abrir el puerto serie (a), y durante la transmisión (b), donde aparecen diferentes pares de número de canal y dato leído.

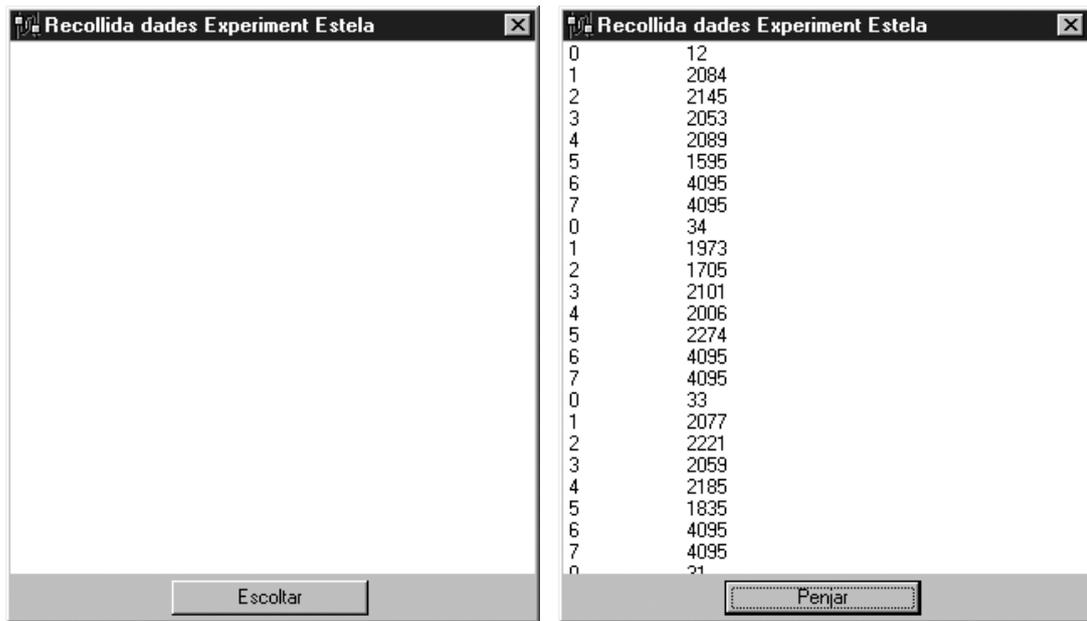


Figura 46: Captura de la ventana de usuario del programa de descarga y grabación de los datos a través del puerto serie: (a) antes de abrir el puerto serie, (b) durante la transmisión.

4 Resultados

En este capítulo se expondrán los resultados que se han obtenido de las medidas realizadas el 4 de diciembre del 2002, en Australia, justo antes de un eclipse total de Sol. La figura 47 muestra el lugar exacto donde fueron tomadas por el equipo científico, mientras que la figura 48 muestra el equipo de medida en el entorno en el que se utilizó.

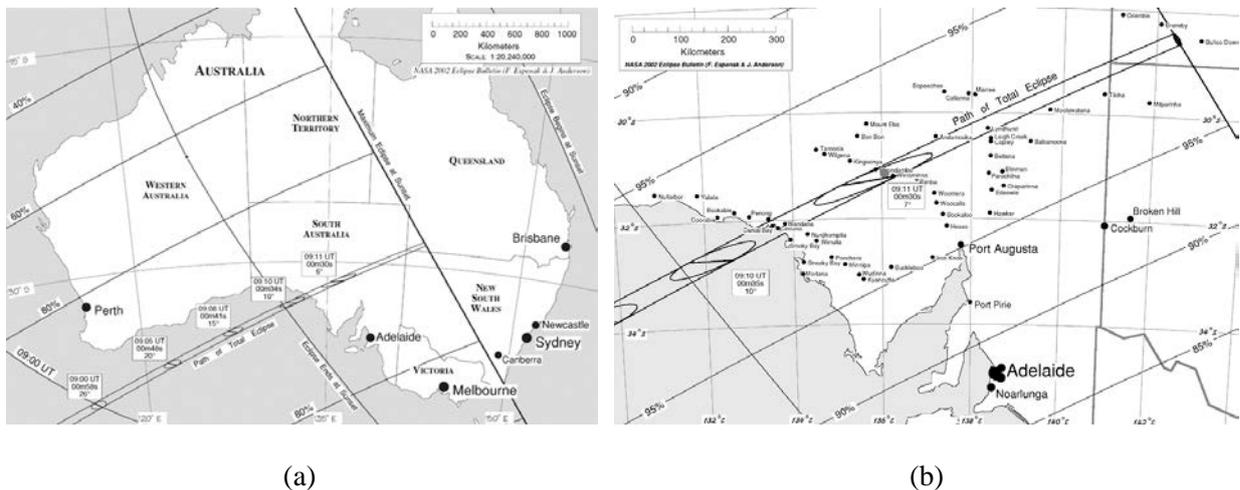
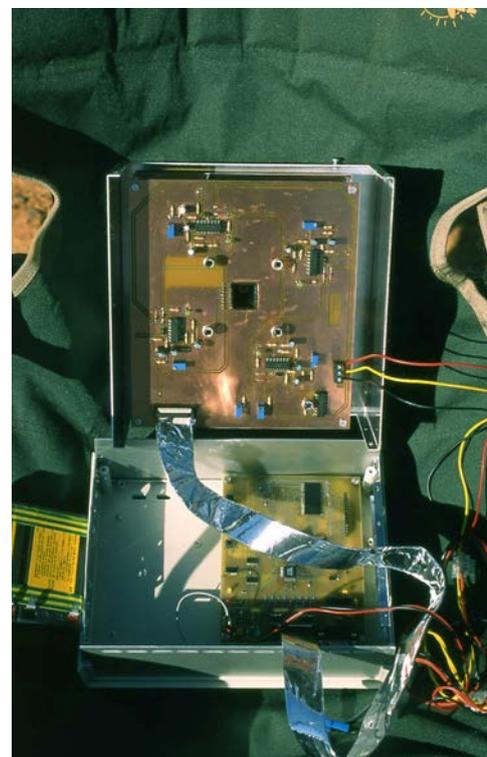


Figura 47: (a) Eclipse total de Sol en Australia (4/12/02): zona de totalidad. (b) Detalle del Sur de Australia. El punto gris indica el lugar donde se realizaron las medidas.



(a)



(b)

Figura 48: Fotografías del equipo de medida en Australia (4/12/02).

Minutos antes de la totalidad, no se observaban a simple vista las bandas de sombra. A pesar de ello, unos dos minutos antes se decidió iniciar la captación de las bandas. Se escogió una frecuencia de muestreo 500 Hz, de manera que se dispusiera de más de 4 minutos de grabación (ver página 31) y se pudieran tomar datos antes y después de la totalidad. La figura 49 muestra el resultado de la grabación para los fotodetectores F (luz de fondo), B4, R y G. En el eje de abscisas se ilustra el tiempo desde que se comenzó la grabación (teniendo en cuenta que cada nuevo punto captado corresponde a un intervalo de tiempo de

$$t_s = \frac{1}{500} \text{ s} = 0.002 \text{ s}$$

mientras que en el eje de ordenadas los valores digitalizados, entre 0 y 4095, se han convertido en intensidad de salida del fotodetector (excepto para el fotodetector G, figura 49d), con el fin de compararlas con las calculadas teóricamente en la figura 12. Se ha utilizado la siguiente conversión:

$$I(g) = \frac{V(g)}{R} = \frac{g \cdot \frac{2.5}{4096} \text{ V}}{75 \text{ K}} = g \cdot 8.138 \text{ nA}$$

para la intensidad de la luz de fondo, donde g es el valor digitalizado correspondiente, y R es la resistencia de la etapa de conversión I-V (ver figura 13 y tabla 4). Las fluctuaciones de intensidad respecto al centro para el canal i , se calculan según:

$$I_i(g) = \frac{V(g)}{R_i} \cdot \frac{1}{G} = \frac{\left(g \cdot \frac{2.5}{4096} - 1.125 \right) \text{ V}}{R_i} \cdot \frac{1}{50} \quad R_i = \begin{cases} 75 \text{ K} & \text{B1 - B4, R} \\ 820 \text{ K} & \text{G} \\ 2200 \text{ K} & \text{B} \end{cases}$$

donde R_i es la resistencia de la etapa de conversión I-V para el canal i (tal como se indica a la derecha de la fórmula) y G es la ganancia de la etapa de filtrado pasa-altos (aproximadamente 50 en este caso). Además, se resta 1.125 V al voltaje (los que se habían sumado en el circuito) de manera que la intensidad quede centrada en el cero y tenga valores positivos y negativos.

Como comentarios generales de los resultados mostrados en la figura 49, puede decirse que los resultados obtenidos son satisfactorios para todos los canales (los canales B1-B3 dan formas parecidas al B4 que se muestra a modo representativo) excepto para los canales G y B (teniendo éste último un aspecto similar al G), que fallaron y no aportan información. Lamentablemente, al no poder disponer de las medidas conjuntas de los 3 canales de color, no se podrá realizar un estudio comparativo de las características de las bandas con la longitud de onda.

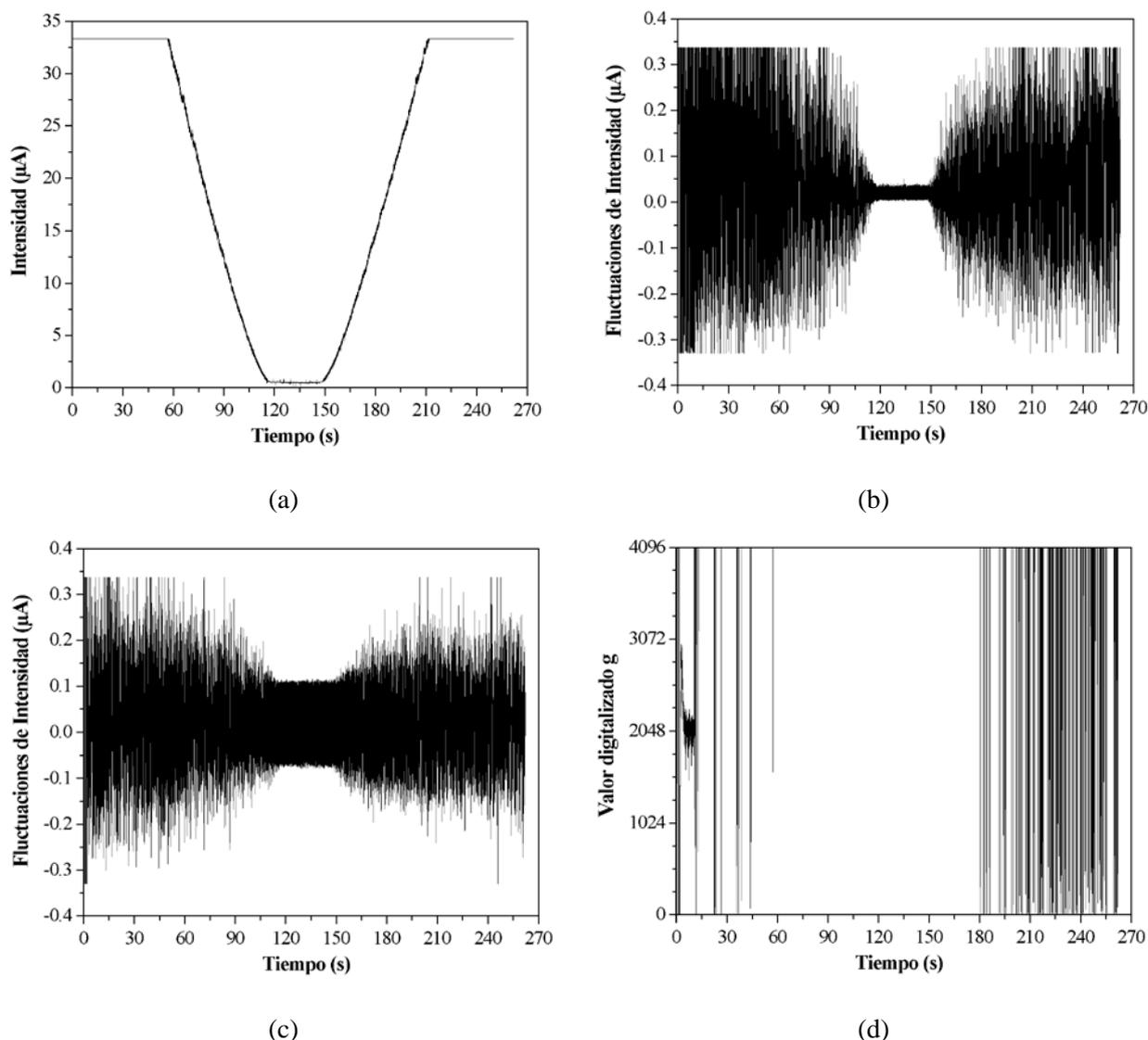


Figura 49: Resultados de las medidas: (a) intensidad de la luz de fondo. Fluctuaciones de intensidad respecto a la media para el fotodetector B4 (b) y el fotodetector R (c). (d) Valor digitalizado para el fotodetector G.

Del análisis general de los resultados se ve cómo la totalidad, que corresponde a la zona donde el fondo es plano y la señal de las bandas corresponde a ruido amplificado, empezó 116 s después de empezar a grabar, y duró 30 s, tal como estaba previsto y ocurrió en el lugar en que se observó el eclipse. El tiempo total de grabación fue de:

$$\frac{\frac{2 \text{ Mbytes}}{2 \text{ bytes/medida}}}{8 \text{ canales}} = 2^{17} \text{ medidas/canal} \xrightarrow{\times 0.002 \text{ ms/medida}} \square 262 \text{ s} = 4 \text{ min } 22 \text{ s}$$

4.1 Análisis de la luz de fondo y del contraste de las bandas

En este apartado se estudiarán las características de la luz de fondo y el contraste de las bandas de sombra respecto al mismo. En primer lugar, para la luz de fondo, en la figura 49a se ve cómo al principio de la grabación la luz de fondo está saturada (a $33 \mu\text{A}$, tal como se diseñó), y a partir de un determinado momento tiene una caída, hasta llegar a la totalidad, después de la cual vuelve a aumentar hasta saturarse de nuevo. En la figura 50 se han superpuesto las intensidades de la luz de fondo teórica y la medida, durante el minuto anterior a la totalidad, antes del cual la señal experimental está saturada. Se puede ver cómo ambas siguen el mismo comportamiento, aunque la luz de fondo que hubo el día del eclipse fue del orden de 2 veces superior a la calculada teóricamente. Hay que tener en cuenta que las condiciones atmosféricas y el entorno ambiental (humedad, temperatura, tipo de paisaje) influyen notablemente en la cantidad de luz total que llega al suelo, así como la inclinación de los fotodetectores con respecto al Sol. Se considera que los cálculos previos fueron muy acertados.

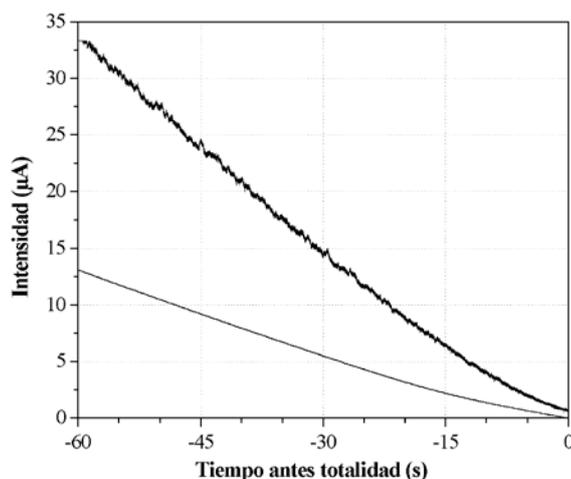


Figura 50: Comparación de la intensidad de la luz de fondo teórica (línea fina) con la intensidad medida (línea gruesa).

Analicemos ahora con un poco más de detalle el aspecto de la luz de fondo y de las bandas de sombra, en un período corto de tiempo. La figura 51a muestra la intensidad de la luz de fondo para un período de tiempo comprendido entre los 90 y los 92 s de empezar la grabación (26 y 24 s antes de la totalidad), mientras que la figura 51b muestra las fluctuaciones de intensidad del canal B4 en el mismo período de tiempo. Se ve cómo se ha filtrado el fondo de forma efectiva, y se consigue centrar las bandas entre $-0.3 \mu\text{A}$ y $0.3 \mu\text{A}$ (rango de $0.6 \mu\text{A} = 33\mu\text{A}/50$, tal como se diseñó). Veamos si el contraste de las mismas concuerda con lo que se preveía (del orden del

0.1-1% de la luz de fondo para la variación RMS). Se ha calculado el contraste RMS en este período para las franjas, calculado según

$$\text{RMS} = \sqrt{\frac{1}{N} \sum_{i=1}^N (g_i - \bar{g})^2}$$

donde g_i es el valor en el tiempo de medida i y \bar{g} es la media en el intervalo considerado, que tiene un número de puntos N . Se ha obtenido un valor de $\text{RMS} = 0.11 \mu\text{A}$. Al compararlo con el valor medio de la luz de fondo en este intervalo, $\langle I_F \rangle = 11.7 \mu\text{A}$, se obtiene que el contraste RMS de las bandas con respecto a la luz de fondo es, para este intervalo:

$$\text{RMS}_F = \frac{\text{RMS}}{\langle I_F \rangle} = \frac{0.11 \mu\text{A}}{11.7 \mu\text{A}} \approx 0.01 \quad (1\%)$$

lo cual está dentro del rango previsto.

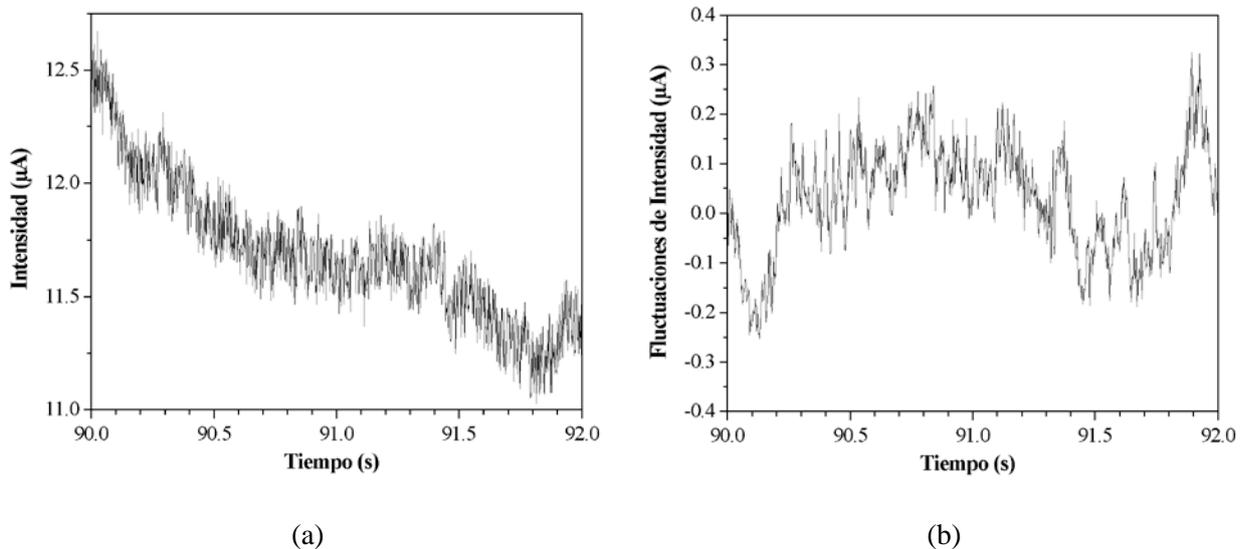


Figura 51: Resultados de las medidas: (a) intensidad de la luz de fondo y (b) fluctuaciones de intensidad respecto a la media para el fotodetector B4.

De hecho, la definición del contraste RMS en comparación con la luz de fondo no es más que la del denominado índice de centelleo (m) [Cod86], donde:

$$m^2 = \frac{\langle (I_{\text{tot}} - \langle I_{\text{tot}} \rangle)^2 \rangle}{\langle I_{\text{tot}} \rangle^2}$$

I_{tot} es la intensidad total, que incluye una luz de fondo que varía suavemente y unas fluctuaciones correspondientes a las bandas de sombra que se suman a ella. Codona predice en su artículo que el índice de centelleo decae a medida que el tiempo aumenta respecto a la totalidad del eclipse.

Para estudiar si esto ocurre así para las medidas tomadas en Australia, se ha extendido el análisis anterior para los 4 canales B1-B4 en intervalos de 2 s a lo largo de todo el tiempo de medida. Para ello, ha sido necesario ajustar previamente la luz de fondo a una función cuadrática, de manera que el cálculo se pueda extender incluso en aquellos instantes en los que estaba saturado. La figura 52 muestra, por una parte, el contraste RMS de las bandas (con líneas continuas) promediado para los 4 canales B1-B4, donde se ve cómo éste disminuye a medida que se acerca el instante de la totalidad (entre 116 s y 146 s). Sin embargo, su caída es más lenta que la de la propia luz de fondo, por lo que al compararlo con él para calcular el RMS_F relativo (o el índice de centelleo), éste crece a medida que se acerca la totalidad, como Codona predijo. Varía entre un mínimo del orden de 0.15% para dos minutos antes o después de la totalidad, hasta un máximo del orden del 3% cerca de la totalidad (cuando la luz de fondo en el denominador se hace muy pequeña).

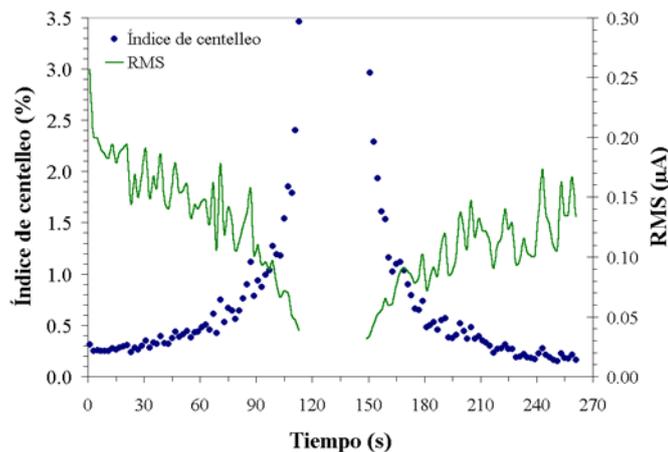


Figura 52: Variación del contraste RMS de las bandas y del índice de centelleo (promedio para los canales B1-B4).

Estos resultados confirman que las señales medidas corresponden realmente a bandas de sombra y, por otra, permiten entender la dificultad de diseño del sistema, en el que es difícil predecir el valor exacto de las magnitudes que se medirán, ya que el mismo fenómeno hace que éstas varíen a lo largo del tiempo de observación. En el presente Proyecto se ha fijado una ganancia intermedia de compromiso para poder disponer del número máximo de medidas, dentro de lo posible.

4.2 Análisis en frecuencia de las bandas de sombra

Sin abandonar la teoría del centelleo [Cod86], ésta predice que la densidad espectral de potencia (*Power Spectral Density*, PSD) o, lo que es equivalente, la intensidad de la

transformada de Fourier, de las bandas, representada en escala logarítmica, tiene una pendiente de unos $-5/3$ para frecuencias menores a una frecuencia determinada, que dependerá de las condiciones ambientales locales (velocidad del viento, etc.). Para frecuencias muy pequeñas, la PSD es independiente de la frecuencia, y para las frecuencias más altas puede que la pendiente llegue a alcanzar $-17/3$ (esto no ocurre siempre). Se han realizado espectros de potencia de las señales B1-B4 y R para diferentes intervalos de medida, y siempre se ha encontrado un comportamiento del mismo tipo, ilustrado en la figura 53. Ésta corresponde al espectro de potencia del canal B4 entre 88 s y 96 s del inicio de la medida. (La señal ha sido previamente centrada en el origen –valor medio nulo– para evitar la aparición de un pico pronunciado en el origen de la PSD). Puede verse cómo efectivamente se encuentra la pendiente de $-5/3$ predicha, lo que confirma la existencia y el registro de bandas de sombra. Además, se ha comprobado que tanto el espectro de la luz de fondo como de las señales de los diferentes canales durante la totalidad (cuando no se ven bandas) no tiene el aspecto de la figura 53.

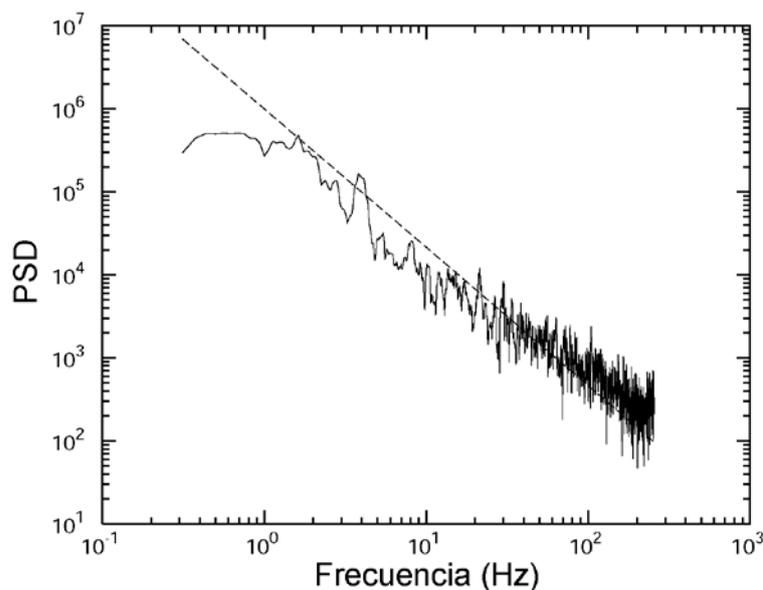


Figura 53: Espectro de potencia del canal B4, en escala logarítmica. La línea punteada tiene una pendiente de $-5/3$.

4.3 Análisis de la dirección y velocidad de las bandas de sombra

Uno de los objetivos iniciales del trabajo era determinar la dirección y la velocidad de las bandas de sombra. Por ello, se dispusieron 4 fotodetectores iguales formando un cuadrado de lado $D = 5$ cm (ver figura 4, página 7). El análisis de las correlaciones cruzadas entre cada 2 de las señales correspondientes da una idea del tiempo Δt (retraso) que emplea una banda en llegar de un detector a otro, de forma que su velocidad será:

$$v_{\text{bandas}} = \frac{D}{\Delta t}$$

(para dos detectores separados una distancia D). La figura 54 muestra el resultado de la correlación entre los canales B1 y B2, donde aparece un pico para $\Delta t = -0.008$ s. La figura 55 muestra una ampliación para diferentes correlaciones cruzadas, donde se ve cómo el pico varía dependiendo del par de canales considerado. En la tabla 20 se resume los diferentes retrasos, mientras que la figura 56 es un esquema de la posible dirección de las bandas, de acuerdo a los retrasos hallados. La velocidad de las mismas sería:

$$v_{\text{bandas}} \approx \frac{5 \text{ cm}}{0.008 \text{ s}} \approx 5 \text{ m/s}$$

resultado que es del mismo orden de magnitud que las medidas que se han realizado hasta el momento [Jon94][Jon96][Jon99]. Se ha calculado también las correlaciones cruzadas entre el fotodetector R, situado en el centro, y el resto, y se han obtenido unos retrasos que son coherentes con la velocidad anterior.

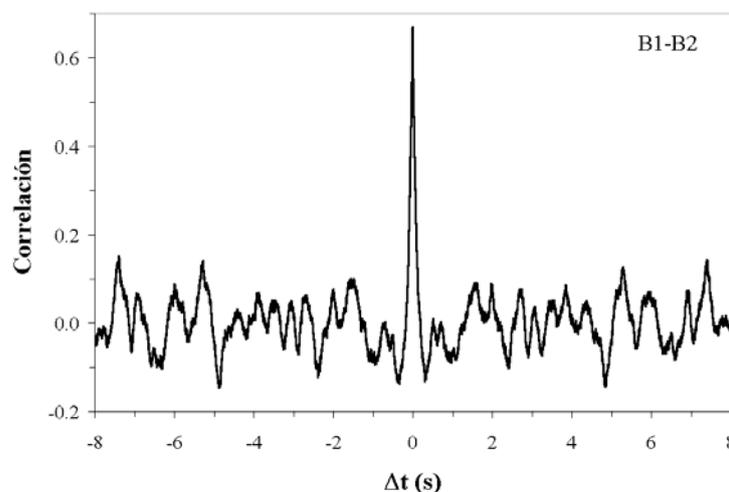
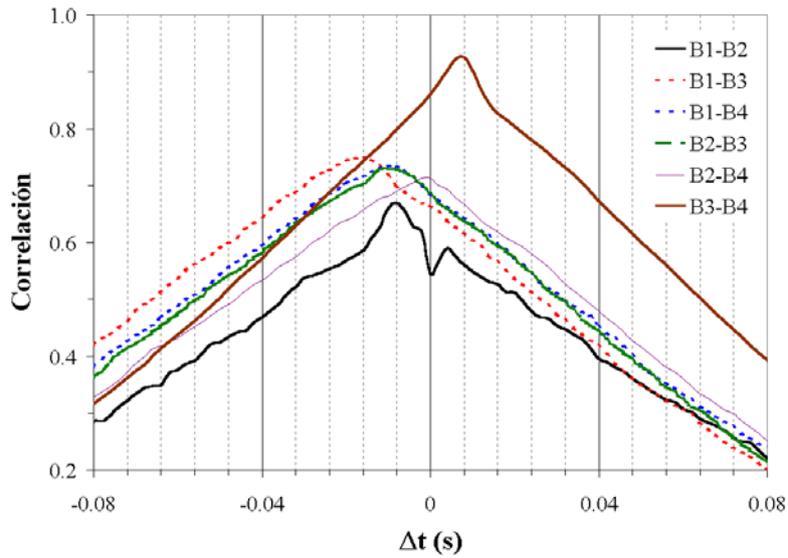


Figura 54: Correlación cruzada entre las señales de los detectores B1 y B2.

Por otra parte, no hay que olvidar que las 8 señales no fueron digitalizadas simultáneamente, sino una seguida de la otra. Así pues, el propio sistema de adquisición introdujo un retraso fijo que, para la frecuencia escogida de 500 Hz, es:

$$\Delta t_{\text{adquisición}} = \frac{t_s}{n^{\circ} \text{canales}} = \frac{0.002 \text{ s}}{8} = 0.25 \text{ ms}$$

lo cual representa del orden del 3% de los retrasos calculados y no se tiene en cuenta.



Fotodetectores	Δt (s)
B1-B2	-0.008
B1-B3	-0.016
B1-B4	-0.008
B2-B3	-0.010
B2-B4	-0.002
B3-B4	+0.008

Tabla 20: Resultado de las correlaciones cruzadas.

Figura 55: Detalle y comparación de las correlaciones cruzadas entre los diferentes fotodetectores.

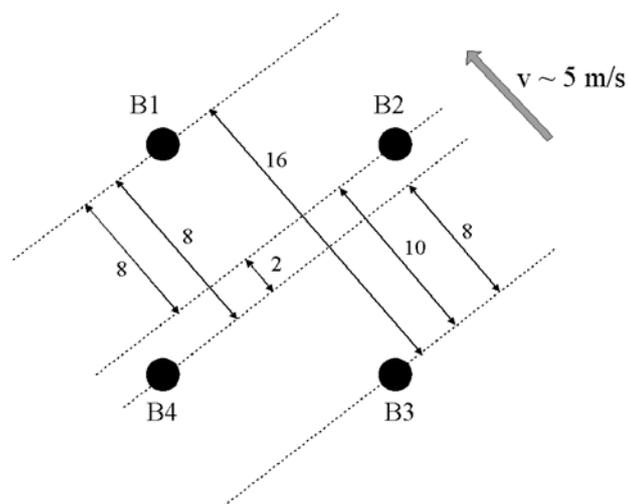


Figura 56: Esquema de la dirección y velocidad de las bandas de sombra.

5 Presupuesto

En este capítulo se detallará el presupuesto de este proyecto, separado en dos capítulos, uno de material y otro de recursos humanos. Al tratarse de un proyecto con finalidades científicas, no se realizará un estudio de viabilidad económica.

5.1 Material

A continuación se detalla el gasto de cada una de los módulos, el de captación y filtrado de las bandas de sombra y el de adquisición y grabación de los datos, así como otro material necesario.

Módulo captación y filtrado bandas

Nº	Descripción	Código / Fabricante	Precio unidad (€)	Precio total (€)
14	Diodo 1N4148		0.03	0.42
21	Capacidad electrolítica 33uF		0.10	2.10
8	Fotodiodo	S1223-01 Hamamatsu	11.60	92.80
7	LED		0.15	1.05
8	TL084CN	TL084CN Texas Instr.	0.61	4.88
9	Potenciómetro multivuelta 2k		2.18	19.62
66	Resistencia 5%		0.04	2.64
1	Filtro dicroico 45° Rojo	L43-454 Edmund Industrial Opt.	17.60	17.60
1	Filtro dicroico 45° Azul	L43-454 Edmund Industrial Opt.	17.60	17.60
1	Caja metálica		11.00	11.00
1	Conectores (jumpers, alimentación)		2.00	2.00
			Total:	171.71
			IVA (16%)	27.47
			Total IVA	199.18
3	Montaje placa no metalizada		26.00	78.00
			IVA (16%)	12.48
			Total IVA	90.48
			TOTAL	249.71
			TOTAL IVA	289.66

Módulo adquisición y grabación de datos

Nº	Descripción	Código / Fabricante	Precio unidad (€)	Precio total (€)
1	4 puertas NAND de 2 entradas	74HC00D Philips Sem.	0.23	0.23
1	4 puertas AND de 2 entradas	74HC08D Philips Sem.	0.33	0.33
2	8 latch	74HC573D Philips Sem.	0.77	1.54
1	ADuC812		29.00	29.00
2	Memoria Flash 1 Mb	AM29F800BB-90SC AMD	16.20	32.40
4	Capacidad cerámica 100 nF		0.10	0.40
21	Capacidad SMD 1206		0.04	0.84
1	Cristal 11.059 MHz		0.56	0.56
1	Capacidad SMD Tántalo (10 uF)		0.10	0.10
1	Conector F de 9 vías (serie)		2.02	2.02
3	LED		0.15	0.45
2	Amplificador operacional (4)	LM324M National Sem.	0.47	0.94
1	MAX232	MAX232N Texas Instr.	1.72	1.72
5	Pulsador		0.20	1.00
15	Resistencia SMD		0.04	0.60
1	Inversor trigger Schmitt séxtuple	74HC14D Philips Sem.	0.29	0.29
1	Display LCD		11.20	11.20
1	Caja metálica		19.00	19.00
1	Conectores, jumpers		2.00	2.00
			Total:	104.62
			IVA (16%)	16.74
			Total IVA	121.36
1	Montaje placa metalizada		52.00	52.00
			IVA (16%)	8.32
			Total IVA	60.32
			TOTAL	156.62
			TOTAL IVA	181.68

Otros

Nº	Descripción	Código / Fabricante	Precio unidad (€)	Precio total (€)
2	Batería ácida de plomo, 12V (1.2Ah)		22.24	44.48
1	Conectores alimentación, cables		3.00	3.00
			Total:	47.48
			IVA (16%)	7.60
			Total IVA	55.08

Material accesorio

Nº	Descripción	Código / Fabricante	Precio unidad (€)	Precio total (€)
1	Ordenador Pentium IV		800.00	800.00
1	Cable serie comunicación PC		3.00	3.00
			Total:	803.00
			IVA (16%)	128.48
			Total IVA	931.48

El capítulo de material se puede resumir de la siguiente manera:

Resumen Material

	Total	IVA (16%)	Total IVA
Módulo Captación y filtrado bandas	249.71	39.95	289.66
Módulo Adquisición y grabación datos	156.62	25.06	181.68
Otros	47.48	7.60	55.08
TOTAL PLACAS	453.81	72.61	526.42
Material accesorio	803.00	128.48	931.48
TOTAL	1256.81	201.09	1457.90

5.2 Recursos humanos

La tabla siguiente resume el gasto en recursos humanos (donde no se ha tenido en cuenta el montaje de las placas PCB, que se incluye en el apartado de material). Se considera que el trabajo de diseño lo realizará un ingeniero cualificado, a razón de 30 €/hora, mientras que el trabajo de montaje y verificación de las placas lo realizará un técnico de grado medio, a razón de 20 €/hora.

Recursos humanos

Horas trabajo	Descripción actividad	Precio hora (€)	Precio total (€)
80 h	Cálculo y diseño de la placa de captación y filtrado	30	2400
40 h	Montaje y verificación de la placa de captación y filtrado	20	800
60 h	Diseño de la placa del microcontrolador	30	1800
40 h	Montaje y verificación de la placa del microcontrolador	20	800

40 h	Programación del microcontrolador	30	1200
40 h	Puesta a punto final de todo el sistema	30	1200
Total:			9200

Si el trabajo fuera realizado por una única persona, le ocuparía un tiempo de 7.5 semanas (a razón de 40 h/semana). Si a esto se añade el tiempo de realización de las placas PCB, no incluido aquí, el proyecto completo podría tener una duración máxima de unas 9 semanas. Este tiempo se podría reducir a unas 5 semanas en el caso de que se trabajara paralelamente en la elaboración de los dos módulos principales.

6 Conclusiones y perspectivas

- En el presente proyecto se ha diseñado un sistema de adquisición de datos autónomo para el estudio de las bandas de sombra durante eclipses totales de Sol. El sistema consta de dos módulos diferenciados, uno de captación y filtrado de la señal, y un segundo módulo independiente del anterior de adquisición y grabación de los datos. Se ha construido un prototipo que ha funcionado correctamente, y con el cual se han obtenido resultados de las bandas de sombra del último eclipse, registrado en Australia el pasado 4 de diciembre del 2002. Sin embargo, en el módulo de detección, que utiliza 8 fotodetectores, dos de ellos fallaron. Este problema debería solventarse para las próximas medidas, a realizar previsiblemente en la Antártida el próximo 23 de noviembre del 2003.

Además, existen diversas mejoras que se pueden introducir en el sistema, ya sea pequeñas modificaciones sobre el prototipo existente como cambios más sustanciales en el diseño.

- En el módulo de adquisición de datos, una primera mejora sencilla consistiría en reprogramar el microcontrolador utilizando el display, de manera que se pudiera acceder a las diferentes opciones del programa (grabar, borrar memoria, descargar datos, etc.) a través de los menús que aparecerían en pantalla.
- Además, las memorias Flash utilizadas podrían substituirse con memorias Compact Flash, de hasta 1 Gbyte, con lo que se dispondría de un tiempo de medida mucho más largo que con el sistema actual.
- Los cambios más sustanciales hacen referencia al diseño de un sistema de captación más versátil en lo que a ganancias se refiere, que no deberían estar fijadas para unas condiciones concretas de luz (condiciones que varían de un eclipse a otro). Estos cambios afectarían a los dos sistemas conjuntamente, ya que ambos deberían interactuar de manera que fuera el propio microcontrolador el que regulara las ganancias del sistema analógico para asegurar un rango dinámico óptimo. En la placa de filtrado se podrían substituir las resistencias y potenciómetros actuales que determinan las diferentes ganancias y centrado de las señales por resistencias digitales controladas por el microcontrolador. Este control y ajuste debería realizarse durante los instantes iniciales en los que se aprecian bandas de sombra, y permanecer fijo durante el resto del tiempo de medida.

7 Bibliografía

- [Cod86] J.L. Codona, “The scintillation theory of eclipse shadow bands”, *Astron. Astrophys.* **164**, 415-427 (1986).
- [Cod91] J.L. Codona, “The Enigma of Shadow Bands”, *Sky Telesc.* **81**, 482-487 (1991).
- [Hul71] M.E. Hulst, R.D. Burgess, D.A. Mitchell, D.W. Warn, “Visual, Photographic and Photoelectric Detection of Shadow Bands at the March 7, 1970, Solar Eclipse”, *Nature* **231**, 255-258 (1971).
- [Jon94] B.W. Jones, C.A.L. Jones, “Shadow bands during the total solar eclipse of 11 July 1991”, *J. Atmos. Terr. Phys.* **56** (12), 1535-1543 (1994).
- [Jon96] B.W. Jones, “Shadow bands during the total solar eclipse of 3 November 1994”, *J. Atmos. Terr. Phys.* **58** (12), 1309-1316 (1996).
- [Jon99] B.W. Jones, “Shadow bands during the total solar eclipse of 26 February 1998”, *J. Atmos. Solar-Terr. Phys.* **61** (13), 965-974 (1999).
- [Mal94] A.P. Malvino, Principios de Electrónica, McGrawHill, Madrid (1994).
- [Mar84] L.A. Marschall, “Shadow Bands - Solar Eclipse Phantoms”, *Sky Telesc.* **67**, 116-118 (1984).
- [Mar84b] L.A. Marschall, R. Mahon, R.C. Henry, Observations of shadows bands at the total solar eclipse of 16 February 1980, *Appl. Opt.* **23** (23), 4390-4393 (1984).
- [Min54] M. Minnaert, The Nature of light and Color in the Open Air, Dover, New York (1954).
- [Web1] <http://sunearth.gsfc.nasa.gov/eclipse/SEcat/SEdecade2001.html>.
- [Web2] <http://www.8052.com/tut8051.phtml>.
- [Zir95] J.B. Zirker, Total eclipses of the sun, Princeton University Press, Princeton, New Jersey (1995).

8 Agradecimientos

A Eduard Masana, quien tuvo la idea de este Proyecto. A Mercè Urquizu, por su colaboración y medidas en el desierto australiano. Al Dr. Jordi Torra, por su idea de añadir los filtros dicróicos.

Al Dr. Mauricio Moreno y a la Dra. Gemma Hornero, por su ayuda en la caracterización de los fotodiodos.

Al Dr. Óscar Ruiz, por su ayuda en el diseño del circuito de filtrado de señal.

Al Dr. Sebastià Bota y al Dr. Genís Chapinal, por su ayuda en el pasado.

Al Dr. Pepe Bosch, por ser más que un director.

9 Anexos

9.1 Datasheets

Los *datasheets* se incluyen dentro de un CD. Aquí se proporciona una lista de los elementos de los que se adjunta el *datasheet* y del nombre de archivo correspondiente.

Descripción	Código / Fabricante	Datasheet
Fotodiodo	S1223-01, Hamamatsu	Ham_Si_photodiode.pdf S1223-01.pdf
Amplificador operacional JFET cuádruple	TL084CN, Texas Instr.	TL084.pdf
Filtro dicroico 45° Rojo / Azul	L43-454 Edmund Industrial Opt.	Ver catálogo Edmund
Puerta NAND de 2 entradas cuádruple	74HC00D, Philips Sem.	74HC_HCT00.pdf
Puerta AND de 2 entradas cuádruple	74HC08D, Philips Sem.	74HC_HCT08.pdf
Latch D transparente octal	74HC573D, Philips Sem.	74HC_HCT573.pdf
ADuC812	ADuC812, Analog Devices	ADuC812.pdf ADuC812_qrg.pdf
Memoria Flash 1 Mbyte	AM29F800BB-90SC AMD	AM29F800B.pdf
Amplificador operacional cuádruple	LM324M National Sem.	NSLM324.pdf
Driver / Receiver RS232	MAX232N Texas Instr.	MAX232_TI.pdf
Inversor trigger Schmitt séxtuple	74HC14D Philips Sem.	74HC_HCT14.pdf
Display LCD	LMD016 Hitachi	LCD_LM016.pdf

9.2 Listado del programa “Frangfrec.asm”

```

-----
; Autor: Estela Martín Badosa
; Fecha: 10 Noviembre 2002
; Archivo: Frangfrec.asm
; Hardware: ADuC812
; Descripción: Programa de conversión AD y grabación en memoria de los datos
; de 8 canales analógicos, a una cierta frecuencia de muestreo,
; que se puede escoger entre 1kHz y 500Hz. El programa permite
; borrar la memoria y descargar los datos a través del puerto
; serie. Los botones para escoger las diferentes acciones son:
; Botón Start/Pausa, Int0 : graba/pausa
; Botón Serie, Int1 : descarga puerto serie
; Botón BorraM, P3.5 : borrar memoria
; Botón Frecuencia, P3.4 : cambiar frecuencia de muestreo
-----
$MOD812 ; Use 8052&ADuC812 predefined symbols

; botones -----
BUT_ER EQU P3.5 ; botón BorraM
BUT_FR EQU P3.4 ; botón Frecuencia

; frecuencia de muestreo -----
TIEMPL1 EQU 066h ; periodo de recarga de T2 =
TIEMPH1 EQU 0FCh ; = (10000h-FC66h)*1.085 us =
; = 922*1.085us = 1 ms (fs=1kHz)
TIEMPL2 EQU 0CDh ; = (10000h-F8CDh)*1.085 us =
TIEMPH2 EQU 0F8h ; = 1843*1.085us = 2 ms (fs=500Hz)

; ADC modo de conversión -----
ADC_MOD EQU 060h ; modo ADC: normal + tiempo conv.:
; ADCclk=Mclk/M,Taq=N/ADCclk
; Tadc=16ADCclk+Taq=M/Mclk*(16+N)
; en este caso M=4,N=1 -> Tadc=6.15us

; External Flash, Comandos -----
EXF_PA1 EQU 0AAAh ; secuencia de direcciones y datos
EXF_PD1 EQU 0AAh ; para Programar la memoria
EXF_PA2 EQU 0555h ; Flash eXterna
EXF_PD2 EQU 055h
EXF_PA3 EQU 0AAAh
EXF_PD3 EQU 0A0h

EXF_EA1 EQU 0AAAh ; para borrar Chip entero (Chip Erase)
EXF_ED1 EQU 0AAh ; o un sector (Sector Erase)
EXF_EA2 EQU 0555h ; los 5 primeros ciclos igual
EXF_ED2 EQU 055h ; cambia el 6º
EXF_EA3 EQU 0AAAh
EXF_ED3 EQU 080h
EXF_EA4 EQU 0AAAh
EXF_ED4 EQU 0AAh
EXF_EA5 EQU 0555h
EXF_ED5 EQU 055h
EXF_EA6 EQU 0AAAh ; Dirección para Chip Erase
EXF_ED6 EQU 010h ; Dato para Chip Erase
EXF_SD6 EQU 030h ; para Sector Erase se pone su dirección
; y este dato (EXF_SD6)

EXF_RD EQU 0F0h ; Dato para Reset, cualquier dirección

; Posiciones límites memoria -----
DPP_INI EQU 000h ; página inicial memoria 1
DPP_M2 EQU 010h ; página inicial memoria 2
DPP_MAX EQU 020h ; valor máximo de DPP
; ( 20h =2^4*2*2^16 = 2^21 = 2 Mb)

; Codificación de la Pausa -----
PAUS EQU 10100000b ; pausa: canal 10, dato 0

```

```

;
;-----; BEGINNING OF CODE
CSEG

ORG 0000h
    JMP     MAIN           ; jump to main program
;-----; INTERRUPT VECTOR SPACE
ORG 0003h
    JMP     EXT0_INT      ; External Int0, botón Start/Pausa
ORG 0013h
    JMP     EXT1_INT      ; External Int1, botón Serie
ORG 002BH
    JMP     T2_INT        ; Timer2 ISR

;=====;
;-----; MAIN PROGRAM
ORG 004Bh

MAIN:

; SP
    MOV     SP,#60h

; INTERRUPTACIONES
    SETB    EA           ; enable interrupts
    SETB    EX0          ; enable interrupt 0
    SETB    EX1          ; enable interrupt 1

; PRECONFIGURE TIMER2
    MOV     T2CON,#00h   ; modo recarga
; por defecto frecuencia2 (ts=2ms , fs=500Hz)
    MOV     RCAP2L,#TIEMPL2 ; valor de recarga
    MOV     RCAP2H,#TIEMPH2
    MOV     TL2,#TIEMPL2 ; valor inicial
    MOV     TH2,#TIEMPH2

; PRECONFIGURE ADC
    MOV     ADCCON1,#ADC_MOD

; PRECONFIGURE DAC (para LEDS)
    MOV     DACCON,#0FFh ; modo de DAC, en DAC0L=255/0 (LED0 amarillo ON/OFF)
                                ; DAC1L=255/0 (LED1 rojo ON/OFF)

; PRECONFIGURE EXTERNAL FLASH
    MOV     DPP,#DPP_INI ; dirección de memoria inicial
    MOV     DPTR,#0

; Posiciones memoria inicialmente, en registros
    CLR     RS0
    CLR     RS1
    MOV     R0,#DPP_INI
    MOV     R1,#0
    MOV     R2,#0

;-----;
; INICIO PROGRAMA

    MOV     DAC0L,#255   ; led amarillo on
    MOV     DAC1L,#0     ; led rojo off
; espero 1s
    SETB    RS0
    SETB    RS1
    MOV     R4,#2
FREQ:
    CALL    DELAY1S
    DJNZ   R4,BOTFR
    JMP     FINFREC
BOTFR:
    JB     BUT_FR,FREQ   ; wait for button press
    CALL   DELAY         ; pause 100ms
    JB     BUT_FR,FREQ   ; ensure button wasn't false trigger
; Se ha apretado botón, frecuencia1 (ts=1ms , fs=1kHz)
    MOV     RCAP2L,#TIEMPL1 ; valor de recarga
    MOV     RCAP2H,#TIEMPH1
    MOV     TL2,#TIEMPL1   ; valor inicial
    MOV     TH2,#TIEMPH1

```

```

; led amarillo on y off, que indica el cambio de frecuencia
MOV    DAC0L,#0          ; led amarillo off
CALL   DELAY1S
MOV    DAC0L,#255       ; led amarillo on

FINFREC:
CLR    RS0
CLR    RS1
MOV    R5,#0            ; registro de pausa/start (Graba=0)
MOV    R7,#0            ; registro de fin de descarga serie (FinSerie=0)

W_BUT_E:
CJNE   R7,#0,ACABA
CJNE   R5,#0,GRAB
JB     BUT_ER,W_BUT_E   ; wait for button press
CALL   DELAY            ; pause 100ms
JB     BUT_ER,W_BUT_E   ; ensure button wasn't false trigger
MOV    DPP,#DPP_INI     ; borra memoria 0
CALL   ERAS_MEM
MOV    DPP,#DPP_M2      ; borra memoria 1
CALL   ERAS_MEM
JMP    W_BUT_E

GRAB:   CALL   GRAB_DADES
        JMP    W_BUT_E

ACABA:  CLR    EA
        MOV    A,#255    ; complementa led amarillo
        XRL   A,DAC0L
        MOV    DAC0L,A
        MOV    A,#255    ; complementa led rojo
        XRL   A,DAC1L
        MOV    DAC1L,A
        CALL   DELAY1S
        JMP    ACABA

;
;
; SUBROUTINES

; INTERRUPTACIONES
EXT0_INT:
PUSH   PSW
CLR    RS0
CLR    RS1
MOV    A,#255
XRL   A,R5            ; complementa R5 (Graba)
MOV    R5,A          ; Pausa - Graba
POP    PSW
CALL   DELAY         ; delay 100 ms
CALL   DELAY
CALL   DELAY
RETI

;-----
EXT1_INT:
CLR    PX1
SETB   PT1           ; Timer1 más prioridad que Int1
CLR    EX1           ; disable Int1
MOV    DAC0L,#0      ; led amarillo off
MOV    DAC1L,#255    ; led rojo on
CALL   SERIE
MOV    R7,#1         ; FinSerie=1
MOV    DAC0L,#255    ; led amarillo on
RETI

;-----
T2_INT:
CLR    TF2
CLR    RS0
CLR    RS1
MOV    R3,#0         ; primer canal = 0
CALL   ADCCONV
RETI

```

```

; CONVERSIONES Y MEMORIA
GRAB_DADES:
    MOV    DAC0L,#255    ; led amarillo on
    MOV    DAC1L,#255    ; led rojo on
; lee posición de la memoria actual
    CLR    RS0
    CLR    RS1
    MOV    DPP,R0
    MOV    DPH,R1
    MOV    DPL,R2

; Empieza conversiones y a grabar
    MOV    R6,#0        ; MemLlena=0
    SETB   ET2          ; enable Timer2 interrupt
    SETB   TR2          ; lanza Timer2

; Espera aquí hasta pulsar botón Int0 (Start/Pausa) de nuevo
ES_PAUS:
    CJNE   R5,#0,$
    CALL   PAUSA
RET

;-----
ADCCONV:                ; conversiones ADC

    MOV    ADCCON2,R3    ; selecciona canal ADC
    SETB   SCONV         ; inicia SCONV ('single conversion')

WAIT_ADC:
    MOV    C,ADCI        ; comprueba fin conversión
    JNC    WAIT_ADC     ; si no, espera hasta que se acabe

    MOV    R4,ADCDATAH   ; high nibble and channel ID
    CALL   GRABX         ; graba en memoria
    CJNE   R6,#0,FIN_ADC
    MOV    R4,ADCDATAL   ; ADC result low byte
    CALL   GRABX         ; graba en memoria
    CJNE   R6,#0,FIN_ADC ; si MemLlena=1, acaba conversiones

    CLR    ADCI
    INC    R3            ; incrementa canal
    CJNE   R3,#8,ADCCONV ; hace 8 canales (0-7)

FIN_ADC:
    RET

;-----
PAUSA:
    CLR    ET2          ; disable Timer2 Int
    MOV    DAC0L,#255   ; led amarillo on
    MOV    DAC1L,#0     ; led rojo off
; escribe pausa en memoria
    CLR    RS0
    CLR    RS1
    MOV    R4,#PAUS     ; canal 10, dato 0
    CALL   GRABX
    MOV    R4,#0        ; low byte = 0
    CALL   GRABX
; Graba posición de memoria actual
    MOV    R0,DPP
    MOV    R1,DPH
    MOV    R2,DPL

    MOV    R6,#1        ; parará conversiones
    RET

;-----
GRABX:
; guarda posición de memoria actual (DPP no hace falta)
    PUSH   DPH
    PUSH   DPL
; modo escritura
    MOV    DPTR,#EXF_PA1

```

```

MOV      A,#EXF_PD1
MOVX    @DPTR,A
MOV      DPTR,#EXF_PA2
MOV      A,#EXF_PD2
MOVX    @DPTR,A
MOV      DPTR,#EXF_PA3
MOV      A,#EXF_PD3
MOVX    @DPTR,A
; graba datos
POP      DPL          ; recupera posición de memoria
POP      DPH
MOV      A,R4          ; lo que haya puesto en ADCCONV
MOVX    @DPTR,A      ; escribe en memoria
FIN_PROG:              ; la operación de escritura ha acabado
; comprueba si final de memoria
INC      DPTR
MOV      A,DPP
CJNE    A,#DPP_MAX,FIN_GX ; si memoria llena
CLR      ET2          ; para de grabar
CLR      TR2
MOV      R5,#0        ; Graba=0
MOV      R6,#1        ; así parará conversiones
MOV      R7,#1        ; y también el programa

FIN_GX:
RET

;-----
ERAS_MEM:

MOV      DAC0L,#255   ; led amarillo on
MOV      DAC1L,#255   ; led rojo on
MOV      DPTR,#EXF_EA1
MOV      A,#EXF_ED1
MOVX    @DPTR,A
MOV      DPTR,#EXF_EA2
MOV      A,#EXF_ED2
MOVX    @DPTR,A
MOV      DPTR,#EXF_EA3
MOV      A,#EXF_ED3
MOVX    @DPTR,A
MOV      DPTR,#EXF_EA4
MOV      A,#EXF_ED4
MOVX    @DPTR,A
MOV      DPTR,#EXF_EA5
MOV      A,#EXF_ED5
MOVX    @DPTR,A
MOV      DPTR,#EXF_EA6 ; borra todo el chip
MOV      A,#EXF_ED6
MOVX    @DPTR,A

PUSH    PSW
SETB    RS0
SETB    RS1
MOV      R3,#5        ; se espera 5s, led rojo interm.
DLYM:   MOV      DAC1L,#0 ; led rojo off
CALL    DELAY1S
MOV      DAC1L,#255   ; led rojo on
CALL    DELAY1S
DJNZ    R3,DLYM
POP      PSW

; mirando bits de toggle de la memoria
ETOGGLE:
MOVX    A,@DPTR      ; lee datos
MOV      C,ACC.7      ; DQ7
JC      FIN_ERAS     ; si DQ7=1, erase completed
MOV      C,ACC.5      ; DQ5
JNC     ETOGGLE      ; si DQ5=0, empieza comprobación
MOVX    A,@DPTR      ; si DQ5=1, lee datos
MOV      C,ACC.7      ; DQ7
JC      FIN_ERAS     ; si DQ7=1, erase completed
ER_MEM: MOV      DAC1L,#255 ; a partir de aquí error
MOV      DAC0L,#0
CALL    DELAY1S
MOV      DAC0L,#255

```

```

CALL    DELAY1S

FIN_ERAS:
MOV     DAC0L,#0      ; la operación de erase ha acabado con éxito
MOV     DAC1L,#0      ; led amarillo off
RET

;-----
SERIE:      ; Leyendo memoria y enviando al puerto serie

; Configuración Timer1
MOV     TMOD,#20h     ; 00100000 modo recarga Timer1
MOV     TH1,#253     ; valor de recarga (9600 baudios)
MOV     TL1,#253     ; valor inicial

; Configuración Puerto Serie
CLR     SM0
SETB    SM1           ; modo 1 (8-bit UART)

; prepara memoria para leer
MOV     DPP,#DPP_INI ; dirección inicial
MOV     DPTR,#0

MOV     A,#EXF_RD    ; reset de la memoria
MOVX    @DPTR,A      ; (cualquier dirección es válida)
MOV     DPTR,#0
CALL    DELAY10

; leyendo y enviando datos
SETB    TR1          ; lanza Timer1 (puerto serie)

LEEX:   MOVX    A,@DPTR ; lee de la memoria
CALL    DELAY10

CLR     TI           ; envía dato en A al puerto serie
MOV     SBUF,A
JNB     TI,$
CLR     TI

; comprueba si final memoria
INC     DPTR
MOV     A,DPP
CJNE    A,#DPP_MAX,LEEX

CLR     TR1          ; para Timer1 (deja de descargar)
RET

; DELAYS TIEMPO
-----
DELAY:      ; delay 100ms

PUSH    PSW
SETB    RS0
SETB    RS1
MOV     A,#200      ; 200 * 500us = 100ms
DLY1:   MOV     R0,#229 ; 229 * 2.17us = 500us
DJNZ    R0,$        ; 2 ciclos = 2 * 1.085us = 2.17us
DEC     A
JNZ     DLY1
POP     PSW
RET

;-----
DELAY1S:    ; delay 1s

PUSH    PSW
SETB    RS0
SETB    RS1
MOV     R1,#10      ; 10 * 100ms = 1s
DLY2:   CALL    DELAY
DJNZ    R1,DLY2
POP     PSW
RET

;-----
DELAY10:   ; delay 10us

```

```
PUSH    PSW
SETB   RS0
SETB   RS1
MOV     R2,#5           ; 5 * 2.17us = 10.85us
DJNZ   R2,$           ; 2 ciclos = 2 * 1.085us = 2.17us
POP     PSW
RET
```

```
:_____
:_____
```

END

9.3 Listado del programa “port.frm”

```

VERSION 5.00
Object = "{648A5603-2C6E-101B-82B6-000000000014}#1.1#0"; "MSCOMM32.OCX"
Begin VB.Form frmport
    BackColor = &H8000000E&
    BorderStyle = 1 'Fixed Single
    Caption = "Recollida dades Experiment Estela"
    ClientHeight = 5184
    ClientLeft = 48
    ClientTop = 336
    ClientWidth = 4680
    Icon = "port3.frx":0000
    LinkTopic = "Form1"
    MaxButton = 0 'False
    MinButton = 0 'False
    ScaleHeight = 5184
    ScaleWidth = 4680
    StartUpPosition = 3 'Windows Default
Begin VB.PictureBox picbotons
    Align = 2 'Align Bottom
    Appearance = 0 'Flat
    BackColor = &H80000004&
    BorderStyle = 0 'None
    ForeColor = &H80000008&
    Height = 405
    Left = 0
    ScaleHeight = 408
    ScaleWidth = 4680
    TabIndex = 0
    Top = 4776
    Width = 4680
Begin VB.CommandButton cmdEscoltar
    Caption = "Escoltar"
    Height = 315
    Left = 1440
    TabIndex = 1
    Top = 60
    Width = 1755
End
End
Begin MSCommLib.MSComm MSComm
    Left = 24
    Top = 0
    _ExtentX = 995
    _ExtentY = 995
    _Version = 393216
    DTREnable = -1 'True
End
End
Attribute VB_Name = "frmport"
Attribute VB_GlobalNameSpace = False
Attribute VB_Creatable = False
Attribute VB_PredeclaredId = True
Attribute VB_Exposed = False
Dim n As Integer
Dim i As Integer

Private Sub cmdEscoltar_Click()
    If cmdEscoltar.Caption = "Escoltar" Then
        ObrirFitxers
        MSComm.PortOpen = True
        MSComm.RThreshold = 1 'Notifica 1 evento por carácter que llega
        MSComm.InputLen = 1 'Transmite caracteres de 1 en 1
        cmdEscoltar.Caption = "Penjar"
    Else
        If MSComm.PortOpen Then MSComm.PortOpen = False
        cmdEscoltar.Caption = "Escoltar"
        TancarFitxers
        Cls
    End If
End Sub
Function TancarFitxers()

```

```

    For i = 0 To 8
        n = i + 10
        Close #n
    Next
End Function
Function ObrirFitxers()
    Dim ci As String * 1
    Dim fitxer As String
    For i = 0 To 8
        ci = Trim(Str(i))
        fitxer = "C:\prova" + ci + ".txt"
        n = i + 10
        Open fitxer For Output As #n
    Next
End Function

Private Sub MSComm_OnComm()
    Dim b As Variant
    Dim c As Variant
    Select Case MSComm.CommEvent
        Case comEvReceive

            ' Do While MSComm.InBufferCount < 1
            ' DoEvents
            ' Loop

            b = MSComm.Input 'Si inputlen==1 recibe un solo carácter
            c = MSComm.Input
            On Error GoTo be
            dec_b = Asc(b)
            On Error GoTo ce
            dec_c = Asc(c)
            GoTo fi
        be:
            dec_b = 0
            On Error GoTo ce
            dec_c = Asc(c)
            GoTo fi
        ce:
            dec_c = 0
            n = Int(dec_b / 16) + 10
        fi:
            n = Int(dec_b / 16) + 10
            If n = 10 Or n = 11 Or n = 12 Or n = 13 Or n = 14 Or n = 15 Or n = 16 Or n = 17 Then
                Print #n, (dec_b Mod 16) * 256 + dec_c
                Print Int(dec_b / 16), (dec_b Mod 16) * 256 + dec_c
            Else
                If n = 20 Then
                    i = (dec_b Mod 16) * 256 + dec_c
                    If i = 0 Then
                        For i = 0 To 8
                            n = i + 10
                            Print #n, "P"
                            Print "P"
                        Next
                    Else
                        n = 18
                        Print #n, "Error P", i
                        Print "Error P"
                    End If
                Else
                    n = 18
                    Print #n, "Error", dec_b, dec_c
                    Print "Error", dec_b, dec_c
                End If
            ' n = 18
            ' Print #n, ((dec_b - 128) * 256 + dec_c) / 10
            ' Print "T", dec_b, dec_c, ((dec_b - 128) * 256 + dec_c) / 10
            End If

    End Select
End Sub

```

Lista de Figuras

Figura 1: Dibujo de las bandas de sombra sobre la fachada de una casa de Sicilia (Italia) durante el eclipse del 22 de diciembre de 1870 [Cod91].	1
Figura 2: Esquema del mecanismo de formación de las bandas debido a la presencia de células turbulentas.	2
Figura 3: Esquema de la irradiancia de la luz momentos antes de un eclipse total de Sol.	5
Figura 4: Esquema de la disposición de los 8 fotodetectores.....	7
Figura 5: Captura de pantalla del programa “ <i>Irradiància Solar</i> ”. La gráfica inferior muestra la irradiancia del Sol una vez atravesada la atmósfera, 60 s antes de la totalidad del eclipse de Sol del 4 de diciembre de 2002, en Stuart Highway (Australia).	8
Figura 6: (a) Transmitancia de los filtros dicróicos azul y rojo. (b) Esquema de la disposición de los filtros para obtener tres distribuciones, roja (R), azul (B) y verde (G). (c) Distribución espectral de los tres canales R, B y G. (d) Distribución espectral teniendo en cuenta el espectro solar, 60 s antes de la totalidad.	9
Figura 7: Curva de sensibilidad espectral del fotodiodo Hamamatsu S1223-01.	10
Figura 8: Esquema del circuito de medida de linealidad de los fotodetectores.	11
Figura 9: Curvas de la corriente de salida en función de la iluminancia, para diferentes valores de V_r (proporcionadas por Hamamatsu).....	11
Figura 10: Curva de linealidad de los fotodiodos Hamamatsu S1223-01. Comparación entre los resultados de caracterización y la recta del fabricante.	12
Figura 11: Captura de pantalla del programa “ <i>Irradiància Solar</i> ”. La gráfica inferior muestra el espectro de la intensidad de salida de un detector Hamamatsu S1223-01 cuando la luz del Sol atraviesa el filtro “Dic_RB_P” (B, azul), 60 s antes de la totalidad. En el panel izquierdo se muestra la irradiancia incidente, teniendo en cuenta el filtro (0.068 W/m^2), así como el flujo energético total que llega al detector ($0.884 \mu\text{W}$), y la correspondiente intensidad de salida ($0.24 \mu\text{A}$).	13
Figura 12: Intensidad de salida en función del tiempo antes de la totalidad, para la luz de fondo y para los canales rojo, verde y azul. Para estos dos últimos, la intensidad está multiplicada por un factor 10^{-1}	13
Figura 13: Esquema de la etapa de amplificación y conversión I-V.....	14
Figura 14: Esquema del filtro total y su efecto sobre la señal de entrada: la etapa I-V da una señal entre 0 y 2.5 V, y la etapa de filtrado filtra y amplifica las bandas de sombra.	15
Figura 15: Esquema del circuito correspondiente al filtro pasa-altos.	15
Figura 16. Esquema del circuito de filtrado utilizado para su simulación en PSPICE.	17
Figura 17: Análisis de la respuesta en frecuencia del circuito de filtrado de la señal, del circuito total (verde), o de la etapa 1 (rojo) y 2 (azul) por separado.	18

Figura 18: Simulación PSPICE del circuito de filtrado. (a) Intensidad estímulo de entrada (fondo+bandas) y (b) ampliación. (c) Voltajes de salida sin filtrar y filtrado y (d) ampliación.	19
Figura 19: Gráfico de la respuesta del filtro, prueba experimental.	19
Figura 20: Esquema del circuito diseñado para simular el comportamiento del comparador de ventana.	20
Figura 21: (a) Esquema del circuito diseñado para simular el comportamiento del comparador de ventana. (b) Resultado de la simulación: tensión a la salida en función de la tensión de entrada.	21
Figura 22: Esquemático correspondiente al fotodetector F (“fot0”) y B1 (“fot1”).	22
Figura 23: Foto de las diferentes placas con los fotodiodos y el sistema dicroico.	22
Figura 24: <i>Layout</i> de la placa de filtrado 1: <i>top view</i>	25
Figura 25: <i>Layout</i> de la placa de filtrado 1: <i>bottom view</i>	26
Figura 26: <i>Layout</i> de la placa de filtrado 2: <i>top view</i>	27
Figura 27: <i>Layout</i> de la placa de filtrado 2: <i>bottom view</i>	28
Figura 28: <i>Layout</i> de la placa de filtrado 3: <i>top view</i>	29
Figura 29: <i>Layout</i> de la placa de filtrado 3: <i>bottom view</i>	29
Figura 30: Esquemático de la placa de adquisición de datos con el microcontrolador ADuC812.	32
Figura 31: Diagrama de bloques funcional del ADuC812.	33
Figura 32: Esquema del <i>buffer</i> de entrada de las señales analógicas.	35
Figura 33: Ciclos de lectura (a) y escritura (b) a una memoria externa del microcontrolador.	36
Figura 34: Esquema del circuito de demultiplexado de datos y direcciones.	36
Figura 35: Pines del LCD.	38
Figura 36: Esquema del circuito lógico.	39
Figura 37: Esquemático del circuito de reset.	40
Figura 38: Fotografías de la placa de adquisición y grabación de datos.	41
Figura 39: <i>Layout</i> de la placa de adquisición: <i>top view</i>	43
Figura 40: <i>Layout</i> de la placa de adquisición: <i>bottom view</i>	44
Figura 41: Esquema de las diferentes acciones que debe realizar el microcontrolador.	45
Figura 42: Función de transferencia de la conversión AD.	47
Figura 43: Formato de la conversión AD.	49
Figura 44: Diagrama de flujo: programa principal e interrupciones.	55

Figura 45: Diagrama de flujo de la rutina “Grabar datos”, e interrupciones asociadas.	56
Figura 46: Captura de la ventana de usuario del programa de descarga y grabación de los datos a través del puerto serie: (a) antes de abrir el puerto serie, (b) durante la transmisión.	62
Figura 47: (a) Eclipse total de Sol en Australia (4/12/02): zona de totalidad. (b) Detalle del Sur de Australia. El punto gris indica el lugar donde se realizaron las medidas.	63
Figura 48: Fotografías del equipo de medida en Australia (4/12/02).	63
Figura 49: Resultados de las medidas: (a) intensidad de la luz de fondo. Fluctuaciones de intensidad respecto a la media para el fotodetector B4 (b) y el fotodetector R (c). (d) Valor digitalizado para el fotodetector G.	65
Figura 50: Comparación de la intensidad de la luz de fondo teórica (línea fina) con la intensidad medida (línea gruesa).	66
Figura 51: Resultados de las medidas: (a) intensidad de la luz de fondo y (b) fluctuaciones de intensidad respecto a la media para el fotodetector B4.	67
Figura 52: Variación del contraste RMS de las bandas y del índice de centelleo (promedio para los canales B1-B4).	68
Figura 53: Espectro de potencia del canal B4, en escala logarítmica. La línea punteada tiene una pendiente de $-5/3$	69
Figura 54: Correlación cruzada entre las señales de los detectores B1 y B2.	70
Figura 55: Detalle y comparación de las correlaciones cruzadas entre los diferentes fotodetectores.	71
Figura 56: Esquema de la dirección y velocidad de las bandas de sombra.	71

Lista de Tablas

Tabla 1: Eclipses totales de Sol de principios del nuevo milenio.	4
Tabla 2: Características del fotodiodo Hamamatsu S1223-01.	10
Tabla 3: Caracterización del fotodiodo Hamamatsu S1223-01 (linealidad). Datos experimentales.	11
Tabla 4: Valores de la resistencia de la etapa de conversión I-V para los diferentes fotodetectores. También se indica la intensidad de entrada que dará una salida de 2.5 V (máxima).	14
Tabla 5: Características (orden del filtro, ganancia y función de transferencia) de cada una de las etapas y del filtro pasa-altos total ($s_0 = -3.03 \text{ rad/s} = 0.48 \text{ Hz}$).	16
Tabla 6: Características del amplificador operacional TL081.	16
Tabla 7: Respuesta del filtro, prueba experimental.	19
Tabla 8: Componentes de la placa de filtrado 1.	23
Tabla 9: Componentes de la placa de filtrado 2.	24
Tabla 10: Componentes de la placa de filtrado 3.	24
Tabla 11: Descripción de la función y conexión al circuito de los pines del microcontrolador ADuC812 utilizados.	34
Tabla 12: Descripción de las funciones de los pines de la memoria i ($i=1,2$).	37
Tabla 13: Descripción de los pines del display LCD.	38
Tabla 14: Tabla de verdad del circuito lógico. La memoria i se activa para $CE_i\#=0$, y el display para $ENABLE=1$ (en negrita).	39
Tabla 15: Lista de componentes de la placa de adquisición.	42
Tabla 16: Secuencia de comandos para la programación de la memoria Am29F800B (en el modo byte).	46
Tabla 17: Botones de control del circuito digital. Conexión al microcontrolador y función.	53
Tabla 18: Utilización de los registros en el programa “Frangfrec.asm”.	54
Tabla 19: Código de apagado (0) y encendido (1) de los leds de colores para los distintos estados de ejecución del programa.	60
Tabla 20: Resultado de las correlaciones cruzadas.	71