

Lab1. Introducció al disseny analògic integrat amb l'eina Cadence

1. Introducció general

Aquest laboratori està dissenyat per als estudiants que puguin cursar la matèria de Disseny Analògic Integrat. L'objectiu consisteix a desenvolupar coneixements sobre circuits analògics orientats al disseny integrat mitjançant la combinació d'anàlisi teòrica amb simulacions de circuits amb l'eina de disseny CAD (computer aided design) "Design Framework" de Cadence¹.

Per apreciar plenament el material d'aquest curs de laboratori, l'estudiant ha de tenir una formació mínima amb els sistemes informàtics i tècniques d'anàlisi de circuits. Els estudiants han d'estar familiaritzats amb el sistema operatiu UNIX/Linux. També és important l'experiència prèvia utilitzant un simulador de circuit semblant a SPICE. Aquest curs no explica les diferents anàlisis SPICE i suposa que l'estudiant és capaç de configurar l'anàlisi SPICE adequada per obtenir la informació desitjada del circuit. Finalment, l'estudiant ha de tenir una familiaritat general amb l'anàlisi en petit i gran senyal de circuits.

Aquest laboratori introduirà els estudiants al sistema informàtic i al programari utilitzat al llarg del curs de laboratori. En primer lloc, els estudiants aprendran a iniciar i tancar la sessió en l'entorn Linux. A continuació, s'il·lustraran les ordres bàsiques del sistema operatiu que s'utilitzen per dur a terme la gestió de fitxers, la impressió i diverses altres tasques. Finalment, es donarà als estudiants una visió general del Sistema de Desenvolupament de Cadence. Els exemples a classe demostraran la creació de biblioteques, l'elaboració d'esquemes i la realització de simulacions.

2. Entorn Linux i arrencada de l'eina de disseny

Linux

L'ús del sistema operatiu UNIX/Linux és similar a l'ús d'altres sistemes operatius com ara DOS. Les ordres UNIX s'envien al sistema escrivint-les en un "shell" o "xterm". Les ordres UNIX distingeixen entre majúscules i minúscules, així que aneu amb compte a l'hora d'emetre una ordre, normalment es donen en minúscules.

La llista següent resumeix totes les ordres bàsiques necessàries per gestionar els fitxers de dades que creareu en aquest curs de laboratori. Totes les ordres UNIX s'introdueixen des de la finestra de l'interpret d'ordres o xterm. No utilitzeu ordres UNIX per modificar, suprimir o moure fitxers de dades de Cadence.

¹ Aquest dossier està basat en el Design Framework II (DFII) de Cadence (<https://www.cadence.com/>). Donat que en bona part de la bibliografia encara s'empra el DFI i que és possible treballar de forma anàloga al DFI en el DFII al llarg del text es presentaran les dos variants de treball en diversos punts. El DFI correspon a les versions de Cadence IC5.X mentre que el DFII correspon a les IC6.X

Table 1-1: Comandes UNIX/Linux habituals

ls [-la]	Lists files in the current directory. "l" lists with properties and "a" also lists hidden files (ones beginning with a ".").
cd XXXX	Changes the current directory to XXXX.
cd ..	Changes the current directory back one level.
cp XXXX YYYY	Copies the file XXXX to YYYY.
mv XXXX YYYY	Move file XXXX to YYYY. Also used for rename
rm XXXX	Deletes the file XXXX
mkdir XXXX	Creates the directory XXXX.
lp -dXXXX YYYY	Prints the textfile or postscript file YYYY to the printer named XXXX, where XXXX can be either "ipszac" or "hpszac".
gedit XXXX&	Starts the gedit text editor program and loads file XXXX.
ams_cds &	Starts the Cadence software with AMS PDK.
top	Check available processes and memory usage.
quota -v	Check for disk space available
who grep my_name	Display the terminal where I am connected

Nota: L'ordre "&" diu a UNIX que executi l'ordre i que torni a la línia de comande.

Cadence

El Cadence Development System consta d'un conjunt de paquets de programari com ara editors d'esquemes, simuladors i editors de maquetació. Aquest programari gestiona el procés de desenvolupament de circuits analògics, digitals i de mode mixt. En aquest curs, utilitzarem estrictament les eines associades al disseny de circuits analògics.

Totes les eines de disseny de Cadence estan gestionades per un paquet de programari anomenat Design Framework II. Aquest programa supervisa una base de dades comuna que conté tota la informació del circuit, inclosos esquemes, dissenys i dades de simulació.

Des del Design Framework II també conegut com a "marc", podem invocar un programa anomenat Library Manager que governa l'emmagatzematge de dades del circuit. Podem accedir a les biblioteques i als components de les biblioteques anomenats cel·les.

A més, des del framework podem invocar l'editor d'entrades esquemàtiques de l'eina anomenada "Virtuoso". Aquest editor s'utilitza per dibuixar esquemes de circuits i dibuixar símbols de circuits. El "Virtuoso" també inclou una eina per crear el "layout" de circuits integrats. El "layout" s'utilitza per crear les màscares que s'utilitzen en el procés de fabricació de circuits integrats.

Finalment, la simulació de circuits es gestiona mitjançant una interfície anomenada "Analog Design Environment (ADE)". Aquesta interfície es pot utilitzar per invocar diversos simuladors com HSPICE, Spectre i Verilog. En aquest curs farem servir el simulador Spectre.

Kit de disseny (Process Design Kit (PDK))

Per a cada foneria (foundry) i cada node del procés CMOS o d'altres (és a dir, 0,5µm, 0,18µm, 90nm...) el conjunt d'eines de Cadence es configura mitjançant un kit de disseny proporcionat per la foneria: el Process Design Kit (PDK). Aquest kit conté símbols esquemàtics, models de simulació, cel·les de disseny parametrizables (PCELL) i rutines de verificació per als objectes de disseny disponibles al node

de procés. Per exemple, un PDK contindria símbols esquemàtics per a transistors, condensadors i resistències disponibles en un node tecnològic determinat. També contindria models de simulació per als transistors, condensadors i resistències que es parametritzen (PCELLS) en funció d'atributs físics com ara la longitud i l'amplada. Les simulacions d'un disseny s'executen col·locant els símbols en un esquema, parametritzant-los adequats a la funció desitjada i definint els estímuls i els anàlisis a les simulacions. Alguns PDK permeten que els paràmetres dels esquemes de disseny es propaguin al disseny, dimensionant automàticament els elements de disseny. Les rutines de verificació comproven el compliment de les regles de disseny (DRC) i extreuen les mides dels elements de disseny d'un disseny per validar que el layout coincideix amb l'esquemàtic (LVS).

Tingueu en compte que sense un kit de disseny proporcionat per la foneria, no es pot fer cap disseny. En el nostre cas farem servir el procés CMOS de 0.35 um de AMS: <https://ams.com/en/full-service-foundry/technology-portfolio>.

Iniciar l'eina de Disseny

Passos per iniciar el Cadence el primer cop

- 1) Arrencar el PC en el SO Centos
- 2) Logar-se
- 3) Obrir un terminal
- 4) Crear un directori "workspace" pel curs: per exemple "mkdir DAI2324"
- 5) Entrar en el directori pel curs: "cd DAI2324"
- 6) En el campus trobareu l'arxiu de configuració de les eines "conf2324". Copieu aquest arxiu al vostre workspace (carpeta DAI2324)
- 7) Carregar la configuració de variables d'entorn: "source conf2324"
- 8) Arrencar el Cadence amb el Kit de disseny d'AMS indicant la tecnologia "ams_cds -tech c35b4 &"
- 9) Seleccionar "C35B4M3" com opció de la tecnologia

Passos per iniciar el Cadence els següents cops

- 1) Arrencar el PC en el SO Centos
- 2) Logar-se
- 3) Obrir un terminal
- 4) Entrar en el directori pel curs: "cd DAI2324"
- 5) Carregar la configuració de variables d'entorn: "source conf2324"
- 6) Arrencar el Cadence amb el Kit de disseny d'AMS "ams_cds &"

3. Creació de biblioteques i cel·les

Un cop arrenqueu l'eina apareixerà la finestra del intèrpret de comandes (Command Interpreter Window (CIW)) que també permet accedir a les diferents eines i mòduls del DFII (veure Figura 1).

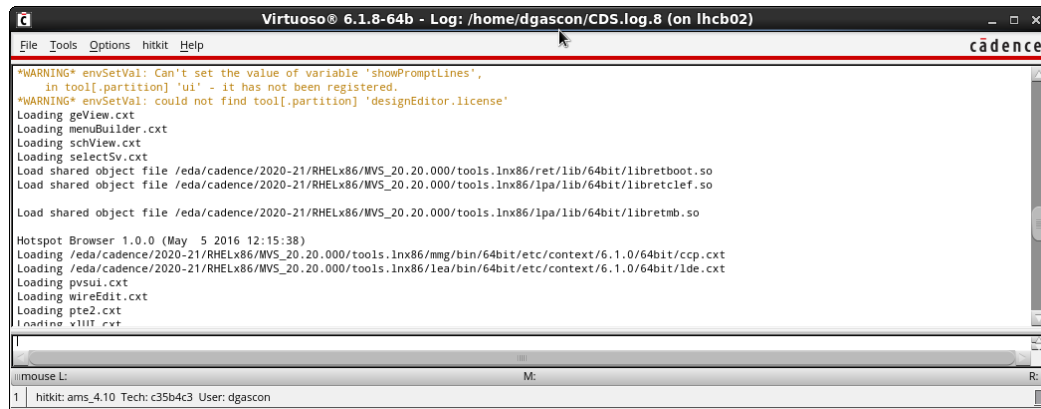


Figura 1. La finestra del intèrpret de comandes (Command Interpreter Window (CIW))

Des de el CIW seleccionem Tool→Libray Manager per arrencar el gestor de biblioteques de components. El “Libray Manager” (Figura 2) emmagatzema tots els dissenys de manera jeràrquica. Una biblioteca és una col·lecció de cel·les. Per exemple, si teníeu una biblioteca de circuits digitals anomenada Digital, hi inclourà diverses cel·les. Aquestes cel·les seran portes inversores, nand, nor, multiplexors, etc. Cada cel·la té diferents vistes. Aquestes vistes seran en general coses com símbols, esquemes o layouts de cada cel·la.

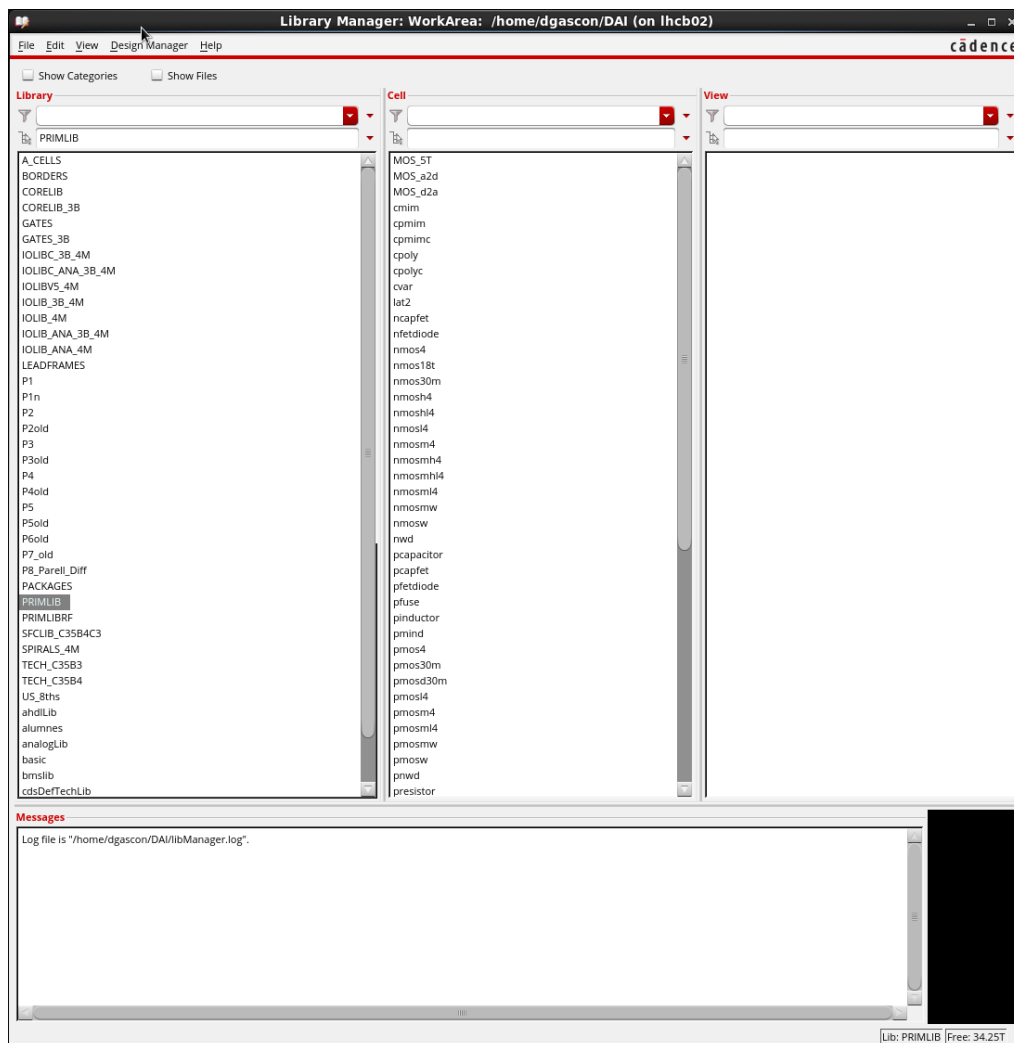


Figura 2. El Library Manager

Per la tecnologia CMOS 0.35 um d'AMS la biblioteca PRIMLIB conté els transistors i dispositiu que es poden fabricar en aquesta tecnologia.

El primer que heu de fer per començar un disseny és crear una biblioteca per emmagatzemar les cel·les que dissenyareu en aquest laboratori. Recomanem crear una biblioteca per cada pràctica i que els diferents apartats de la pràctica corresponguin a cel·les diferents. D'aquesta manera podreu recuperar el treball si heu de refer simulacions o modificar el circuit. Anomenem aquesta biblioteca "P0" per aquesta primera sessió introductòria. Des del Gestor de biblioteques, seleccioneu Fitxer → Nou → Biblioteca. Anomeneu la biblioteca "P0" (sense cometes) i seleccioneu OK. A la finestra que apareix, seleccioneu "Attach to an existing techfile" (Figura 3) i seleccioneu OK. A la finestra següent, assegureu-vos TECH_C35B4 estigui seleccionat i seleccioneu OK. Això associa la biblioteca de la tecnologia CMOS 0.35 um d'AMS a la vostra biblioteca P0.

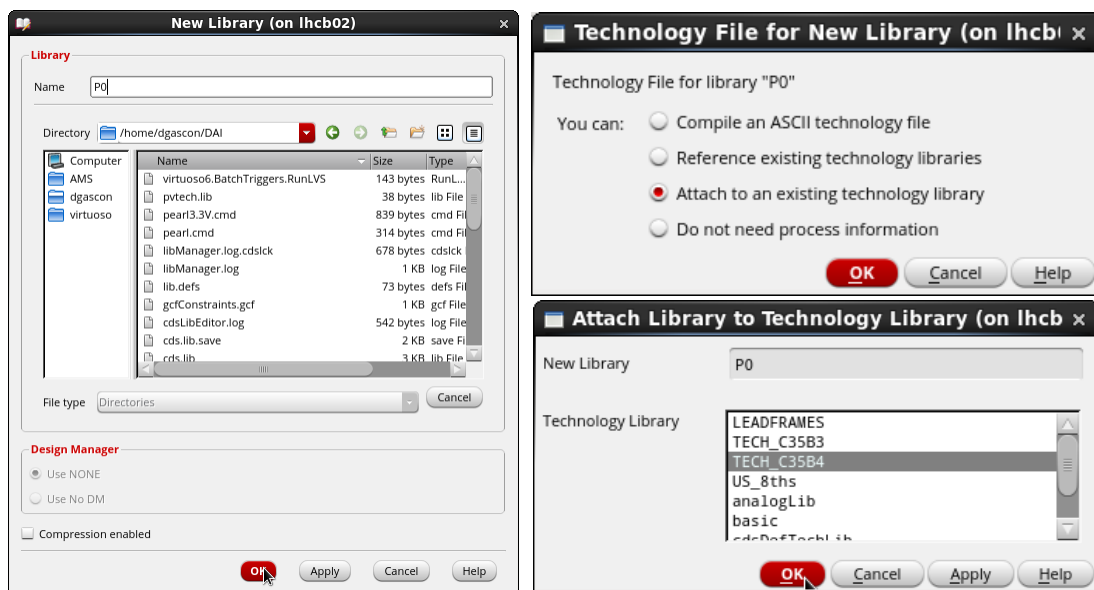


Figura 3. Creació d'una biblioteca i associació de la biblioteca de la tecnologia

Per crear una cel·la, Seleccionem a quina biblioteca volem posar la cel·la, en aquest cas "P0", i després File → New → Cell. Anomenem a la teva cel·la "Mirall" (en aquesta introducció treballarem sobre un mirall de corrent simple com exemple). L'eina que volem utilitzar aquí és "Schematics L" tal com es veu a la Figura 4.

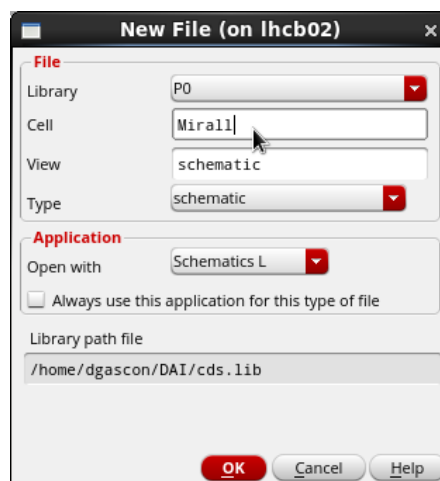


Figura 4. Creació d'una cel·la

4. Edició d'esquemes

Aquest és l'esquema elèctric del mirall simple que farem servir en aquesta sessió introductòria com a exemple.

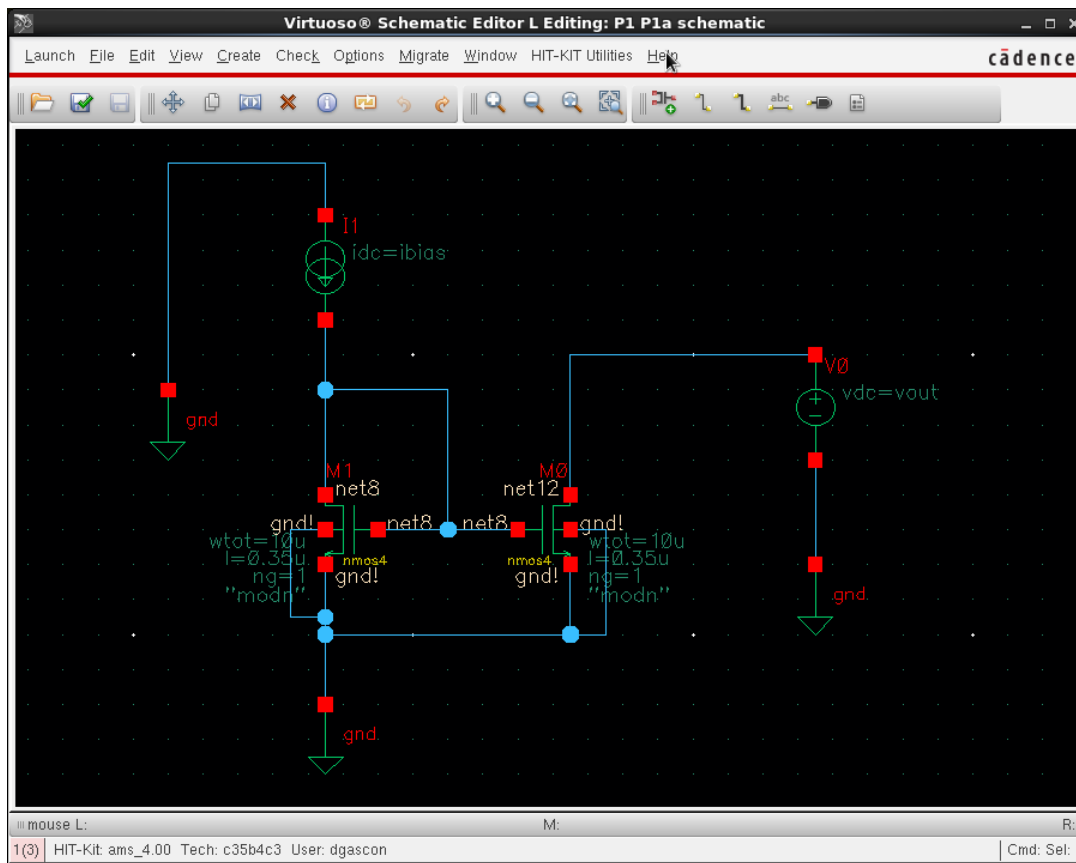
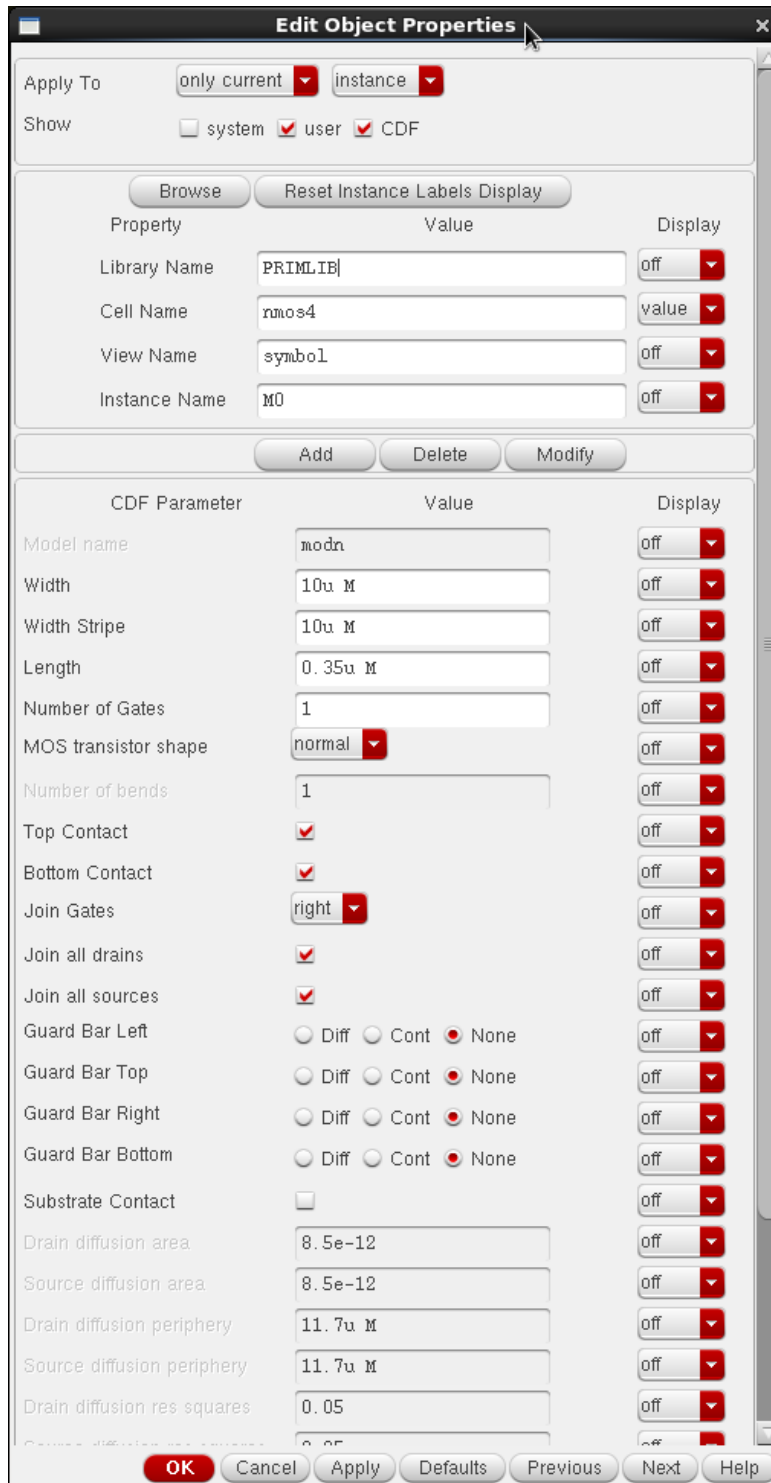


Figura 5. Mirall simple en l'entorn CADENCE (Schematic Editor L)

Per afegir els transistors i qualsevol altre component farem servir "afegir una instància". Podeu fer-ho fent "**Create→ Instance**" o prement el hotkey "**i**" al teclat. Hauria d'aparèixer una finestra anomenada "Component Browser". Assegureu-vos que la biblioteca PRIMLIB estigui seleccionada. Seleccioneu nmos4 o pmos4 pels transistors NMOS i PMOS respectivament. En aquest moment podeu definir els paràmetres del transistor com la W o la L. També ho podreu fer més tard editant les propietats del component. Torneu a l'esquema i seleccioneu on voleu afegir el transistor. Altres components com fonts de tensió o corrent ideals o la regerència "gnd" els obtindreu de la llibreria "AnalogLib".

Per connectar els components fe servir cables ("wires"), fent "**Create→Wire**" o la hotkey "**w**". Els Pins identifiquen les entrades i sortides del circuit esquemàtic

Per canviar les propietats d'un component podeu fer "**Edit→ Properties → Objects**" o emprar el hotkey "**q**". Cal seleccionar el component a editar.



Edit Object Properties

Apply To:

Show: ☐ system ☒ user ☒ CDF

Property	Value	Display
Library Name	PRIMLIB	off
Cell Name	nmos4	value
View Name	symbol	off
Instance Name	M0	off

CDF Parameter	Value	Display
Model name	modn	off
Width	10u M	off
Width Stripe	10u M	off
Length	0.35u M	off
Number of Gates	1	off
MOS transistor shape	normal	off
Number of bends	1	off
Top Contact	☒	off
Bottom Contact	☒	off
Join Gates	right	off
Join all drains	☒	off
Join all sources	☒	off
Guard Bar Left	☐ Diff ☐ Cont ☒ None	off
Guard Bar Top	☐ Diff ☐ Cont ☒ None	off
Guard Bar Right	☐ Diff ☐ Cont ☒ None	off
Guard Bar Bottom	☐ Diff ☐ Cont ☒ None	off
Substrate Contact	☐	off
Drain diffusion area	8.5e-12	off
Source diffusion area	8.5e-12	off
Drain diffusion periphery	11.7u M	off
Source diffusion periphery	11.7u M	off
Drain diffusion res squares	0.05	off

Figura 6. Definició de paràmetres importants (Schematic Editor L)

Podeu definir les dimensions de l'amplada (W) i longitud del canal (L) i connectar els components per reproduir l'esquema de la Figura 5.

Alternativament, en el DFII podeu emprar el “Property editor” i el “Navigator” per definir els paràmetres dels dispositius. Per fer-ho cal que arrancar la versió XL de l’editor: **“Launch → Schematics XL”**.

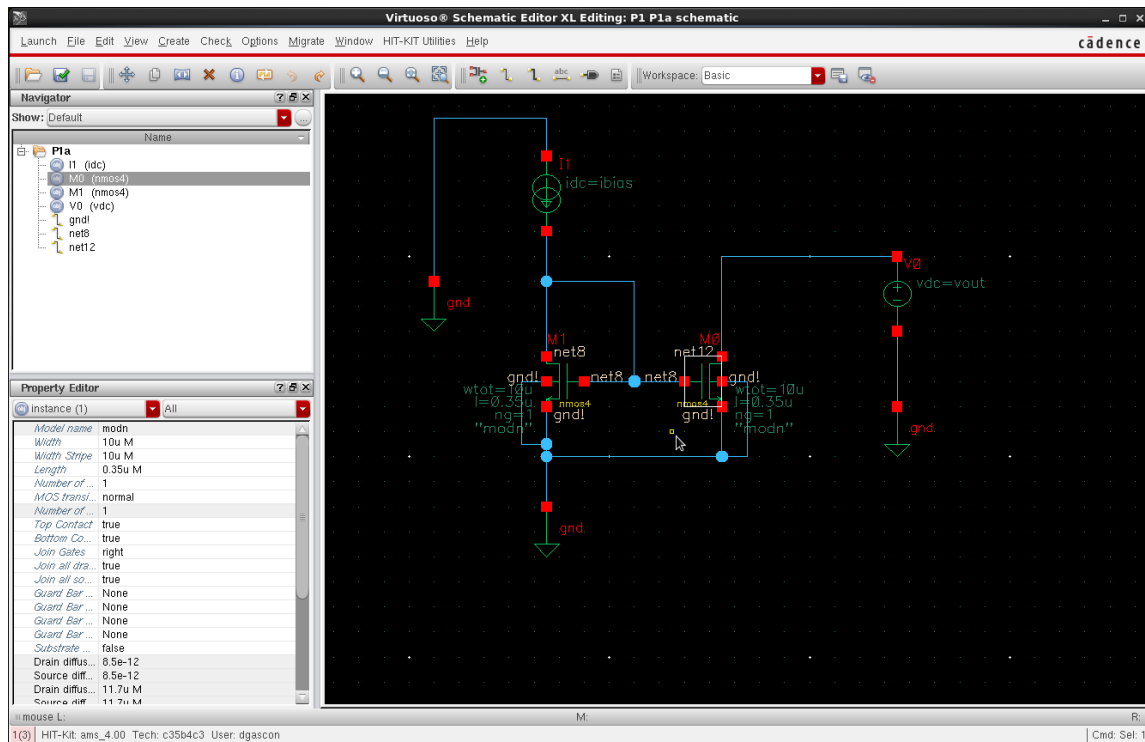


Figura 7. Definició de paràmetres importants (Schematic Editor XL)

5. Simulacions amb ADE L

Design Environment (ADE) per definir la simulació. A **Launch** heu de seleccionar **ADE L**,

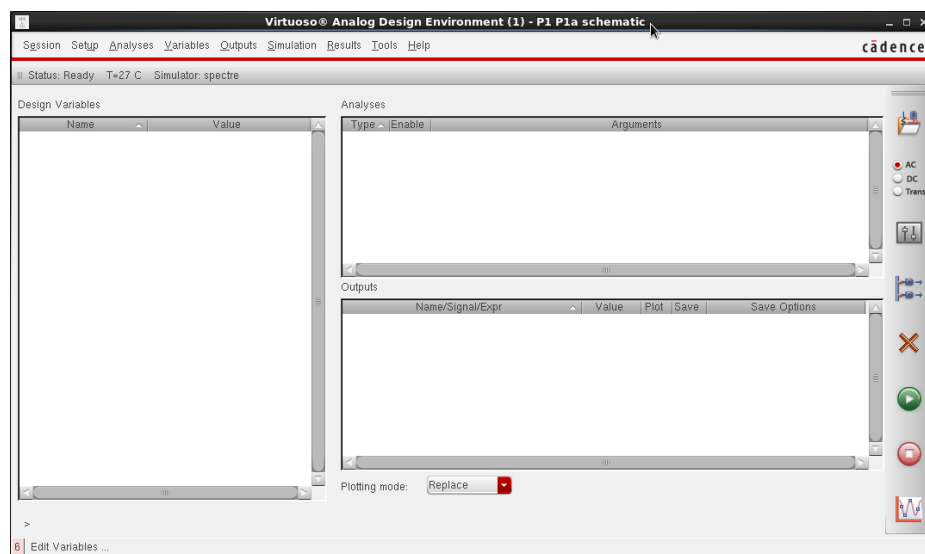


Figura 8. Finestra del Analog Design Enviroment L

El ADE L és similar al analog Artist del DFI.

Com heu pogut veure la tensió de sortida està definida per una font de tensió a on s'ha fixat un paràmetre (**vdc=vout**) i no pas un valor numèric. Per a la font de corrent hem fet **idc=ibias**. Ara cal definir uns valors inicials per al simulador elèctric. Per fer això cal anar al menú i seleccionar **Variables**.

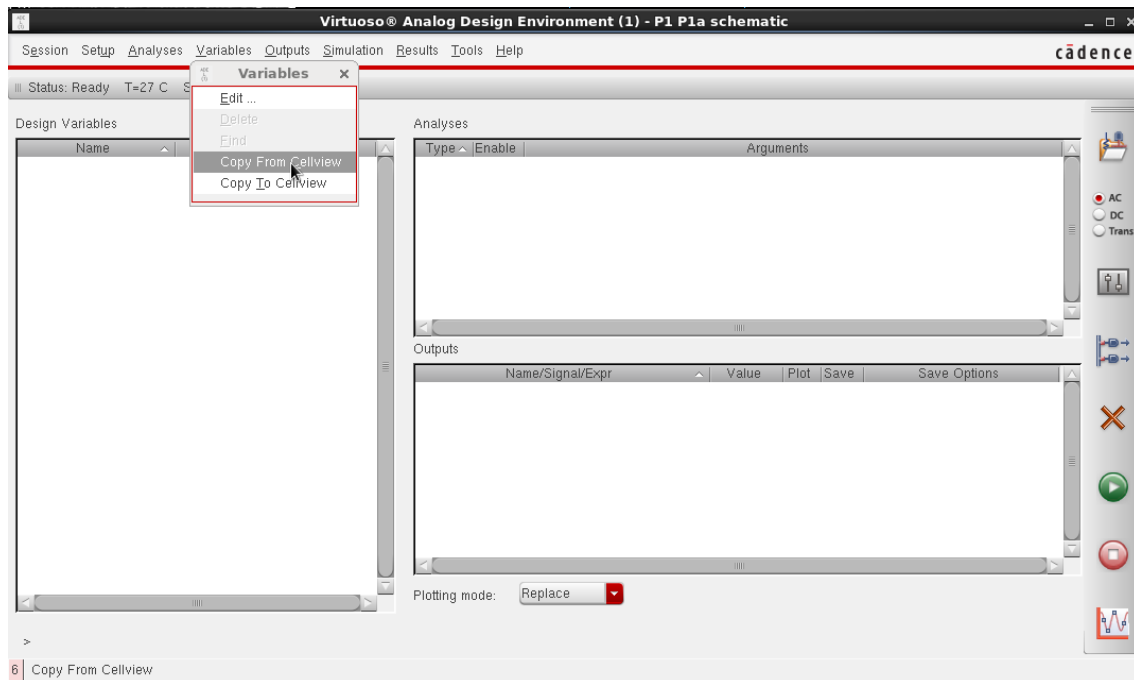


Figura 9. Agafar les variables del esquema o "cellview" actiu

D'aquesta finestra podeu editar o agafar directament les variables definides en el disseny. Per fer això cal seleccionar **Copy From Cellview**.

Quan teniu les variables definides cal donar o especificar-ne uns valors inicials que són els que agafarà Cadence per fer-ne el càlcul del punt d'operació en DC (**DC Analysis**). Si feu doble clic a sobre del nom de les variables s'obrirà una finestra que us permetrà anar definint els valors de les variables.

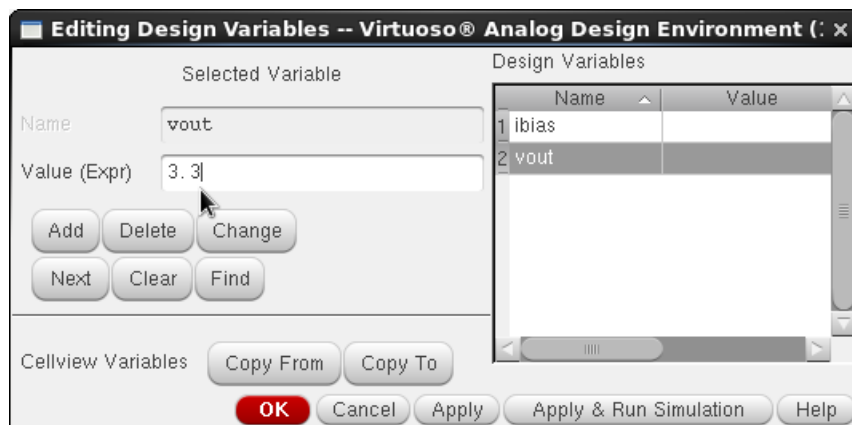


Figura 10. Definim les variables de disseny

El següent pas és definir la simulació. Per aquesta primera simulació definirem una escombrada en DC. A més a més farem un anàlisi del punt d'operació (**Save DC Operating Point**).

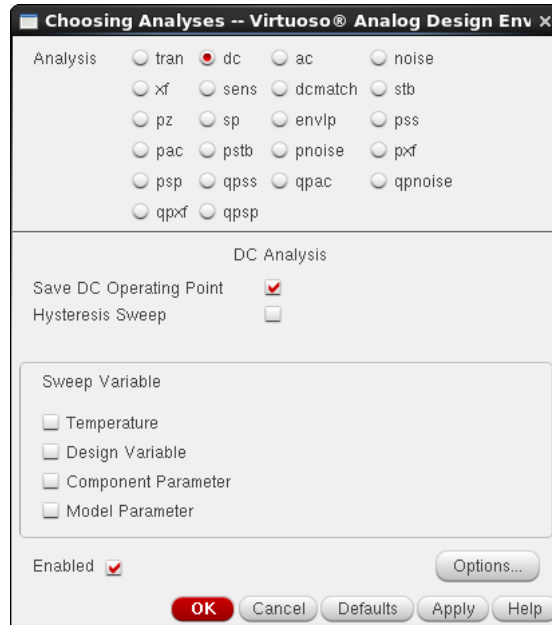
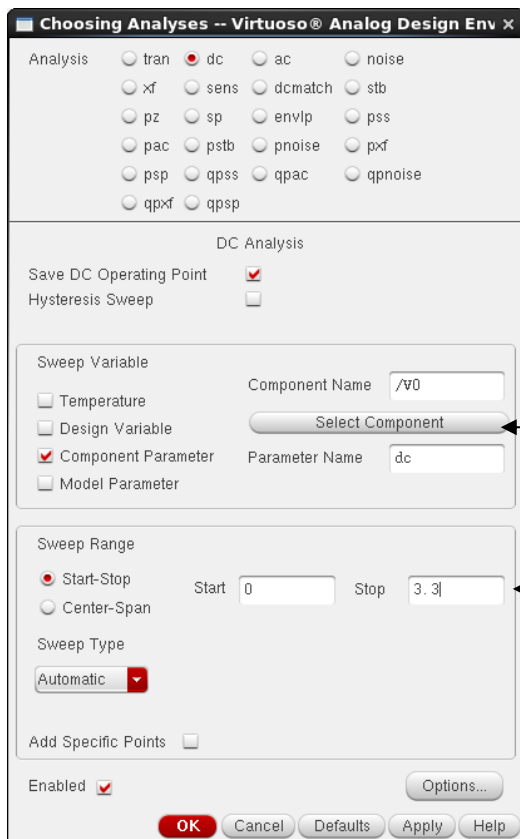


Figura 11. Definim una simulació en DC

En funció del punt de polarització inicial, que està definit pels valors de les variables anteriors (atenció a aquest fet), el Cadence us podrà donar tot el seguit de paràmetres en DC i petit senyal associats a cada element del circuit.

Quan definim l'anàlisi en DC s'ha de dir quina font és la que està variant. En aquest cas per a la primera simulació fixem el corrent de IBIAS però escombrem la tensió de sortida.



Per tal de definir la font que farà l'escombrada heu de fer **Select Component** i amb el mouse indicar-ne/seleccionar la font

Rang de l'escombrada

Figura 12. La simulació DC és un "sweep". Hem de definir la font i el rang del sweep

Quan es defineix la font s'ha de determinar quin paràmetre s'ha de fer variar.



Figura 13 Fem l'escombrada amb el valor en DC de la font

El següent pas és definir quines variables volem guardar en disc. Per tal de NO OMPLIR massa el disc es poden salvar en disc les magnituds mínimes necessàries per l'anàlisi del circuit. Per fer això heu d'anar al menú de l'ADE L i seleccionar **Outputs**.

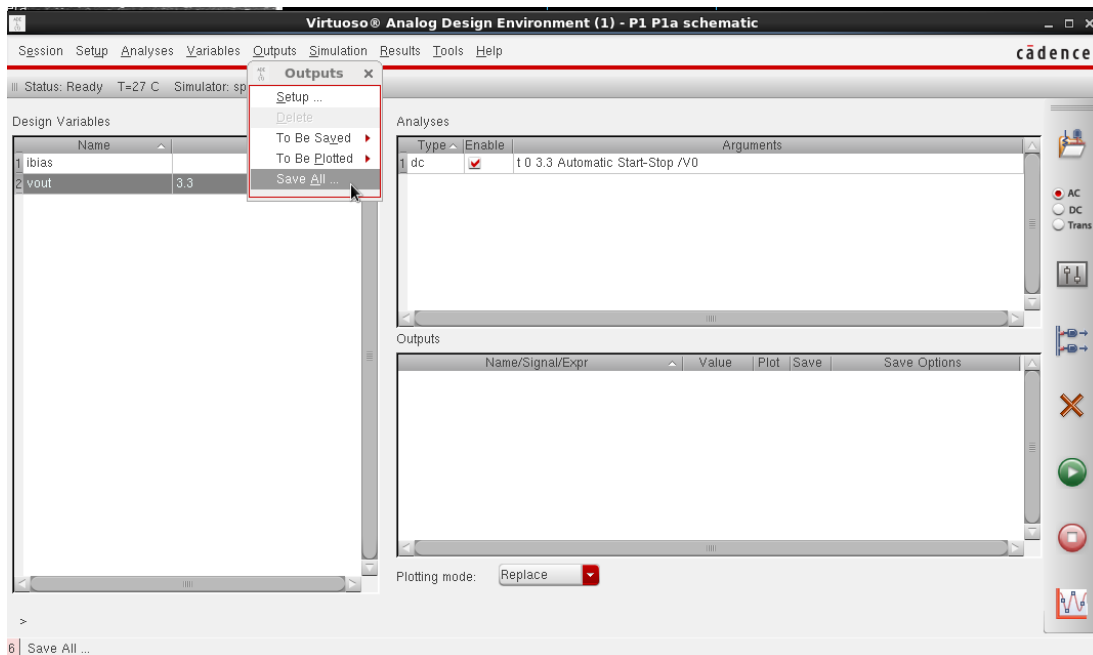


Figura 14 Hem de triar les variables que volem guardar/representar

Us sortirà una finestra com aquesta. Aquí heu de definir només GUARDAR les magnituds que seran definides, siguin tensions o corrents.

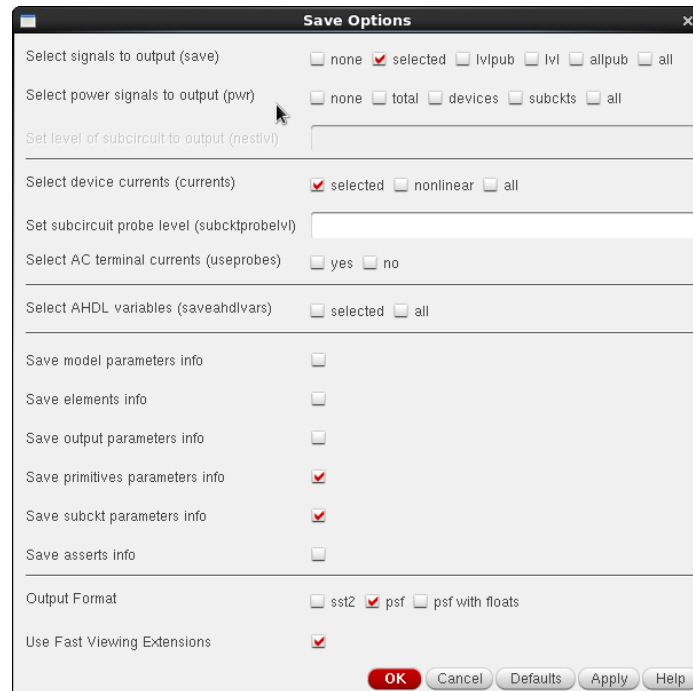


Figura 15 Només hem de salvar les magnituds que seran definides

Ara anem a definir quins són les magnituds a guardar i dibuixar.

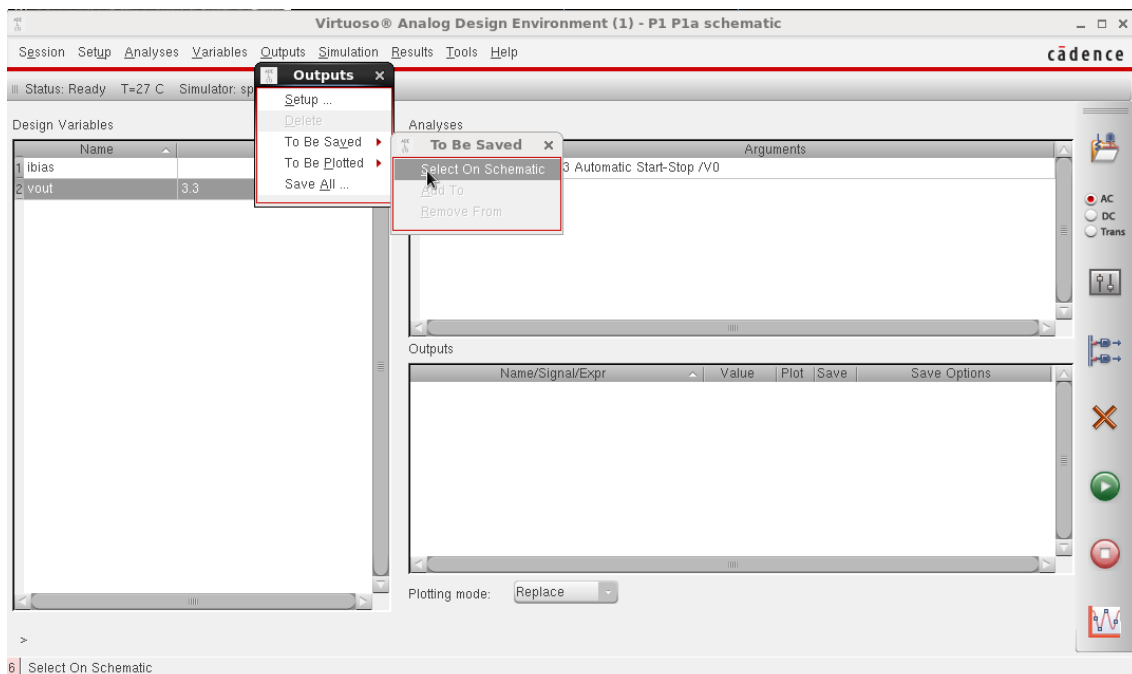


Figura 16 Per guardar les magnituds: Outputs→To Be Saved

Per guardar les magnituds cal anar a **To Be Saved** i:

- En el cas de tensions marcar amb el mouse les nets/ wires.
- En el cas dels corrents cal marcar el nodes dels elements, siguin actius o passius.

En el cas de a més a més dibuixar podeu seleccionar les magnituds, clicar dos vegades i editar de forma que també us les dibuixin.

Si feu només **To Be Plotted** us demanarà després quan iniciu la simulació que les salveu.

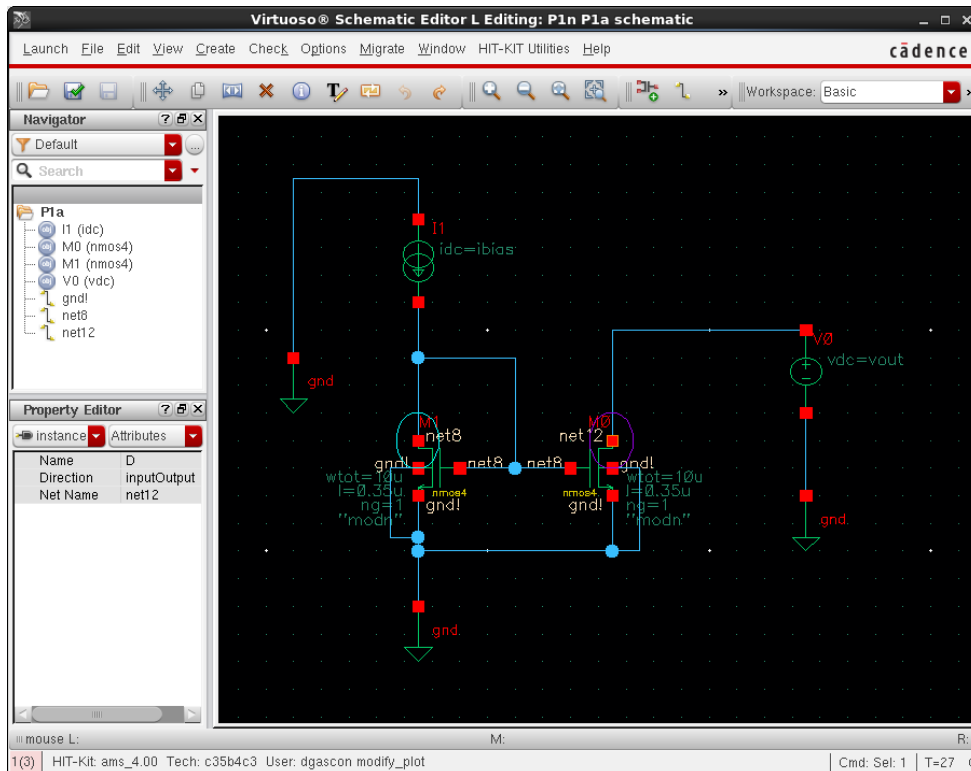


Figura 17 Hem de seleccionar els punts de l'schematic

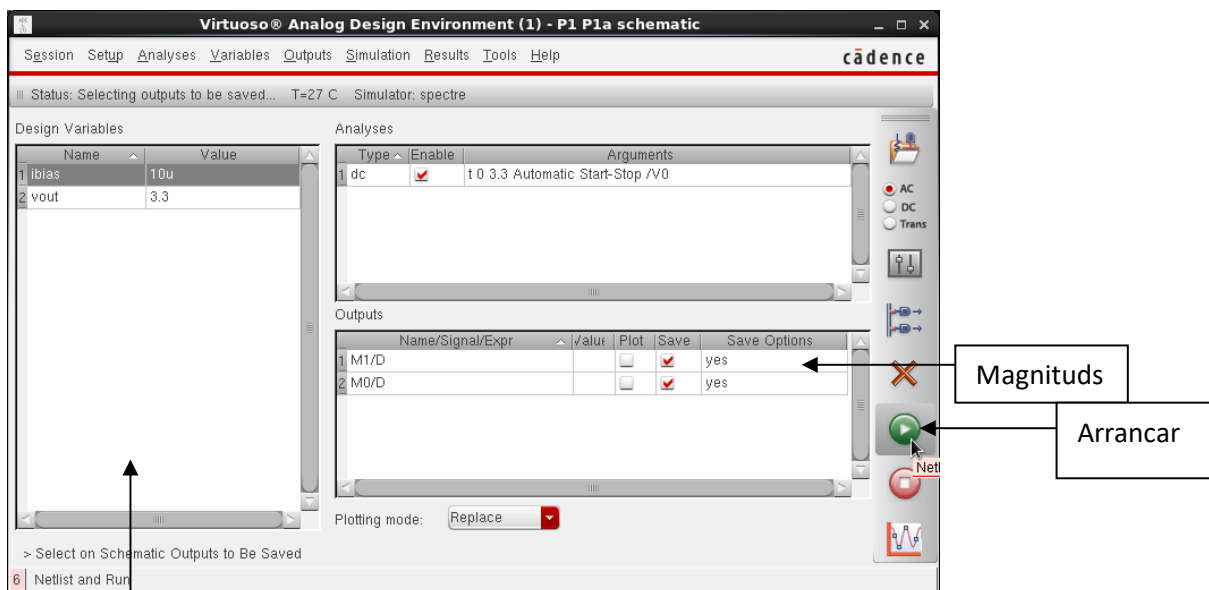


Figura 18 Variables i magnituds que hem seleccionat apareixeran en el requadre de Outputs

En aquest cas s'han seleccionat només els corrents de drenador dels transistors del mirall de corrent simple. La finestra de l'ADE L us haurà d'aparèixer d'aquesta forma:

En aquest fixe'u-vos que només els SALVA (**Save: yes**); després els podreu sempre dibuixar.

Podreu doncs visualitzar-ne la primera simulació.

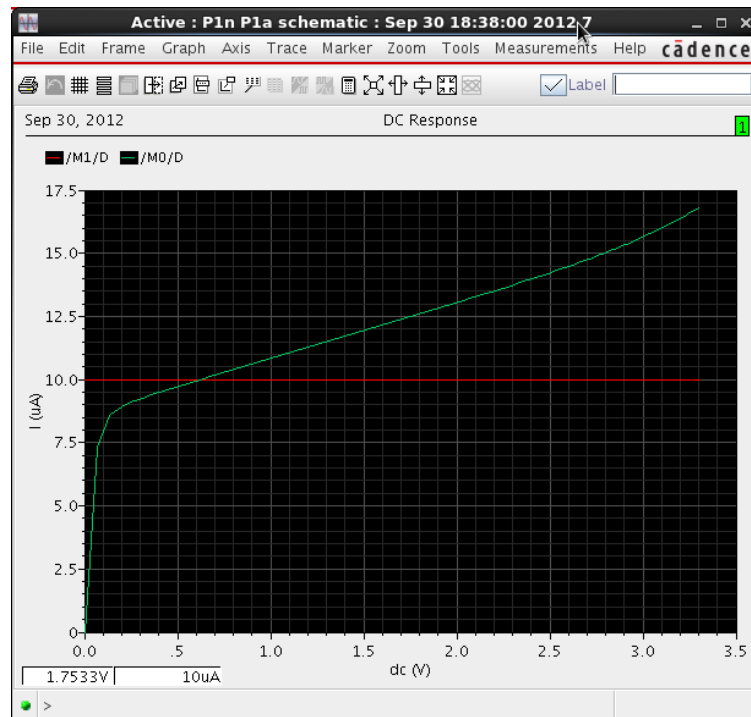


Figura 19 Visualitzem la simulació

Per tal de fer-ne l'anàlisi paramètric cal que aneu a **Tools > Parametric Analysis**, a la finestra de l'ADE L.

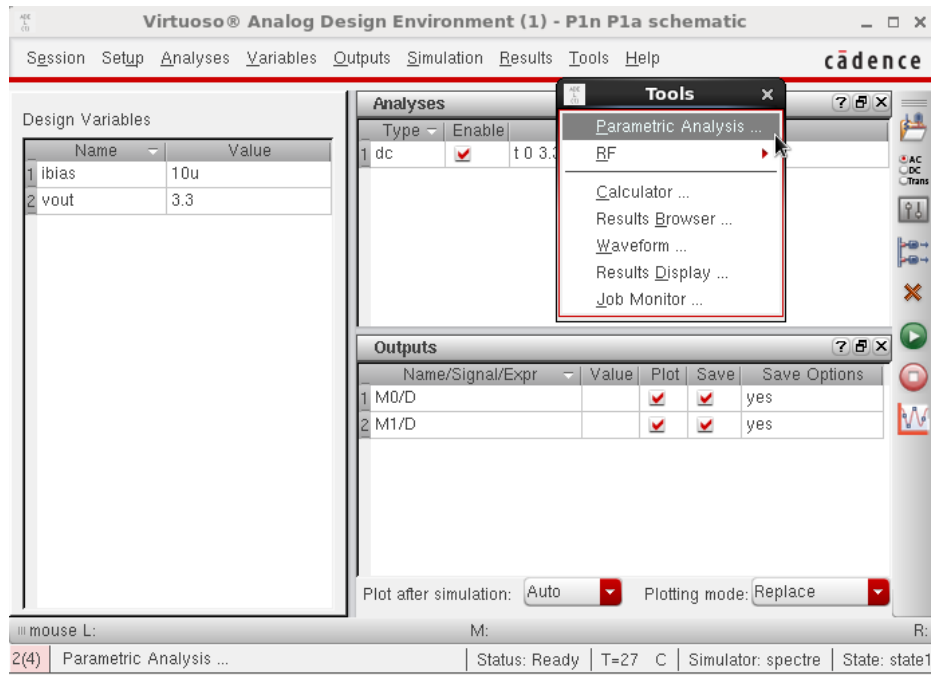
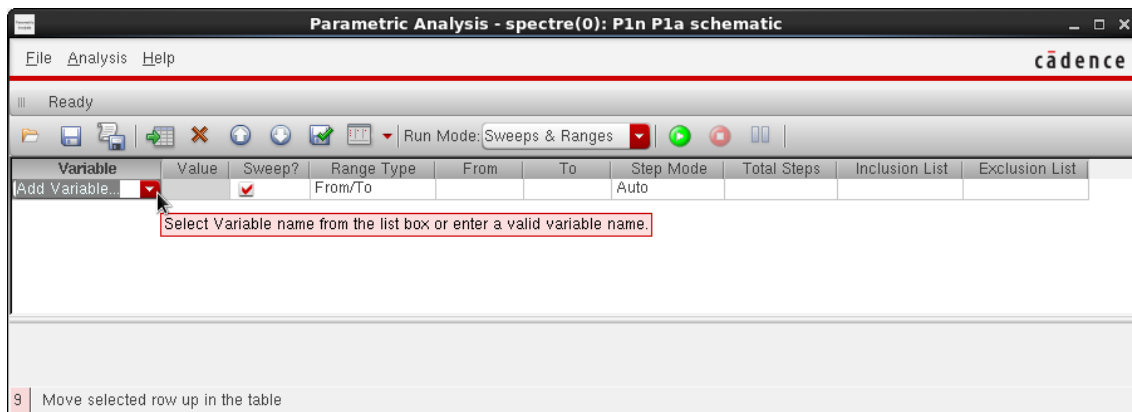
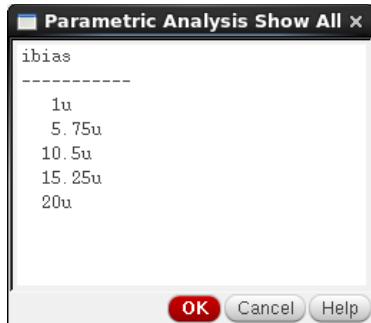
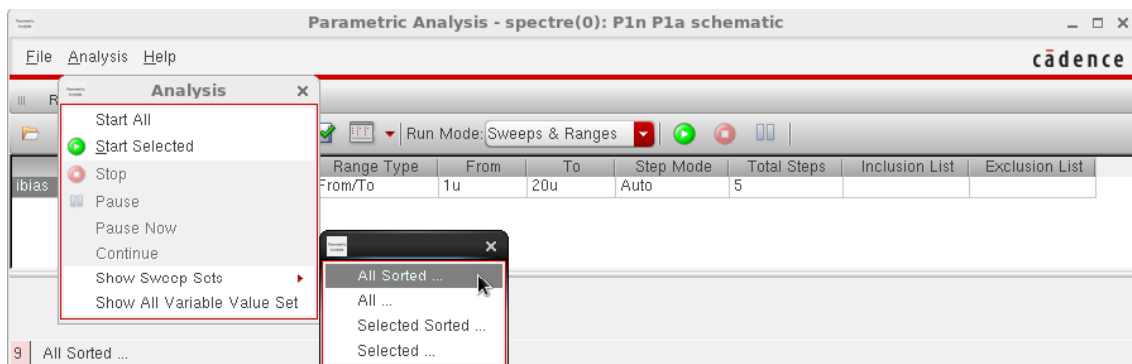
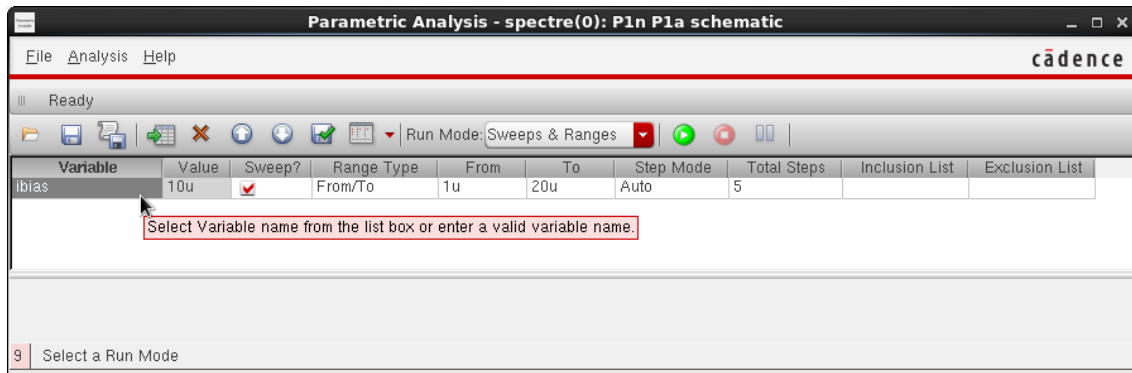


Figura 20 Hem d'anar a Parametric Analysis

Seguidament hem de definir quin paràmetre anem a fer-ne la variació paramètrica.



Seleccionem la variable Ibias en aquest cas i definim el rang omplint els valrs **"From"**, **"To"** i **"Total Steps"**. També podem definit el tipus d'escombrat (linial, logarítmic, automàtic, etc) and **"Step Mode"**, figura 18.b.



Podeu ficar-ne els valors de l'escombrada, el tipus d'escombrada, etc. Si aneu a Analysis i mireu Show Sweep Sets podreu veure els punts que es generaran de la vostra simulació.

Podeu veure els valors generats per aquest cas.

Per simular aneu a la finestra principal de l'Anàlisi Paramètric a **Analysis** i feu **Start**.

Figura 21 Escollim la variable amb la que realitzarem l'anàlisi paramètric

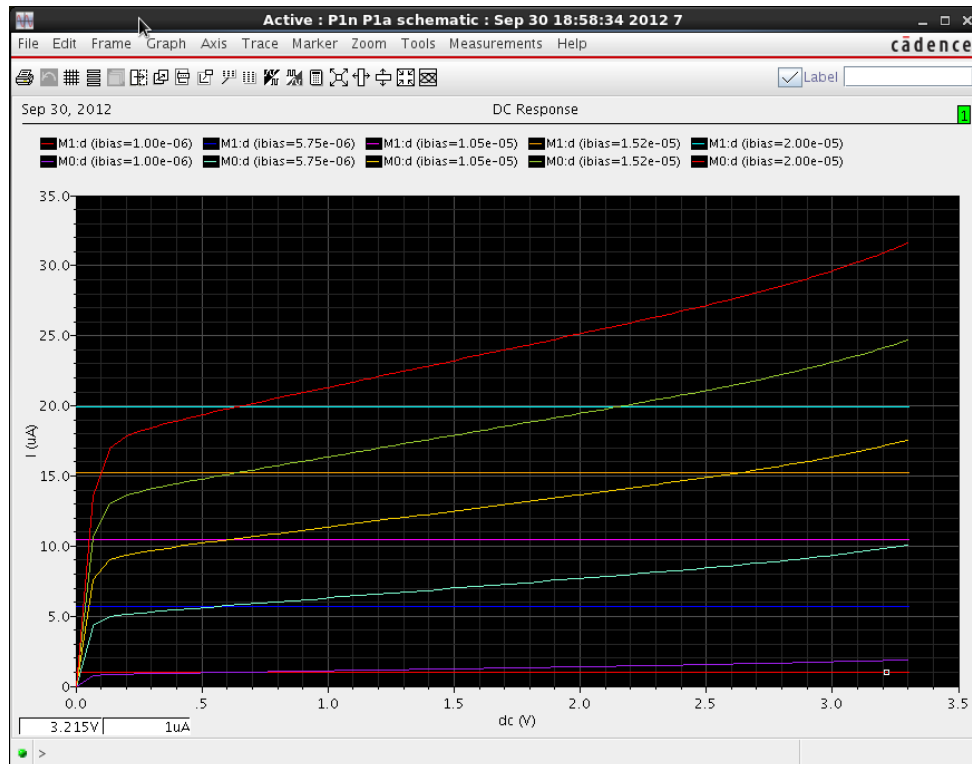


Figura 22 Al realitzar la simulació apareixen dibuixades les variables que hem seleccionat anteriorment

6. Guardar i carregar resultats de simulacions

Per tal de fer-ne algunes representacions haureu de treballar una mica més amb l'entorn del CADENCE.

Si aneu a **Results**, dins del Menu Principal de la finestra del ADE L, podreu guardar (**Save**) i carregar (**Select**) resultats de simulacions .



Figura 23 Guardar i seleccionar les dades i resultats d'una simulació

Podem seleccionar els resultats d'una simulació que haguem guardat (per defecte està seleccionada la darrera que haguem fet) i representar les formes d'ona o accedir a les dades guardades. Si anem al

Menu **Tools** del ADE L o del visor de formes d'ona podem obrir el **Results Browser**. Podem representar aquest mateix corrent, però per altres condicions o un altre circuit. Per representar una forma d'ona la seleccionem i la representem amb un click del botó dret del ratolí.

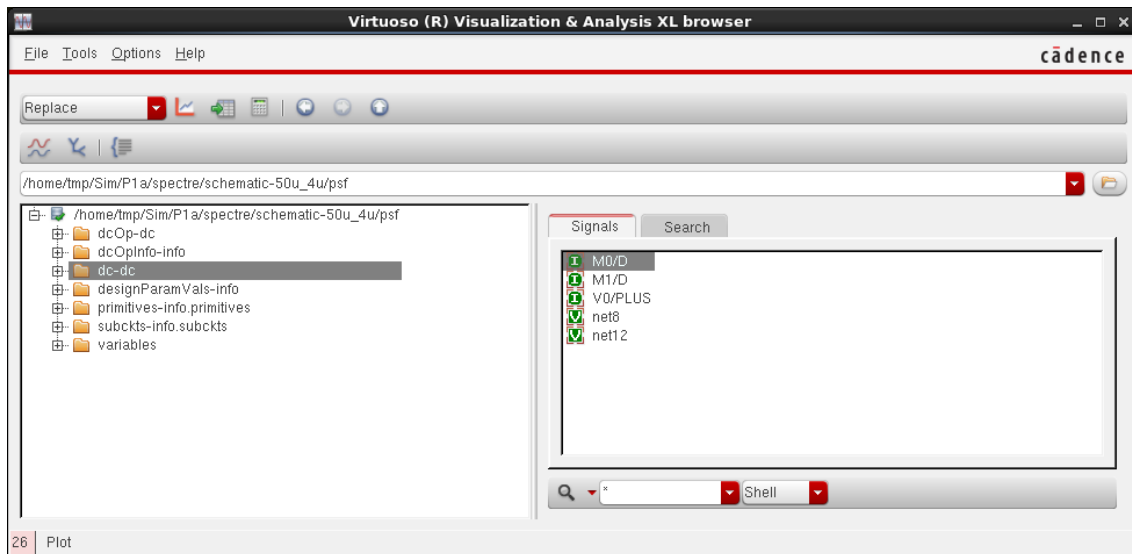


Figura 24 Podem representar resultats guardats anteriorment

En aquest cas a l'obrir els resultats d'una determinada simulació, representem el corrent de drenador del transistor M0. D'aquesta forma es poden superposar els corrents, per exemple, pels dos casos plantejats de dimensions dels transistors. Per superposar les dos formes d'ona s'ha d'escollir l'opció **"Append"** al fer el click amb el botó dret.

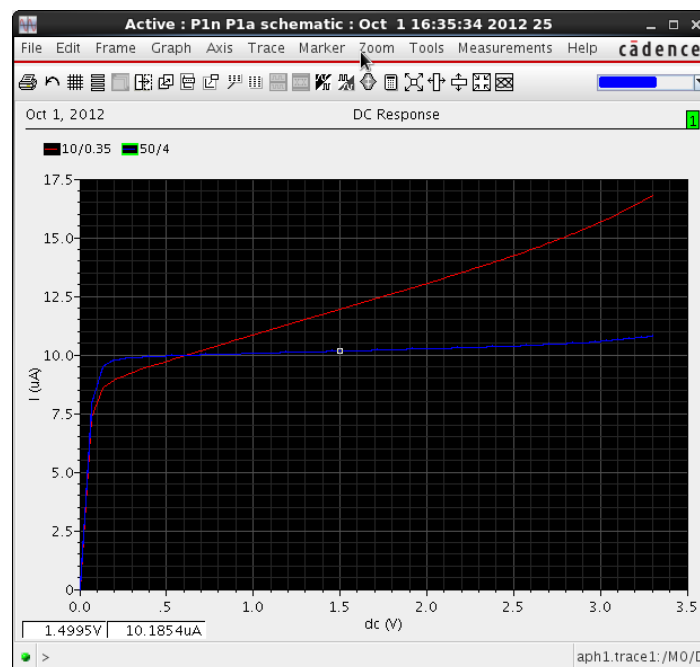


Figura 25 Comparativa del resultats de dos simulacions

7. Visualització dels punts d'operació dels dispositius

Quan es fa una simulació DC es calculen els punts d'operació de tots els components. En el cas dels transistors es calculen els paràmetres dels models. Per tal de visualitzar el punt d'operació dels transistors una forma de fer-ho és la següent Primer, cal marcar la opció "Save DC Operating Point" a la definició del test DC. Després, aneu al meu principal de la finestra de l'ADE L, i aneu a **Results**, i aquí dins a **Print**. D'aquí heu de seleccionar el menú **DC Operating Points**.

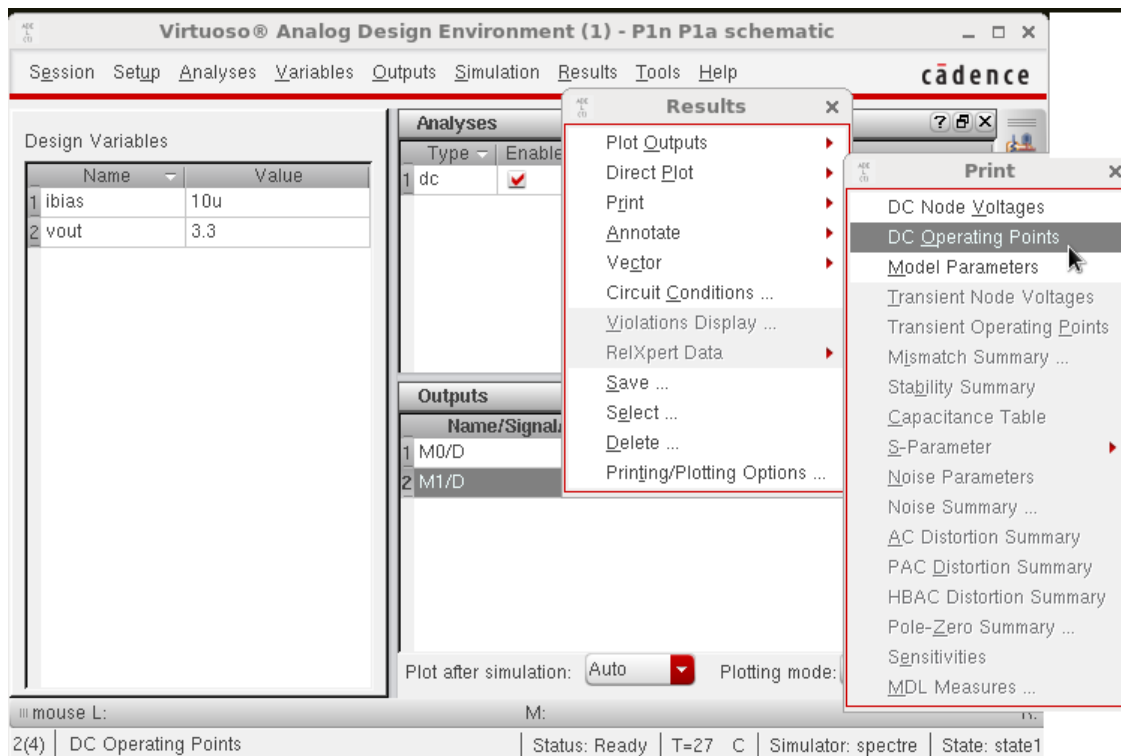


Figura 26 Hem d'anar a l'ADE L → DC Operating Points

S'obrirà el esquemàtic i una finestra com la que es mostra:



Figura 27 Finestra del DCOperating Points

signal	OP ("/M0" "??")
betaeff	2.518m
cbb	213.2f
cbd	-467.5z
cbdbi	29.8f
cbg	-127.4f
cbs	-85.86f
cbsbi	-30.74f
cdb	-9.803a
odd	7.492f
oddbi	-28.29f
cdg	-7.522f
cds	40.21a
cgb	-42.97f
cgbovl	433.4a
cgd	-7.491f
cgdbi	-726.5z
cgdovl	7.49f
cgg	705.4f
cggbi	685f
cgs	-655f
cgsbi	-642.5f
cgsovl	12.48f
cjd	28.29f
cjs	48.62f
csb	-170.3f
csd	-597z
csg	-570.5f
css	740.8f
cssbi	679.7f
ghd	653.9n
ghs	2.037f
gds	109n
gm	160.6u
gms	47.14u
gmoverid	15.26
hl	10.8u

20

Aneu a la finestra principal de l'ADE L o del visor de formes d'ona i aneu a **Tools**. Seleccioneu l'opció **calculator**.

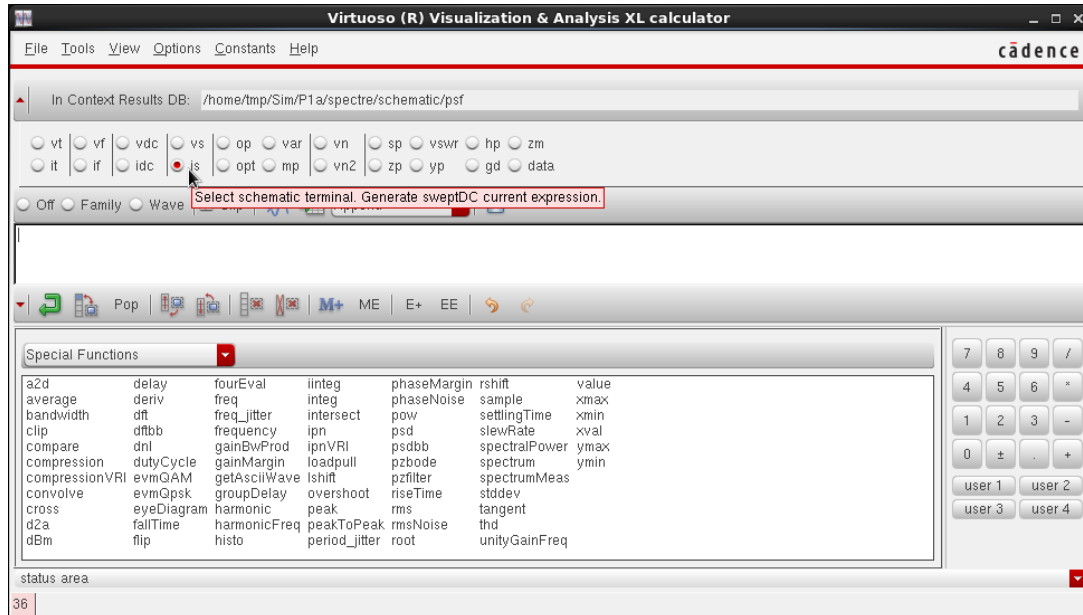


Figura 30 Calculadora del Cadence: Prenem el valor de Is

Per tal de representar per exemple una magnitud de corrent d'un anàlisi en DC heu de seleccionar **is**, i marcar el node del corrent que voleu representar. En aquest cas el corrent de drenador de M0.

Us sortirà una finestra com aquesta, on podeu veure que el corrent ha estat agafat a la calculadora.

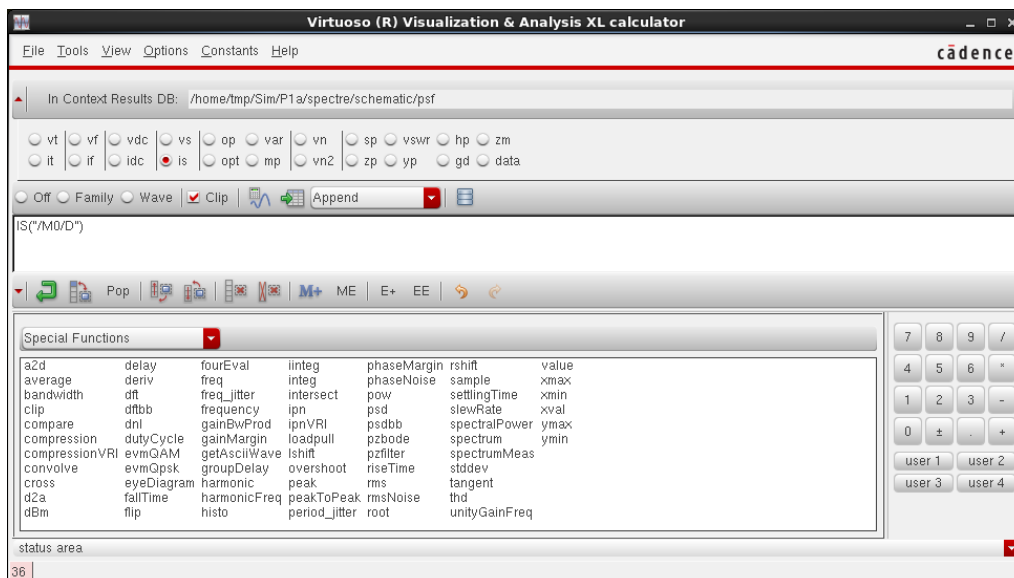


Figura 31 Hem fet que la calculadora agafi el corrent

Si marqueu **Display/Hide Stack** sortirà o s'ocultarà la pila de la calculadora. Si feu ENTER ficareu aquesta dada a la pila, i podeu anar fent operacions.

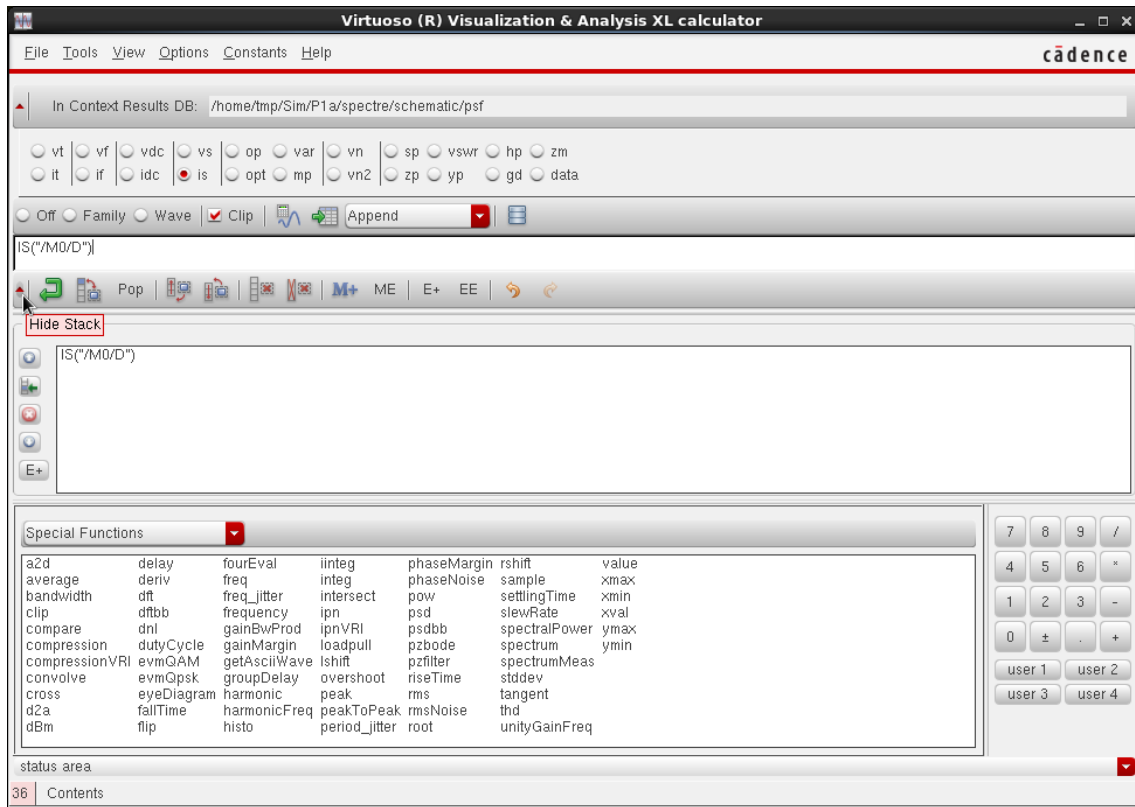


Figura 32 A Special Funcions trobem molta varietat de funcions

Dins de **Special Functions** podeu definir diferents tipus d'operacions. En aquest cas una derivada.

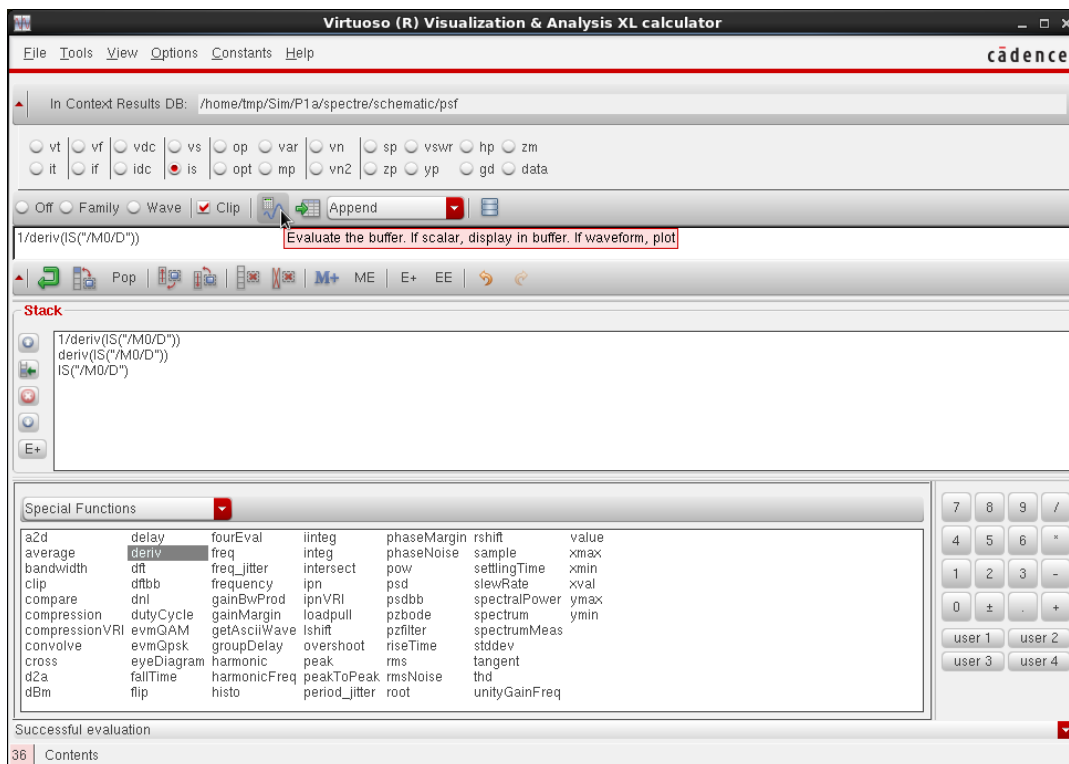


Figura 33 Podem dibuixar les expressions que hem fet amb la calculadora

Si aneu fent cada operació i feu **ENTER** entrareu l'operació a la pila (STACK) de la calculadora. Al final podeu fer **PLOT** i és dibuixarà el que serà de fet la resistència de sortida del transistor M0.



Figura 34 Resistència de sortida del transistor M0

Quan vulgueu fer-ho amb dades d'anàlisi en AC caldrà agafar corrent (IF) o tensions (VF) per tal de representar guanys, impedàncies, etc.

Per editar expressions recomanem emprar la calculadora en "Algebraic mode": Options: Mode: Algebraic mode