



UNIVERSITAT POLITÈCNICA
DE CATALUNYA



UNIVERSITAT DE BARCELONA



**Projecte Final d'Estudis
MÀSTER
EN
ENGINYERIA BIOMÈDICA**



**FABRICACIÓN DE SONDAS DE AFM
ESPECÍFICAS PARA MEDIDAS DE
IMPEDANCIA ELÉCTRICA A LA
NANOESCALA**

Barcelona, 10 de Septiembre del 2010

Autor: Liceth Maryelys Rebolledo Ceballos

Director: PhD. Gabriel Gomila Lluch

Realitzat a: IBEC - UPC

RESUMEN

El objetivo de este proyecto es la fabricación de sondas específicas de Microscopía de Fuerzas Atómicas (AFM), para su uso en la medición de impedancia eléctrica a la nanoescala, aportando un mínimo de contribuciones parásitas a la medición.

Para la consecución del objetivo se plantea el desarrollo de dos metodologías diferentes y que se presentan en el capítulo 1 y 2 respectivamente como:

1. Cálculo, diseño y fabricación de sondas de AFM para medidas de impedancia eléctrica.
2. Modificación de sondas comerciales como prueba de concepto para reducción de capacitancia.

En el capítulo 1 se describe el proceso de cálculo de la capacitancia aportada por las diferentes estructuras que componen la sonda. Posteriormente se trata el diseño de las sondas específicas y por último el proceso de fabricación.

En el capítulo 2 se describe la modificación de sondas comerciales como prueba de concepto, para determinar que por medio de generación de un apantallamiento se puede producir la reducción de la capacitancia aportada por las sondas comerciales.

En el capítulo 3 se presentan las conclusiones y mejoras de los procesos para ambas metodologías.

Este trabajo ha sido parcialmente financiado por el Instituto de Bioingeniería de Cataluña (IBEC) y por el Consejo Superior de Investigaciones Científicas dentro de su programa de acceso a grandes instalaciones científicas por medio del proyecto llamado “Fabricación de sondas de AFM específicas para medidas de impedancia eléctrica a la nanoescala”, cuyos investigadores principales son el Dr. Gabriel Gomila Llach y el Prof. Joan Bausells.

TABLA DE CONTENIDO

RESUMEN	1
TABLA DE CONTENIDO	3
INTRODUCCION	5
1. SIMULACIÓN, DISEÑO Y FABRICACIÓN DE SONIDAS ESPECÍFICAS DE AFM PARA MEDIDAS DE IMPEDANCIA ELÉCTRICA.	8
1.1. CÁLCULOS DE CAPACITANCIA APORTADA POR LAS DIFERENTES ESTRUCTURAS QUE COMPONEN LA SONDA DE AFM	8
1.2. MATERIALES DE FABRICACIÓN PARA SONIDAS ESPECÍFICAS DE AFM.....	12
1.4. PROCESO DE FABRICACIÓN DE SONIDAS ESPECÍFICAS DE AFM	16
1.4.1. Característica de Fabricación de la Punta.....	16
1.4.2. Característica de Fabricación para cantilever y Chip.....	17
1.4.3. Proceso de fabricación con oblea SOI de 5 μm	18
1.4.4. Proceso de fabricación con oblea SOI de 15 μm	21
1.4.5. Secuencia de la tecnología de fabricación (RUN)	23
1.5. RESULTADOS DE LA FABRICACIÓN DE SONIDAS ESPECÍFICAS DE AFM	24
2. MODIFICACIÓN DE SONIDAS COMERCIALES	30
2.1. MATERIALES PARA LA MODIFICACIÓN DE SONIDAS COMERCIALES	30
2.2. PRUEBAS DE CARACTERIZACIÓN DE SONIDAS MODIFICADAS	31
2.3. RESULTADOS DE LA CARACTERIZACIÓN	33
CAPITULO 3	35
CONCLUSIONES	35

APÉNDICE A: Cálculos para selección de Cantilever	38
APÉNDICE B: Imágenes RUN N° 4.538.....	40
APÉNDICE C: RUN N°4.538	42
AGRADECIMIENTOS.....	50
BIBLIOGRAFIA	51

INTRODUCCION

El desarrollo de nuevas herramientas y técnicas de caracterización eléctrica a la nanoescala es uno de los campos de investigación más activos en la actualidad, debido a su relevancia tanto en el testado de circuitos integrados de última generación como en la caracterización de nuevos materiales para el desarrollo de dispositivos electrónicos emergentes, como los dispositivos moleculares o los biosensores basados en la respuesta eléctrica de biomoléculas.

Una de las herramientas que ha ganado más relevancia en estos cometidos, sobre todo por su gran versatilidad, ha sido la Microscopia de Fuerzas Atómicas (AFM). En particular, por lo que respecta a las sondas que se pretenden desarrollar en el presente proyecto, se busca poder contribuir a cubrir una región del campo de las sondas de AFM que no está cubierto aún por ninguna casa comercial.

El objetivo de este proyecto se centra en el cálculo, diseño y fabricación de sondas de AFM para su uso en medidas de impedancia eléctrica a la nanoescala, con un mínimo de contribuciones parásitas a la medición por parte de las estructuras que constituyen la sonda. Además, la reducción de esta señal parásita permitirá obtener una mayor velocidad de escaneo al ser menor el ruido captado por el sistema.

La sonda de AFM es una nano-herramienta que está constituida por un chip, el cantilever (o palanca) y una punta, que en su conjunto se encuentran recubiertos con un material conductor en una de sus caras, el cual genera una contribución de capacitancia parásita asociadas a estas estructuras (Figura 1).

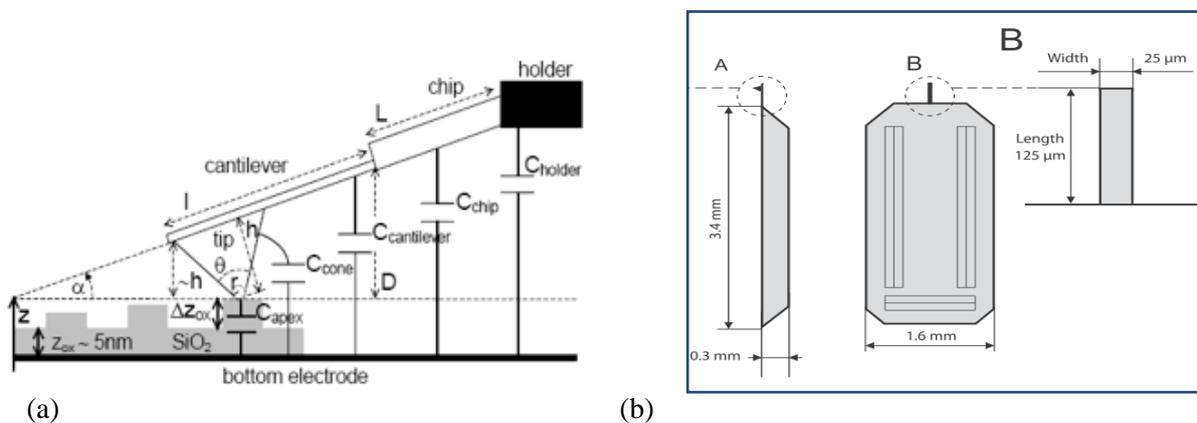


Figura 1.1. (a) Esquema de las contribuciones parásitas existentes en una medida de impedancia a la nanoescala mediante AFM (b) Esquema de una sonda comercial (referencia Tap 150AI-G)

Para reducir los valores de capacidad aportados por las sondas se presentan dos acercamientos. Uno de ellos es la fabricación de sondas específicas en su totalidad, mientras que el otro requiere la modificación de sondas comerciales por métodos manuales. En ambos casos se parte del mismo principio de cálculo para la capacitancia parásita.

La selección de dos metodologías viene dado por ambas nos permiten obtener sondas con características específicas que comercialmente no se encuentran disponibles, con la versatilidad de poder adaptarlas según el tipo de usuario. Una de las propuestas da la oportunidad de tener una técnica para la obtención de sondas de alta precisión utilizando un método de producción en masa. La segunda alternativa trata un método más artesanal para trabajar con las sondas comerciales de una manera más económica para el usuario.

Cada una de las propuestas puede tener sus inconvenientes desde el punto de vista de usuario y de proceso. En el primer caso de fabricación de sondas específicas, los costes en que se incurren para la obtención de un producto final pueden ser altos ya que se requiere tecnología de alta gama para el proceso. En el segundo caso, al tratarse de una modificación por medio de un método más artesanal estaríamos hablando de menor precisión, además de que requerirá mayor dedicación por parte del personal para obtener una sonda con características adecuadas para la medición.

Por lo tanto, a la hora de implementar cualquiera de las dos alternativas se deberá evaluar los recursos con que se cuentan y el resultado final al que se quiere llegar, de esta forma se podrá seleccionar la metodología que más se adecue a la situación actual del usuario.

Plan de trabajo para la consecución del objetivo planteado

El plan de trabajo planteado para poder llevar a cabo la primera parte del proyecto consta de los siguientes pasos:

1. Cálculo: Mediante modelos analíticos se calcularán las contribuciones de las diferentes partes de la sonda a la capacidad parásita, con el fin de determinar los parámetros ideales de las sondas a fabricar, y en particular, de la capa conductora.
2. Diseño: A partir de los resultados de los cálculos se procederá a diseñar las sondas y en particular las máscaras necesarias para su fabricación. En esta parte del proyecto se contactará con los técnicos del Centro Nacional de Microelectrónica (CNM) en Barcelona, para adecuarse a las reglas de diseño de la instalación.

3. Fabricación de las máscaras: Se procederá a enviar los diseños de las máscaras para su fabricación en una empresa especializada.
4. Fabricación de los primeros prototipos de las sondas: Se proporcionará a los técnicos del CNM las máscaras y proceso tecnológico de fabricación para la fabricación de los primeros prototipos de las sondas objeto del presente proyecto.
5. Test de las sondas: Se procederá a realizar los test correspondientes sobre las sondas fabricadas con el fin de determinar su adecuación a las especificaciones iniciales
6. (Eventualmente) Fabricación de las sondas definitivas: a partir de los resultados de los test se procederá a corregir aquellos aspectos que se consideren oportunos.

Para la segunda parte del proyecto, el plan de trabajo es más resumido y sencillo. Basándonos en la etapa de cálculo del proceso de fabricación (ídem 1, primera parte del proyecto), se desarrolla una etapa de búsqueda y selección de materiales comerciales para general la reducción de capacitancia parásita. Posteriormente se realiza la modificación manual de la sonda, culminando con una fase de caracterización para determinar el grado de apantallamiento obtenido.

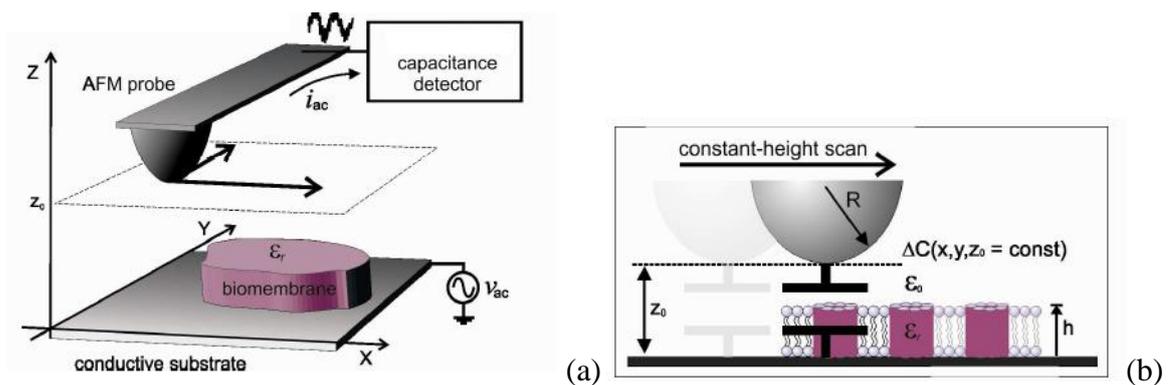


Figura 1.2. (a) Esquema del funcionamiento de la sonda de AFM par medición de constante dieléctrica en biomembranas (b) Representación de la medición del fenómeno bioeléctrico a la nanoescala [2].

CAPITULO 1:

1. SIMULACIÓN, DISEÑO Y FABRICACIÓN DE SONIDAS ESPECÍFICAS DE AFM PARA MEDIDAS DE IMPEDANCIA ELÉCTRICA.

En el caso de la fabricación de las sondas específicas para AFM para la medición de impedancia eléctrica, se plantearon diferentes estrategias.

Tenemos que una vez identificadas las posibles variables modificables de acuerdo a los cálculos de capacitancia, se planteó el diseño de las estructuras que nos permitieran obtener la reducción de los valores de capacitancia. Posteriormente, de acuerdo a los valores obtenidos en el paso anterior, se realizó la evaluación y selección la tecnología de fabricación.

En los siguientes apartados se describen cada uno de los pasos para generar la estructura de la sonda:

1.1. CÁLCULOS DE CAPACITANCIA APORTADA POR LAS DIFERENTES ESTRUCTURAS QUE COMPONEN LA SONDA DE AFM

En lo referente a las medidas de impedancia a la nanoescala mediante AFM (para las cuales se fabrican las sondas propuestas) cabe citar que el grupo de trabajo cuenta en la actualidad con uno de los equipos más avanzados del mundo para medidas en muestras de alta impedancia, con capacidad para realizar medidas con una sensibilidad de alrededor de un attoFaradio en un rango de frecuencias relativamente amplio de hasta 1 MHz. Los primeros resultados obtenidos con este equipo han sido publicados recientemente [3].

Partiendo de cálculos publicados por el grupo de trabajo [3],[4],[5], los cuales determinan el aporte de la capacitancia parásita por las diferentes estructuras que constituyen la sonda de AFM (Figura 1.1.a), se efectuaron las diferentes cálculos para establecer cuál de los parámetros de diseño son o no modificables en la obtención de una reducción de la señal parasita y que al mismo tiempo se adapten a la técnica de fabricación para este tipo de sonda, cumpliendo con los requerimientos de la aplicación.

$$C_1 = \frac{\varepsilon \cdot W \cdot \tan^2(\beta_{lever})}{\beta_{lever}^2 \cdot \tan\left(\frac{\beta_{lever}}{2}\right)} \cdot \ln \left[1 + \frac{2 \cdot L \cdot \tan\left(\frac{\beta_{lever}}{2}\right)}{z + H} \right] \quad (Eq. 1.1)$$

$$C_c = \frac{-8 \cdot \pi \cdot \varepsilon_0}{(\pi - \beta_{lever})^2} \left[f_1(\ln(f_1) - 1) - f_2(\ln(f_2) - 1) - \sin(2\theta_{cone})(H \cdot \ln(2f_1) - \delta \ln(2f_2)) \right] \quad (Eq. 1.2)$$

$$C_a = 2\pi\varepsilon_0 \cdot R \cdot \ln \left[\frac{z + R(1 - \sin(\theta_{cone}))}{z} \right] \quad (Eq. 1.3)$$

Las expresiones anteriores describen el cálculo de capacitancias de acuerdo a las características geométricas de la sonda. La ecuación (Eq. 1.1) corresponde al cálculo de capacitancia aportada por el cantilever, donde W y L son el ancho y la longitud del cantilever respectivamente, β_{lever} es el ángulo de inclinación, z distancia de separación entre la punta y substrato, y H representa la altura de la punta.

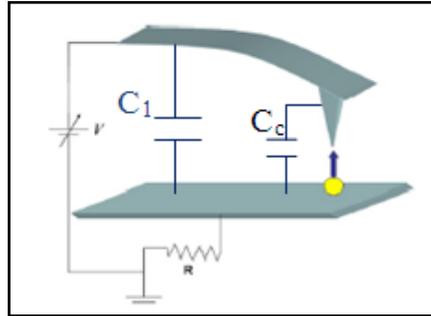


Figura 1.3. Representación de la capacitancia parásita del cantilever (C_1) y de la punta (C_c)

La ecuación (Eq. 1.2) representa el cálculo de la capacitancia para la punta, el cual está definido por θ_{cone} que es el ángulo de apertura medio y R que es el radio del apéx.

Tenemos que $f_1 = z + H - \delta/2$ y $f_2 = z + \delta/2$, y que δ equivale a la ecuación (Eq. 1.4):

$$\delta = \left(\frac{R}{(\tan(2\theta_{cone}))^2} \right) \quad (Eq. 1.4)$$

Por último, la ecuación (Eq. 1.3) determina la capacitancia aportada por el ápex, donde z es más pequeña que las características dimensiones de la sonda.

Inicialmente se calculo de forma independiente las aportaciones capacitivas de cada una de las

estructuras de acuerdo a las ecuaciones (Eq. 1.1, 1.2 y 1.3), con el objetivo de determinar cuál de las estructuras tenía mayor influencia en la aportación de la señal parasita y su comportamiento ante los cambios dimensionales como parte del rediseño de la sonda. El cálculo de los parámetros que interviene en el diseño de las sondas se realizó utilizando el software de MathCad.

Por medio de este cálculo se pudo identificar que la capacitancia generada por el ápex es 10 veces menor que la del cono, corroborando con otras publicaciones [8], [9], que consideran que lo que más influye en el cálculo de la capacitancia es la longitud del cantilever y la altura del cono, estructuras con mayor área de pista conductora.

Ante este resultado, se optó por definir el rediseño a partir de las modificaciones de cantilever y de la altura del cono. Partiendo de este punto, en la ecuación (Eq. 1.1) se reemplazó W , que determina el ancho total del cantilever, por diferentes $w_{1,2,...}$, que representan las variaciones en el ancho de la pista conductora del cantilever. A pesar de haber realizado los cálculos de C_c y C_a , estos eran dependientes de la tecnología de fabricación, por lo cual no se incluyeron datos de θ_{cone} , y no se definió a nivel de diseño.

La variación de parámetros se realizó dentro de los límites dimensionales para la fabricación y correcto funcionamiento de este tipo de tecnología, pero que al mismo tiempo pudieran dar como resultado una reducción de los valores de capacitancia parasita.

De acuerdo a los resultados obtenidos se seleccionó el tipo y número de sondas a fabricar según la técnica de fabricación (Tabla 1.1). La constante elástica de la palanca, parámetro muy importante para estas sondas, se determinó por medio de la ecuación (Eq. 1.5)

$$k = \frac{1}{4} \frac{E \cdot t^3 \cdot w}{L^3} \quad (\text{Eq. 1.5})$$

Donde E representa el módulo de Young del material con que se fabrica la sonda.

$K(N/m)$	$W(\mu m)$	$t(\mu m)$	$L(\mu m)$	$H(\mu m)$	$w1(\mu m)$	$w2(\mu m)$	$w3(\mu m)$	$C(fF)$
1	30	1	110,52	4	5	10	30	0,62/1,25/3,70
1	30	2	221,04	3	5	10	30	0,86/1,73/5,14
2	30	3	263,15	12		10	30	1,15/3,46
10	30	2	103	3	5	10	30	0,67/1,33/4,01
10	30	3	154	12	5	10	30	0,91/2,72
20	30	3	122	12		10	30	0,81/2,43
20	30	2	81,43	3	5	10	30	6,12/1,22/3,67

Tabla 1.1. Características dimensionales de sondas específicas para AFM fabricadas y su capacitancia resultante.

Como puede verse en la tabla, la reducción del recubrimiento conductor de la palanca respecto a la anchura física de la misma conlleva una reducción de la capacidad de casi un factor 7, permitiendo llegar a capacidades parásitas por debajo de los fF que era uno de los objetivos que nos proponíamos.

En resumen, los cambios incorporados para el diseño y posterior fabricación de la sonda de AFM han sido los siguientes:

- Variación del tamaño de la pista conductora (w): Se formula como un recubrimiento parcial ($5,10\mu m$) y total ($30\mu m$), con respecto al ancho del cantilever (W).
- Espesor del cantilever (t): Se han definido espesores de fabricación entre 1, 2 y 3 μm .

- c) Longitud cantilever (L): Este es un valor variable (entre 81 y 260 micras aproximadamente). Este valor depende de K , t , y del ancho (W) del cantilever, el cual tiene un valor constante de $30\mu\text{m}$ para todos los distintos diseños.
- d) Constante elástica: Para poder realizar mediciones en medio biológico se han definido constantes de 1 y 2 N/m, ya que ejercen una fuerza baja sobre la muestra.
- e) Altura del cono (H): la altura de las puntas están definidas entre $3\text{-}4\mu\text{m}$ y punta con $12\mu\text{m}$ altura.
- f) Para las puntas de $12\mu\text{m}$ no se ha implementado el diseño de la pista conductora (w) de $5\mu\text{m}$. Esto es debido a que no se podía asegurar un recubriendo total de la punta con el material conductor a causa del menor tamaño de la pista metálica con respecto al tamaño de la punta.

Los cálculos se realizaron tomando todas las posibilidades a nivel dimensional en cuanto a buscar los valores óptimos para cada una de las variables que intervienen dentro del proceso de medición y de fabricación (Apéndice A).

Se puede observar en la Tabla 1.1 que las variables más cruciales para la reducción de capacitancia son L y w . Por lo tanto se debe llegar a un compromiso entre diseño y aplicación para fabricar sondas que optimicen la medición de impedancias y que produzcan bajos valores de ruido capacitivo.

Finalmente se seleccionó un total de 19 diseños, teniendo en cuenta la viabilidad tecnológica de fabricabilidad y que al mismo tiempo nos permitieran cubrir la mayoría de las mediciones que se realizan con este tipo de sonda a nivel biológico.

1.2. MATERIALES DE FABRICACIÓN PARA SONIDAS ESPECÍFICAS DE AFM

Oblea SOI (Silicon On Insulator): De acuerdo a los resultados obtenidos en los cálculos anteriores y después de evaluar diferentes opciones de fabricación [1],[6] se determinó la posibilidad de fabricar experimentalmente este tipo de sonda con obleas SOI; ya que esto agilizaría el proceso de fabricación al permitir una reducción de los pasos durante proceso de grabado de la sonda de AFM.

Las obleas SOI se encuentran constituidas por tres capas: Substrato de silicio (este material puede variar de acuerdo al proceso de fabricación), Oxido de silicio (el cual actúa como

aislante) y silicio activo (figura 1.4). La fabricación de la sonda (micro/nanoestructura) se realiza sobre la capa de Si activo



Figura 1.4. Esquema representativo de una oblea SOI

Sobre la oblea SOI se realiza el diseño de la estructura seleccionando las zonas/ áreas de la misma donde se fabricaran y mediante la técnica de grabado en húmedo se eliminan las capa y zonas extras, definiendo de esta forma la estructura.

Ventajas de microfabricación utilizando las obleas SOI:

- facilidad y rapidez de fabricación
- Reducción de la capacitancia parásita en el sustrato
- Uniformidad del materia asegurando un proceso de gravado uniforme
- Se obtiene un diámetro de puntas pequeño, lo cual es ideal en nuestras mediciones
- La capa de Si activo posee característica mecánicas y dieléctricas apropiadas para esta aplicación

Metalización: Por efectos de biocompatibilidad y conductividad el material conductor seleccionado es el oro. Este se aplicará con un espesor de 500 \AA sobre la cara superior de la estructura. Se buscó que el espesor de la capa metálica estuviese entre 50 y 100 nm, ya que de esta forma no existe el riesgo de que durante los procedimientos de medición el metal se elimine.

1.3. DISEÑO Y GENERACION DE MÁSCARAS

Para el diseño de las máscaras de las diferentes estructuras, se requirió el manejo del software CADENCE, programa comercial utilizado por el CNM para este fin.

Se definieron 4 niveles de máscaras, la primera define el soporte del chip o estructura de compensación, el cual se eliminara al momento de retirar el chip, una segunda máscara que define la estructura en silicio activo del chip y cantilever, la tercera máscara define la punta en Si activo, y una cuarta máscara que representa la pista metálica o metal conductora.

Máscara1: Estructura de compensación / **Máscara2:** Estructura Chip-Cantilever / **Máscara3:** Puntas (3 μm , 4 μm , 12 μm respectivamente) / **Máscara4:** Pista metálica

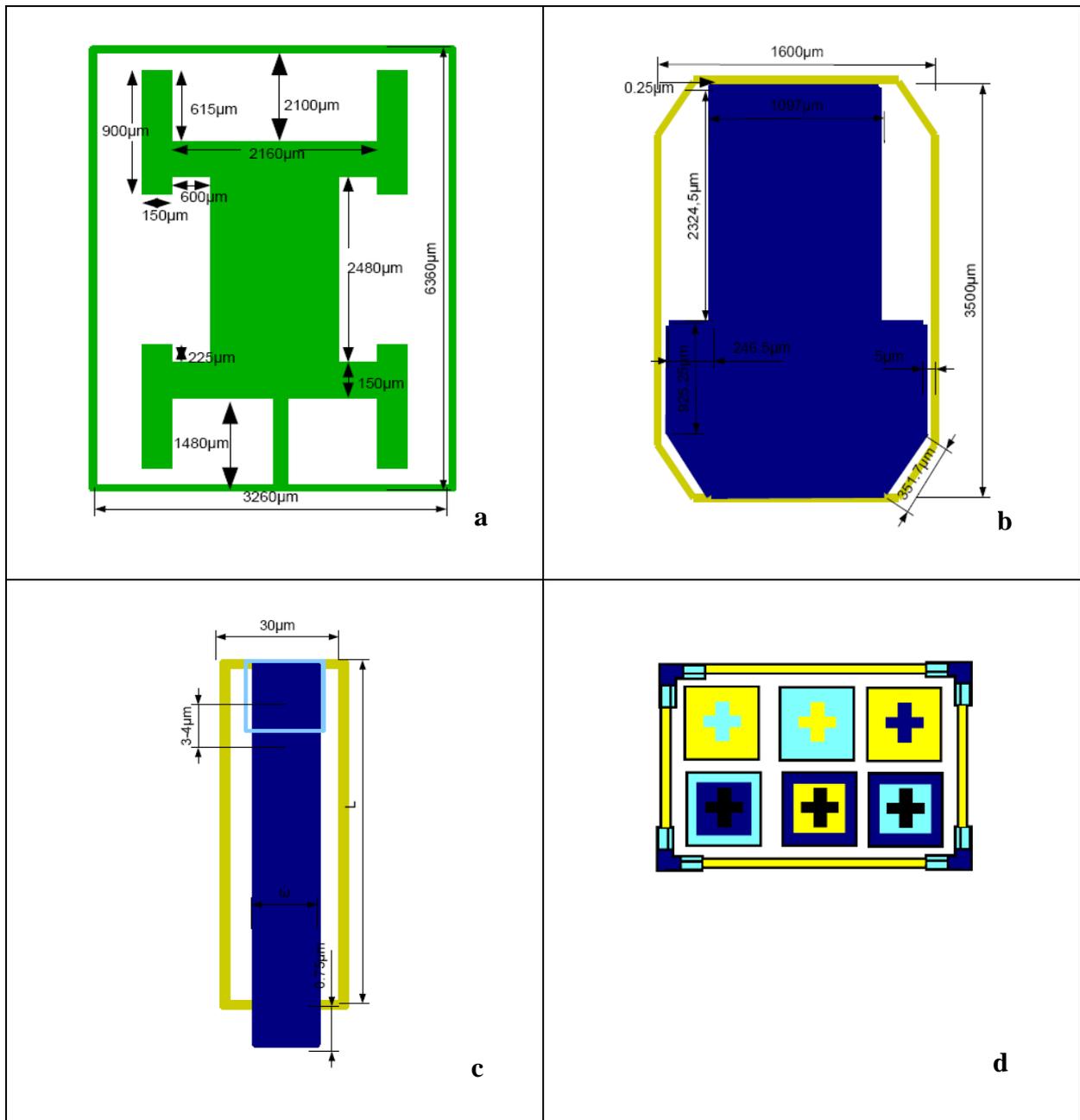


Figura 1.5. Representación de las diferentes máscaras fabricadas. Se observa la estructura de compensación definida por la máscara 1 en color verde (a); la máscara 2 define la estructura de silicio del cantilever y chip en amarillo(b-c); la máscara 3 define la punta -azul claro (c,) y la máscara 4 la pista metálica, respectivamente azul oscuro (b-c); (d) representa la máscara de alineación de todos los niveles estructurales de la sonda de AFM.

En el momento de definir la alineación, se configuró teniendo como punto de referencia que

la alineación entre la máscara de Si activo (chip, cantilever, punta) y la pista conductora se realizara con respeto a la punta ya que es la zona en la que necesitamos mayor precisión de la deposición del metal, asegurando de esta forma una capa uniforme y un recubrimiento del diseño de la pista metálica sobre las partes de Si activo.

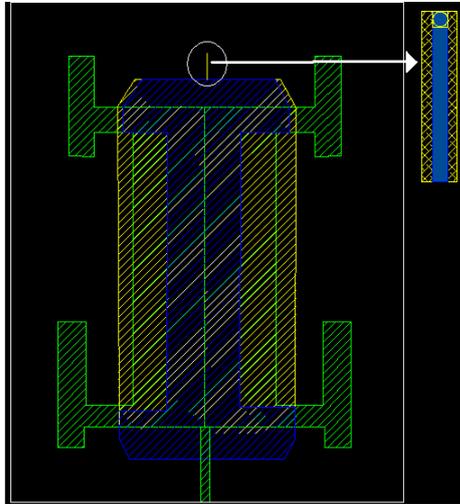


Figura 1.6. Esquema de de ubicación de las diferentes máscaras que componen la estructura de la sonda, para su fabricación.

Por último se generó la máscara que contiene la matriz de chips (390 chips) con las 19 variantes de diseño resultantes del proceso de cálculo de los cantilever. Esto permite un ahorro de tiempo y costes, ya que sólo se requiere el cambio del tipo de oblea (SOI de 5 μm y 15 μm respectivamente), sin tener que generar una nueva máscara matriz (aplica en este caso porque no se requiere mayor cantidad de cantilever).

Se realizaron ajustes dimensionales a la estructura de compensación [7], encargada de dar soporte a los chips durante el proceso de fabricación (máscara 1), entre otros aspectos:

- Ajuste de dimensiones y configuración de la estructura de compensación de acuerdo a la tecnología, basado en experiencia previa del CNM (máscara 1).
- Cambio de posición de la palanca de desenganche para facilitar la liberación del chip, evitando que este se quiebre.
- Ajuste dimensiones máscara de metal: Reducción de las dimensiones a nivel lateral tanto para el chip como para el cantilever ya que el grabado no es uniforme y pueden quedar residuos de metal lateralmente. En cuanto a la metalización de la punta la pista se extiende 0,75 μm para asegurar la conexión con el chip.

- Máscara de alineación 1: Para la alineación de las estructuras del chip-cantilever, punta, metal se utiliza la cruz positiva para definir el material/estructura que sobresale y la cruz negativa para indicar el material que recubre la estructura.
- Máscara de alineación 2: Permite la alineación de todas las estructuras (diferentes diseños) con la oblea de SOI.

Después de realizar el diseño de cada una de las máscaras que intervienen en la estructura, se procedió a dar de alta su fabricación. El proceso de fabricación de las máscara se llevó a cabo por fuera de los centros involucrados en el proyecto (Photronics, UK LTD).

Una vez recibidas las máscaras, habiendo definido los diferentes niveles y el orden de alineación entre ellas a priori, se procedió a generar las acciones para el proceso de microfabricación en el CNM (llamado RUN).

1.4. PROCESO DE FABRICACIÓN DE SONIDAS ESPECÍFICAS DE AFM

1.4.1. Característica de Fabricación de la Punta

Inicialmente se contaba con dos opciones para la fabricación de la punta. La primera opción se basaba en la fabricación de las puntas en silicio policristalino. En este caso se depositaba la capa de silicio policristalino sobre la superficie del cantilever y después se graba. Al tratarse de material policristalino, la uniformidad de los perfiles de las puntas no es muy buena, ya que se obtienen puntas más anchas y estrechas con respecto a las disponibles comercialmente. Al hacer la deposición de la capa conductora, usualmente el radio final del ápex es mayor (aproximadamente 100 nm). Esta opción se descartó ya que las puntas eran demasiado grandes para el tipo de aplicación.

La segunda opción se basaba en la fabricación de la punta a partir del propio material que conforma el cantilever. La ventaja radica principalmente en que el material es uniforme y por lo tanto el proceso de grabado también lo es. Con este tipo de fabricación se generan puntas muy afiladas, con un radio de ápex de aproximadamente 10nm, el cual aumenta con la deposición de la capa conductora.

Para el diseño de la punta el radio horizontal de la base es aproximadamente igual (incluso un poco menor) a la altura del cono debido al grabado isótropo del material (Figura 1.7-a). El perfil de que se obtiene de la punta corresponde a un cono cóncavo, ya que se utiliza grabado

isótropo.

La localización aproximada del cono será de 2 a 3 micras detrás de la punta libre (final) del cantilever.

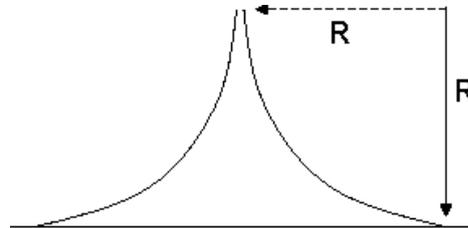


Figura 1.7. (a) Perfil punta para sonda específica de AFM

La punta de $12\mu\text{m}$ se genera a partir de la conformación de una columna cilíndrica, definiendo la punta en la parte superior con un perfil isótropo (figura 1.7-b)

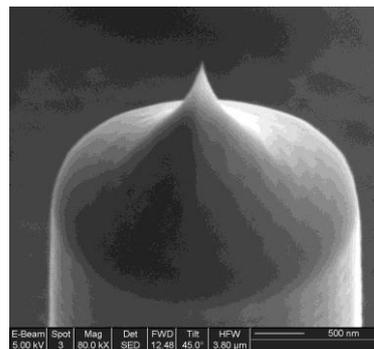


Imagen 1.7. (b) Caso típico de puntas con mayor altura [6].

1.4.2. Característica de Fabricación para cantilever y Chip

Además de la técnica de fabricación para las puntas, existían también dos opciones para grabar el substrato de silicio y liberar los cantilevers: usando un grabado “seco” por plasma (DRIE, Deep Reactive Ion Etching) o bien con un grabado húmedo (mediante KOH, Hidróxido de Potasio).

En principio opción DRIE era preferible en la totalidad de la fabricación, pero debido a la necesidad de usar oro o platino para la metalización, no podía usarse un grabado seco para definir los chips (ya que el equipo de grabado DRIE para obleas “contaminadas” no se encontraba operativo). Además con esta técnica no podía utilizar en el caso de espesores de resina mayores que unos $8\mu\text{m}$.

Tenemos entonces, que el grabado DRIE del Si se ha utilizado para definir forma y punta; y

el grabado húmedo mediante KOH se ha utilizado para definir los chips (metal y cara posterior), (Figura 1.8).

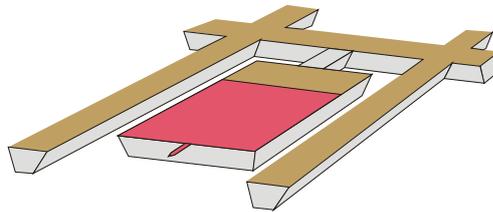


figura 1.8: Esquema del grabado húmedo de los chips.

Lo anterior limitó la fabricación de puntas a las opciones 1, 2 y 3 (lo cual influyó en la fase de cálculo y selección de diseños) :

Usando obleas con un espesor del silicio activo de 5 μm :

Opción 1: Definición de puntas de 3-4 μm de altura y cantilevers de 2-1 μm de espesor, todo en la capa “activa” de silicio cristalino.

Opción 2: Depósito de Si policristalino y fabricación de las puntas con este material (máximo unos 5 μm de altura). El silicio activo de 5 μm de espesor forma el cantilever (se puede adelgazar hasta unas 3 micras).

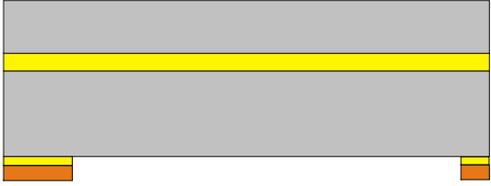
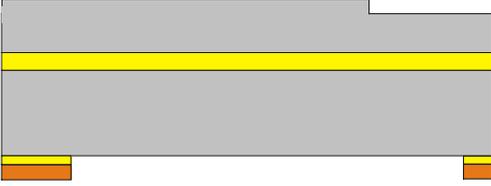
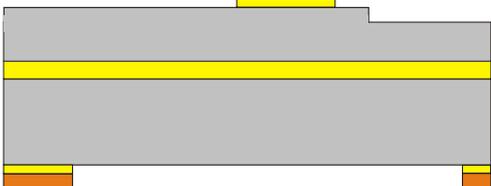
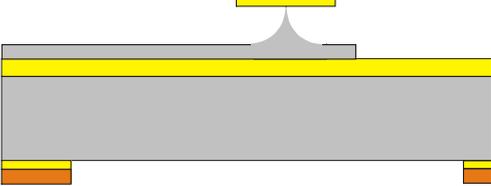
Usando obleas con un espesor del silicio activo de 15 μm :

Opción 3: Permite obtener puntas más altas usando las obleas SOI de 15 μm de espesor para el silicio activo, pero por el momento solo es factible con la “grabado húmedo del substrato”.

Nota: La oblea de 15 μm se debe adelgazar hasta conseguir un grosor de 3 μm para el cantilever. Este valor ha estado limitado por la tecnología disponible en el momento de fabricar.

1.4.3. Proceso de fabricación con oblea SOI de 5 μm

Por lo que respecta a la fabricación de los cantilevers y las puntas, se decide utilizar la opción de obleas “delgadas” con un espesor del silicio activo de 5 μm . Se pretende definir dos procesos, con puntas de 3 y 4 μm de altura y cantilevers de 2 y 1 μm de espesor, respectivamente. Concretando las opciones que se utilizarán en el primer RUN de fabricación, tenemos (Figura 1.9):

Descripción de Secuencia de Fabricación <i>H</i> :4 μm - 3 μm .	Esquema Representativo
1) Se parte de obleas de silicio SOI con 5 μm de espesor de la capa activa 2) Crecimiento de SiO_2 y depósito de Si_3N_4 en la cara dorso.	 <p>Si activo: Oxido de Si: Substrato Si: SiO_2 Si_3N_4</p>
3) Fotolitografía cara dorso (Máscara 1: Se define grabado posterior. Grabado capas cara dorso) 4) Grabado capas dorso	
5) Fotolitografía cara componentes (<u>alineamiento de doble cara</u> . En este paso son necesarias las estructuras de alineamiento en la oblea) (Máscara 2: definir cantilever y forma del chip) 6) Grabado (D)RIE del silicio (anisótropo, 1 (2) μm)	
7) Depósito de SiO_2 (capas cara superior) 8) Fotolitografía (Máscara 3: definir puntas). La máscara de óxido puede tener forma circular, cuadrada, etc. 9) Grabado óxido cara componentes	
10) Grabado (D)RIE del silicio (isótropo, 4 (3) μm). Parar cuando se llega al óxido.	

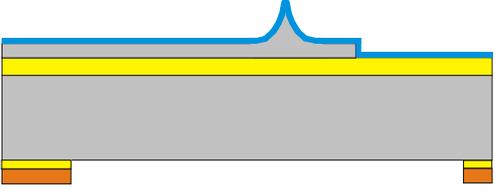
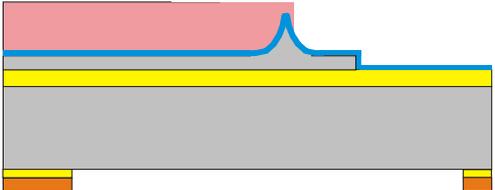
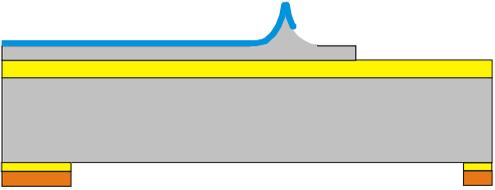
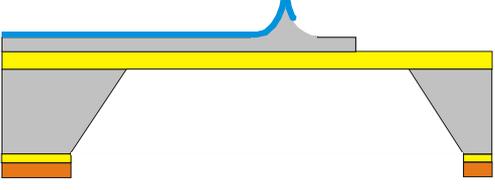
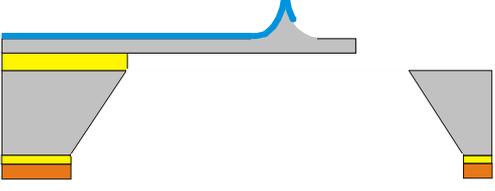
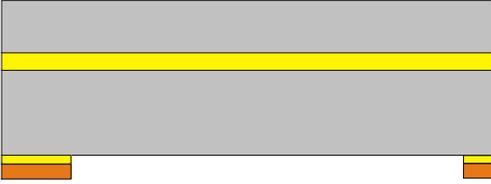
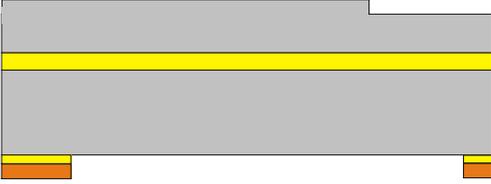
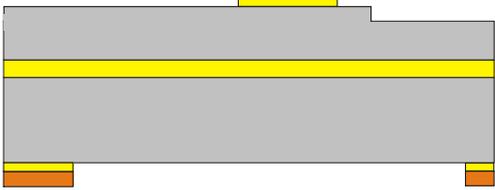
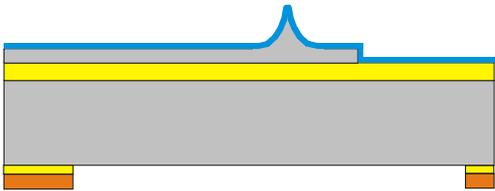
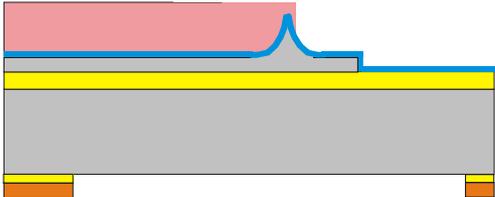
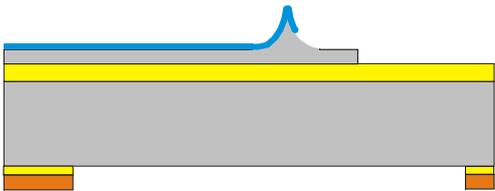
Descripción de Secuencia de Fabricación $H : 4 \mu\text{m} - 3 \mu\text{m}$.	Esquema Representativo
11) Metalización (Au), espesor pequeño (\rightarrow se define oblea como “contaminada”)	
12) Fotolitografía (Máscara 4: metal) . Se cubre con aproximadamente $6 \mu\text{m}$ resina.	
13) Grabado metal (húmedo)	
14) Grabado húmedo anisótropo (KOH) cara posterior. Paro en el óxido.	
15) Grabado óxido membrana, húmedo.	

Figura 1.9. Proceso esquemático para la fabricación de sondas de AFM con un valor H de $4 \mu\text{m}$ y $3 \mu\text{m}$. (dibujos del Prof. Joan Bausells)

1.4.4. Proceso de fabricación con oblea SOI de 15 μm

Para la fabricación de los cantilevers y las puntas de 12 μm de altura, se decide utilizar la opción de obleas con un espesor del silicio activo de 15 μm . Se define sólo un procesos, con puntas de 12 μm de altura y cantilevers de 3 μm de espesor. Concretando las opciones que se utilizarán en el primer RUN de fabricación, tenemos (Figura 1.10):

Descripción de Secuencia de Fabricación <i>H</i> :12 μm .	Esquema Representativo
1) Se parte de obleas de silicio SOI con 15 μm de espesor de la capa activa 2) Depósito de $\text{SiO}_2 + \text{Si}_3\text{N}_4$, en la cara dorso.	
3) Fotolitografía cara dorso (Máscara 1: definir grabado posterior) 4) Grabado capas cara dorso	
5) Fotolitografía cara componentes (alineamiento de doble cara) (Máscara 2: definir cantilever y forma del chip) 6) Grabado (D)RIE del silicio (anisótropo, 3 μm)	

Descripción de Secuencia de Fabricación <i>H</i> :4 μm - 3 μm .	Esquema Representativo
7) Depósito de SiO_2 (capas superior) 8) Fitolitografía (Máscara 3: definir puntas). La máscara de óxido puede tener forma circular, cuadrada, etc. 9) Grabado óxido cara componentes	
10) Metalización, espesor pequeño.	
11) Fitolitografía (Máscara 4: metal) (resina gruesa → se define oblea como “contaminada”).	
12) Grabado metal (húmedo)	
<p>Figura 1.10: Proceso esquemático para la fabricación de sondas de AFM con un valor <i>H</i> de 12 μm. (dibujos del Prof. Joan Bausells)</p>	

Nota: La descripción de la tecnología de fabricación es esquemática, no están descritos todos los procesos necesarios.

1.4.5. Secuencia de la tecnología de fabricación (RUN)

De acuerdo a lo anterior, se definió la secuencia de la tecnología de fabricación, llamada RUN (Anexo C). Se realiza el RUN (proceso) para las puntas de 3 y 4 μm (oblea de 5 μm) y se generó otro RUN para la fabricación de las puntas de 12 μm (oblea de 15 μm).

La tecnología de fabricación se puede resumir en los siguientes pasos (los más significantes dentro del RUN):

1. oxidación
2. Deposición de Si_3N_4
3. Fotolitografía de dorso, con alineamiento 1.
4. Grabado Nitruro
5. Decapado de resina
6. Deposición de resina en cara pulida
7. Grabado de Nitruro
8. Decapado de resina y de oxido térmico
9. Fotolitografía dos caras, (dorso contra cantil)
10. Grabado seco (DRIE)
11. Decapado de resina y medida de la altura del escalón
12. Deposición de oxido PECVD
13. Fotolitografía especial (con resina de 2 μm de espesor)
14. Fotolitografía falsa (no existe físicamente, pero permite continuar la alineación)
15. Grabado seco del oxido y decapado de resina
16. Grabado del silicio y medida del espesor
17. Decapado de oxido dopado
18. Transferencia RUN a soporte MNC
19. Fotolitografía de mascar de metal contra punta3 (4)
20. Grabado húmedo especial (KOH)
21. Decapado de resina con MNC

Nota: En el momento de empezar el proceso en sala blanca, se debió realizar un cambio en la base de datos del sistema, para definir que las máscara puntas3 (H:3 μm) y punta 12(H:12 μm) no existen para evitar posibles conflictos en la fabricación. Se le dio el nombre de punta4 a la única máscara de puntas que se estaban fabricando en el momento (H: 4 μm).

1.5. RESULTADOS DE LA FABRICACIÓN DE SONDAS ESPECÍFICAS DE AFM

A lo largo del proyecto se han realizado tres procesos de fabricación para procesar 6 obleas (RUN para cantilever con puntas de 3 μm , 4 μm y 12 μm , respectivamente), de las cuales se han procesado tres obleas SOI de 5 μm de Si activo: Puntas de 4 μm con diferentes tamaños de pítas conductoras w .

Las primera dos obleas no pudieron culminar el RUN en su totalidad debido a que durante la generación del diseño de la máscara de la matriz de chips, no se tuvo en cuenta que cuando se realiza grabado líquido se debe dejar sin chips aproximadamente un centímetro de la zona externa de las obleas. En esta zona exterior va una junta tórica que evita que penetre el líquido dentro del soporte (la oblea se pone dentro de un soporte que la encierra en su totalidad, menos la cara que se graba la de “abajo”).

Lo anterior no es necesario cuando el grabado es en seco (DRIE), lo cual causó el error a la hora de definir la máscara de la matriz de chips

Esto ocasionó la penetración del KOH por debajo de la junta que protege la cara posterior a través de los propios huecos de las membranas, causando deterioro de la cara superior, donde se encuentran los dispositivos. La Figura 1.11 representa lo sucedido en el extremo de la oblea (la junta se representa en color rojo).

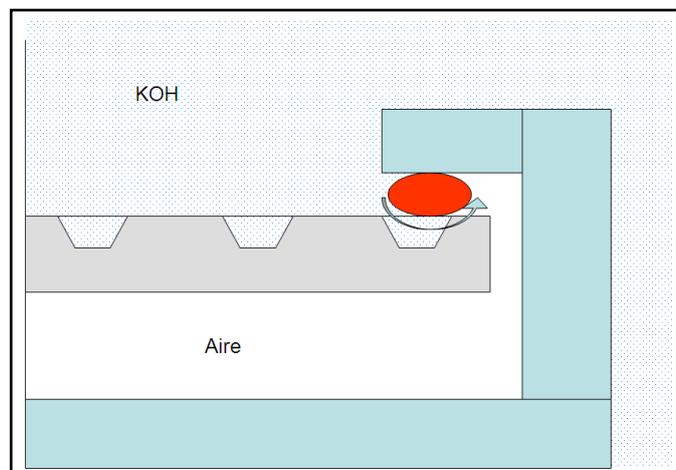


Figura 1.11: Representación de cierre para ataque de KOH

Si hay chips que se graban, la superficie no queda plana, la junta no cierra bien y penetra algo de líquido al interior, que puede dañar la parte de “arriba” de las obleas.

Para resolver este problema se implementó un sellado prácticamente hermético con resina en la zona de la junta. Este es un proceso que ya se ha realizado en casos anteriores, por lo cual se preveía un posible deterioro de la resina por las altas temperaturas de ataque (80°C). El proceso requirió mayor tiempo y control para evitar el ingreso de KOH a la cara superior de

los dispositivos (el técnico controla el tiempo de ataque y va parando y cambiando la resina frecuentemente tratando de grabar la oblea sin que se introduzca el KOH en su interior). Se procedió entonces a continuar el procesado de las siguientes obleas.

El resultado no fue el esperado ya que tras sucesivas secuencias de ataque, el material (resina y oblea) no resistió el proceso, generándose la ruptura de la estructura de la oblea sin poder completar la totalidad del proceso. Aún así en ambos procesos se puede distinguir las estructuras de los chips y sus partes constitutivas, que dan un acercamiento a este nuevo procedimiento de fabricación para los chips y de los pasos a ser mejorados para su sucesiva utilización y mejora de la técnica

Figura 1.12. Oblea rota después de ataque con KOH chips funcionales



El proceso de fabricación se paró cuando se estaba en la etapa indicada en la siguiente figura:

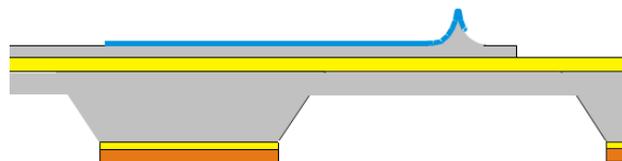


Figura 1.13. Representación de sección transversal de situación actual de la oblea SOI

En nuestro caso la oblea se ha roto antes de que el grabado llegara al final del proceso, ya que el KOH que graba el silicio se introduce entre los propios orificios del chip en la parte exterior de la oblea, por lo cual la situación actual del proceso corresponde a la Figura 1.13, donde se logro atacar una profundidad de 361,5 μm con respecto a 450 μm en la cara del dorso (Figura 1.13 y 1.14-f). Se puede observar el grabado culminado de las estructuras de la cara de los componentes o superior (Figura 1.14, a-d).

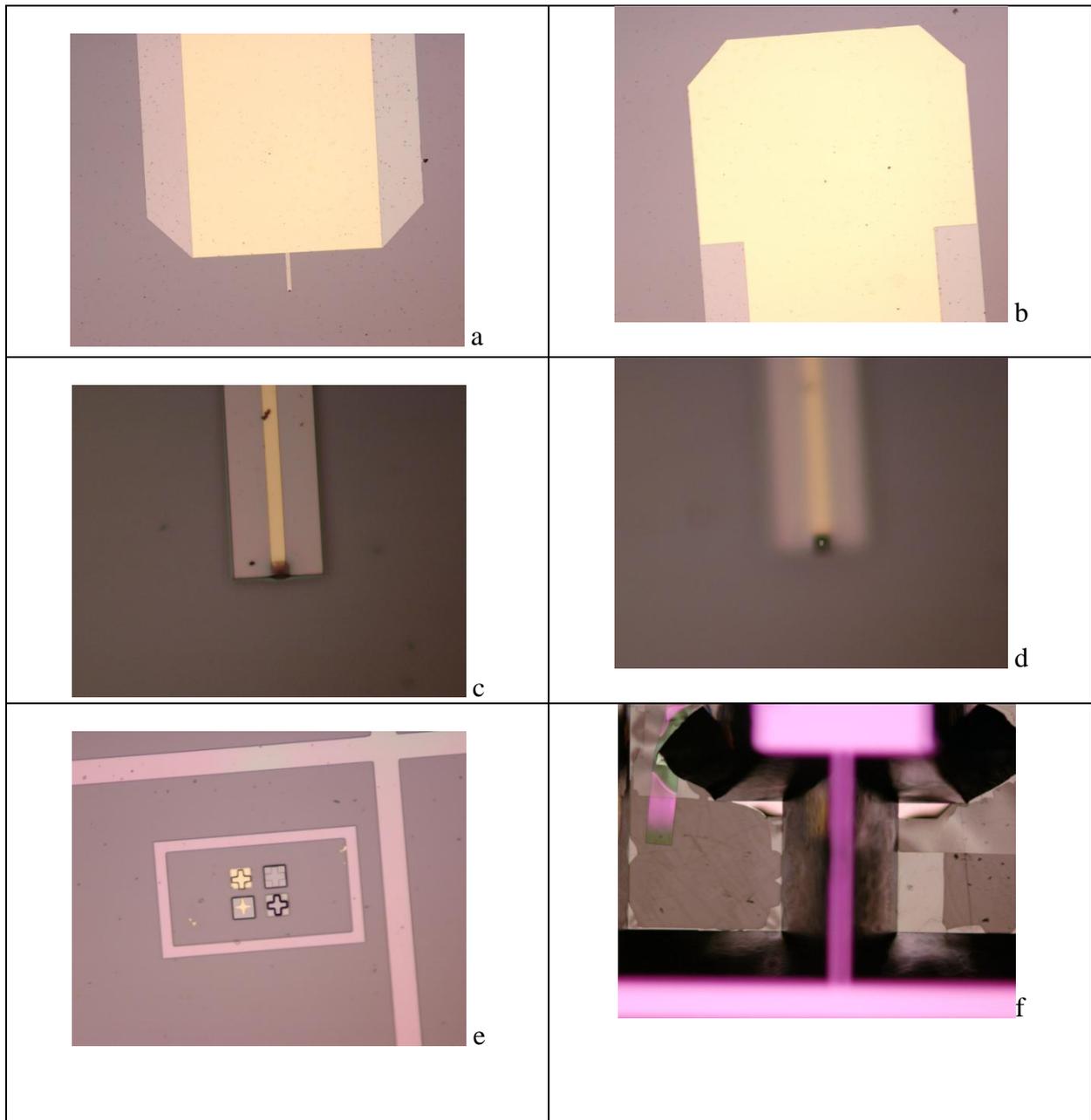


Imagen 1.14: Imágenes con microscopio óptico en las cuales **a-b)** Chip cara conductora, se observa la pista en oro bien definida, **c-d)** Imagen de pista conductora sobre cantilever y punta, **e)** Se observa una desalineación entre la punta y la capa conductora, **f)** Zona de ataque parte dorso el chip, se observan parte de la estructura de compensación y del chip.

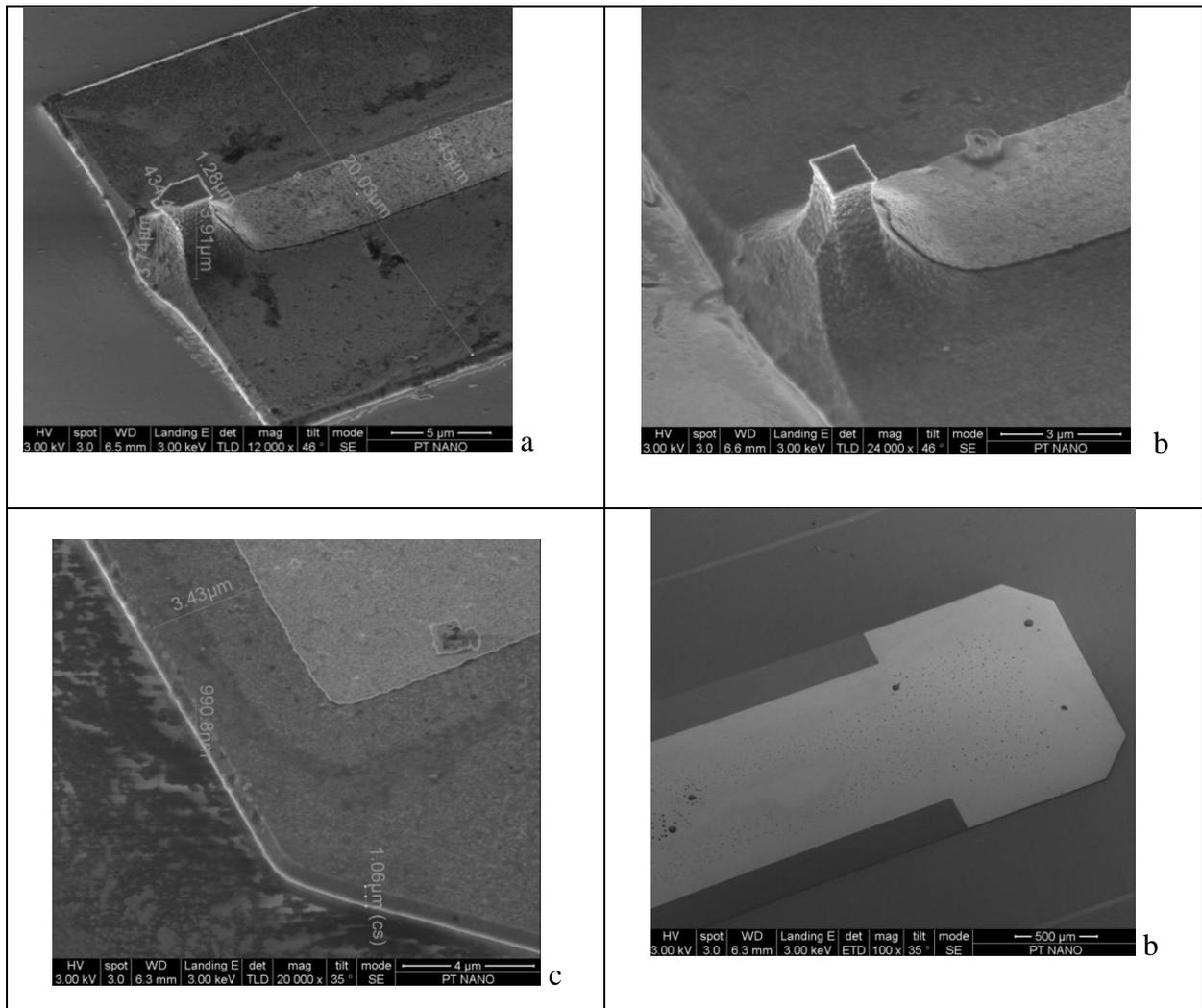


Figura 1.15. Imágenes de SEM de la punta (a-b) y estructura del chip (c-d)

Debido al sucesivo ataque de KOH, la zona en que se ha podido detectar estructuras completas (que conservan la punta) corresponde a los chips con H de 12 μm. Debido a esto en las fotos de SEM se puede observar que las puntas de mayor tamaño no llegan a convertirse en punta y quedan con forma de columna.

Esto se explica ya que el grabado va hacia abajo y al mismo tiempo hacia adentro por debajo de la máscara que define la punta. Si la máscara es demasiado grande en relación a la profundidad que se ataca, el grabado lateral no es suficiente, tal como se muestra en la figura



Figura 1.16.(a) Perfil esperado según proceso de fabricación para puntas pequeñas.



Figura 1.6. (b) Perfil obtenido para puntas de mayor tamaño.

En cuanto a la capa conductora de oro, se observa que esta sólo ha llegado hasta la base de las puntas, lo cual a podido ser causado por delineamiento de la pista metálica y el cantilever (Figura 1.17). Con un desalineamiento de $2\ \mu\text{m}$ bastaría para que la capa conductora no cubriera la totalidad de la punta. En el caso de las puntas con un recubrimiento total, este desalineamiento es menos detectable (Figura 1.18).

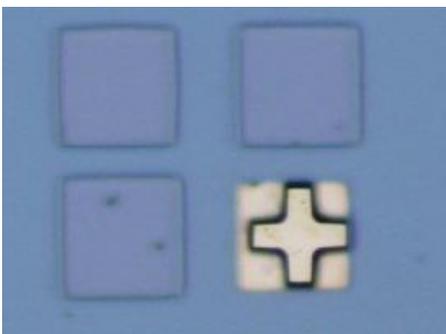


Figura 1.17: Se observa desalineamiento lateral pero no vertical entre capa de oro y la punta (representada por la cruz de alineación)



Figura 1.18: Zona de la oblea SOI , donde el cantilever conserva su pista conductora, en el caso de recubrimiento total de la pista conductora.

CAPITULO 2

2. MODIFICACIÓN DE SONDAS COMERCIALES

En esta prueba de concepto se pretendió corroborar si es posible reducir los valores de capacitancia aportados por las sondas comerciales por medio de modificaciones in-situ.

El objetivo es reducir o eliminar la conductividad inducida por medio de cubrimiento de área conductora de la sonda y apantallamiento del mismo, sin afectar la medición.

En este caso se ha adaptado una de las zonas que mayor contribución de ruido realiza sobre la medición, el chip, ya que por su mayor tamaño hace más fácil la manipulación .

Además, los cálculos realizados en el capítulo I se aplicaron a cantilevers comerciales, de esta forma podríamos tener un acercamiento a las diferencias de capacitancia obtenida (Tabla 2.1) para ambos procesos. Aún así, estos sólo son valores de referencia ya que en el caso de las sondas para AFM comerciales las características geométricas varían en consideración a los cantilever a diseñar, en especial la altura del cono (que es mayor)

Referencia	K (N/m)	W (μm)	T (μm)	L (μm)	H (μm)	C (fF)		
						w1(μm)	w2(μm)	w3(μm)
Tap150-G	5(1.5-15)	25	2.1	125	17	0.34	0.69	2,08
Multi-75	3 (1-7)	28	3	225	17	0.47	0.97	2.84
PPP-FMAu	2.8 (0.5- 9.5)	30	3	225	10-15	0.53	1.86	3.55

Tabla 2.1. Ejemplo de cálculo de capacitancia para sondas de AFM comerciales

2.1. MATERIALES PARA LA MODIFICACIÓN DE SONDAS COMERCIALES

Después de realizar pruebas con diferentes tipos de materiales que actúan como aislantes (i.e. araldit, esmalte, etc.) se ha optado por la opción del esmalte ya que ofrece mayor uniformidad, mejor distribución, rapidez de secado y facilidad de aplicación (Imagen 2.1.).

Tenemos que la Imagen 2.1 describe a grosso modo el tipo de aislamiento y apantallamiento realizado, donde el apantallamiento puede variar en su posición hasta obtener la reducción de ruido capacitivo esperado para la medición:

1. Aislamiento del chip (Epoxi: barniz de uñas, adhesivos instantáneos, aislante en aerosol, etc.) → Debe estar sobre cara superior y lados, totalmente seco.

2. Apantallamiento eléctrico → Aplicado sobre cara superior, en la primera mitad del chip (Tintura de Plata, papel aluminio).

3. Conexión eléctrica → El apantallamiento del chip y el del equipo debe estar conectado a tierra con hilo tipo transformador.

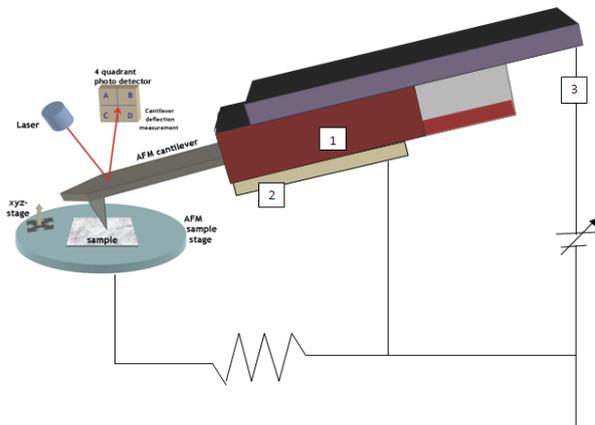


Figura 2.1. Esquema de modificación Sonda AFM Comercial

En cuanto al material para el apantallamiento se ha tomado el papel aluminio, ya que con otros productos (ej. tintura de plata, papel metálico con capa aislante), se dificulta su aplicación debido al tamaño y la falta de uniformidad producida por elevaciones (en el caso de la tintura de plata), dificultad de recubrimiento por el tamaño (papel metálico), lo cual puede generar problemas en el momento de montaje, ya que no se puede asegurar al 100% que alguna porción de estos materiales entre en contacto con los laterales de las chip, o el comportamiento idóneo de un apantallamiento.

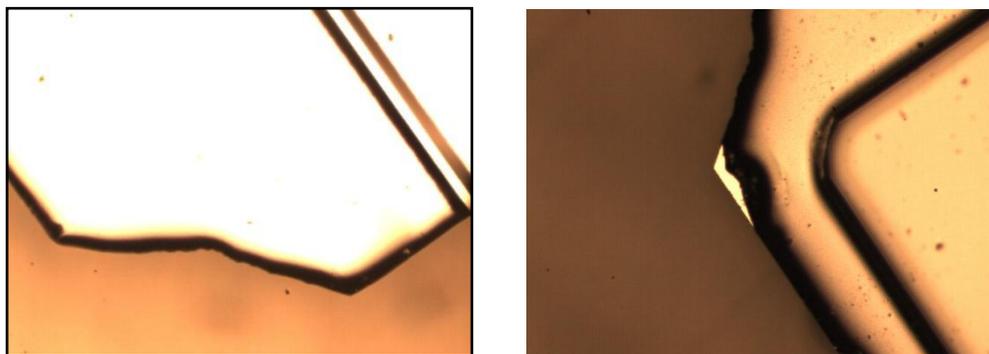


Figura 2.2. Chip con aislamiento barniz de uñas

2.2. PRUEBAS DE CARACTERIZACIÓN DE SONDAS MODIFICADAS

Ya determinados los materiales se realizaron diferentes pruebas preliminares directamente

sobre una sonda montada en la cabeza del AFM, dando como resultados:

Prueba 1: solo chip (flotante)

Esta prueba se realiza para comprobar que hay detección de la señal y el comportamiento del chip esta ante una tierra flotante (ninguna parte metálica en contacto con el chip se encuentra conectada a tierra). Se realiza con el chip montado directamente en la cabeza del AFM, el cual tiene un aislamiento de esmalte y un apantallamiento en la mitad superior de papel aluminio (Figura 2.3-a).

Prueba 2: chip apantallado (flotante) y apantallamiento del equipo a tierra

La segunda prueba se realizo aplicando un segundo apantallamiento sobre el chip, que consta de papel aluminio conectado a tierra (Figura 2.3-b).

Prueba 3: chip apantallado y Apantallamiento del equipo conectado a tierra

En este caso se conecto el chip a la tierra del equipo por medio de contacto eléctrico (con tintura de plata) entre el apantallamiento del chip y el apantallamiento del equipo (Figura 2.3-c).

Prueba 4: chip y Apantallamiento del equipo tierra con cambio de ubicación

Debido a que no se observó un efecto drástico en cuanto al apantallamiento del chip y la reducción de capacidad (de acuerdo a los últimos valores trabajados con el equipo), se realiza un cambio en la ubicación del apantallamiento del equipo con la finalidad de determinar el comportamiento del apantallamiento del chip en relación con los efectos de borde (Figura 2.3-d).

Prueba 5: chip solo con capa aislamiento

Observando que el efecto de borde afecta el valor de capacidad, por lo cual se debe tener en cuenta, la siguiente prueba consistió en retirar el apantallamiento del chip y el aislante, aplicar nuevamente la capa de esmalte sobre el chip y otra sobre la parte inferior del apantallamiento del equipo para asegurar el aislamiento (usualmente se utiliza cinta aislante), (Figura 2.3-e).

Prueba 6: comprobación del efecto de campo)

Para terminar de comprobar el efecto de borde generado en el chip se procedió a realizar un

apantallamiento total del chip utilizando solo el apantallamiento del equipo conectado a tierra (Figura 2.3-f).

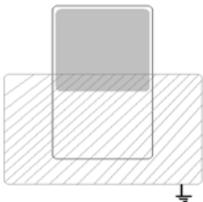
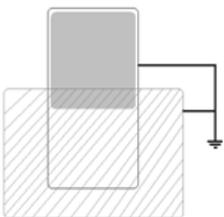
2.3 RESULTADOS DE LA CARACTERIZACIÓN

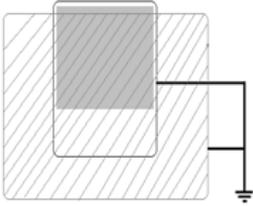
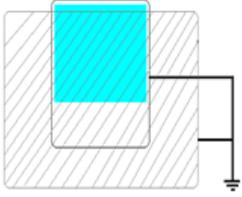
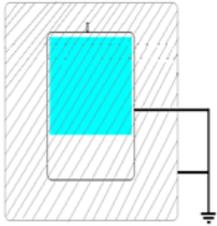
En la siguiente tabla se representan los resultados a las diferentes posiciones de apantallamiento que se ha realizado donde:

Zona gris: se ha utilizado aislante en chip

Zona azul: se ha utilizado aislante en chip y parte interna del apantallamiento

Líneas transversales: apantallamiento

 <p>Figura 2.3-a.</p>	<p>Prueba 1: solo chip (flotante)</p> <p>Se obtuvo como valor de capacidad 192 fF</p>
 <p>Figura 2.3-b.</p>	<p>Prueba 2: chip apantallado (flotante) y apantallamiento del equipo a tierra</p> <p>El apantallamiento del chip se mantiene flotante. El valor de capacidad en este caso es de 50 fF.</p>
 <p>Figura 2.3-c.</p>	<p>Prueba 3: chip apantallado y Apantallamiento del equipo conectado a tierra</p> <p>La capacitancia resultante fue de 36,7 fF; con lo cual se concluye que el apantallamiento del chip funciona, pero no optimiza de manera significativa el valor de capacidad.</p>

 <p>Figura 2.3-d.</p>	<p>Prueba 4: chip y Apantallamiento del equipo tierra con cambio de ubicación</p> <p>Esto se realiza llevándolo el apantallamiento del equipo casi al límite entre el chip y el cantilever (conectado tierra). La capacidad en este caso tuvo un valor de 15+/- 20 fF.</p>
 <p>Figura 2.3-e.</p>	<p>Prueba 5: chip solo con capa aislamiento</p> <p>Se mantuvo la ubicación del apantallamiento al limite del chip; con lo cual se obtuvo una capacidad de 15 fF</p> <p>Esta es la opción ideal a nivel de aplicación.</p>
 <p>Figura 2.3-f.</p>	<p>Prueba 6: (comprobación del efecto de campo)</p> <p>El valor de capacidad fue de 0,7+/- 0fF (valor efectuado por los offset del equipo).</p>

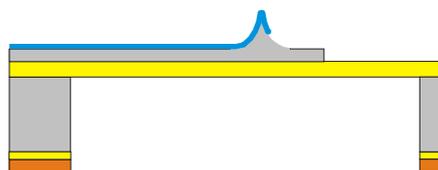
CAPITULO 3

CONCLUSIONES

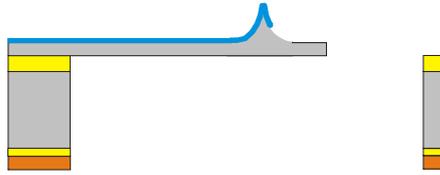
- Se realizó el diseño de sondas de AFM, las cuales desde el punto de vista teórico, generan una reducción de la capacitancia parásita a la medición con respecto a las sondas comerciales actualmente utilizadas para las mediciones del grupo de Nanobioelectrónica.
- Se ha implementado una nueva técnica dentro de un proceso de fabricación para sondas de AFM, partiendo de obleas SOI para la reducción de pasos de fabricación y la implementación de procesos DREI y de KOH para generar las estructuras.
- No se logró culminar con total éxito la fabricación de las sondas, pero a pesar de esto la información generada durante todo el proceso de diseño y fabricación permite ver la viabilidad del proceso para futuras fabricaciones de sondas.

Recomendaciones:

- Se deberá optimizar el proceso en la etapa de generación de las máscaras. Específicamente se deberá mejorar la alineación ente los niveles punta y pista conductora, así como dejar 1cm libre de chips en la zona externa del la oblea.
 - Se recomienda la optimización o generación de una nueva matriz de chips, en la cual sólo se incluyan diseños característicos de un tipo de oblea. Es decir, generar una matriz para chips fabricados en obleas SOI de 5 um y otro para obleas de 15um. Esto permitirá eliminar cualquier conflicto en el RUN y por ende en el resultado final de la estructura.
 - En el caso de realizar cambios del la estructura del chip (ej. eliminando aquellos chips con puntas de 12 micra y que requieren una oblea de 15 um para su fabricación), se puede partir del RUN generado inicialmente dentro del proceso.
 - Implementación del proceso de fabricación de las sontas utilizando el proceso DRIE, el cual se encuentra actualmente operativo dentro del CNM y que consistiría en:
- 13) Grabado DRIE anisótropo cara posterior. Paro en el óxido.



- 14) Grabado óxido enterrado (requeriría protección resina).



-Por lo que respecta a la modificación de sondas comerciales, se ha conseguido desarrollar un proceso manual que permite reducir en un factor 3 la capacidad parásita de una sonda comercial. Esta reducción es un factor 2 mejor que la mejor obtenida hasta el momento en el grupo de trabajo, y debería permitir aumentar la sensibilidad de la medida en aproximadamente este mismo factor.

APÉNDICE A: Cálculos para selección de Cantilever

$\beta:15^\circ$								
K (N/m)	W (μm)	t (μm)	L (μm)	H (μm)	fF (w_3 μm)	fF (w_5 μm)	fF (w_10 μm)	fF (w_30 μm)
1	30	1	110,52	4	0.44	0.73	1.47	4.41
1	30	2	221,04	3	0.63	1.05	2.10	6.30
1	30	3	331,56	2	0.79	1.32	2.64	7.92
1	30	4	442,08	1	0.98	1.64	3.28	9.86
1,5	30	1	97	4	0.41	0.69	1.39	4.17
1,5	30	2	193,09	3	0.60	1.00	2.01	6.03
1,5	30	3	289,64	2	0.76	1.27	2.54	7.64
1,5	30	4	386,19	1	0.95	1.59	3.19	9.58
2	30	1	87,72	4	0.39	0.66	1.33	3.99
2	30	2	175,44	3	0.58	0.97	1.94	5.84
2	30	3	263,16	2	0.74	1.24	2.48	7.44
2	30	4	350,88	1	0.93	1.56	3.12	9.38

$\beta:21^\circ$								
K (N/m)	W (μm)	t (μm)	L (μm)	H (μm)	fF (w_3 μm)	fF (w_5 μm)	fF (w_10 μm)	fF (w_30 μm)
1	30	1	110,52	4	0.37	0.62	1.25	3.76
1	30	2	221,04	3	0.52	0.86	1.73	5.20
1	30	3	331,56	2	0.64	1.07	2.1	6.42
1	30	4	442,08	1	0.78	1.31	2.62	7.87
1,5	30	1	97	4	0.35	0.59	1.19	3.57
1,5	30	2	193,09	3	0.49	0.83	1.66	4.99
1,5	30	3	289,64	2	0.62	1.03	2.07	6.21
1,5	30	4	386,19	1	0.76	1.27	2.55	7.66
2	30	1	87,72	4	0.34	0.57	1.14	3.44
2	30	2	175,44	3	0.48	0.80	1.61	4.85
2	30	3	263,16	2	0.60	1.01	2.02	6.06
2	30	4	350,88	1	0.75	1.25	2.50	7.51

$\beta:21^\circ$								
K (N/m)	W (μm)	t (μm)	L (μm)	H (μm)	fF (w_3 μm)	fF (w_5 μm)	fF (w_10 μm)	fF (w_30 μm)
1	30	3	331,56	4	0.53	0.89	1.79	5.39
1	30	3	331,56	5	0.50	0.84	1.68	5.06
1	30	3	331,56	12	0.37	0.63	1.26	3.79
1,5	30	3	289,64	4	0.51	0.86	1.72	5.18
1,5	30	3	289,64	5	0.48	0.81	1.62	4.86
1,5	30	3	289,64	12	0.35	0.59	1.19	3.59
2	30	3	263,16	4	0.50	0.84	1.68	5.04
2	30	3	263,16	5	0.47	0.78	1.57	4.71

2	30	3	263,16	12	0.34	0.57	1.15	3.46
$\beta:21^\circ$								
K (N/m)	W (μm)	t (μm)	L (μm)	H (μm)	f_F (w_3 μm)	f_F (w_5 μm)	f_F (w_10 μm)	f_F (w_30 μm)
1	30	5	552,6	4	0.61	1.02	2.05	6.17
1	30	5	552,6	5	0.58	0.97	1.94	5.84
1,5	30	5	482,74	4	0.59	0.99	1.98	5.96
1,5	30	5	482,74	5	0.56	0.93	1.87	5.63
2	30	5	438,6	4	0.58	0.97	1.94	5.82
2	30	5	438,6	5	0.54	0.91	1.82	5.48

APÉNDICE B: Imágenes RUN N° 4.538

-En el primer proceso se logró completar el grabado del silicio (Imagen A.1.)

-Los chips se han liberado bien, sin embargo los cantilevers se han roto bastante.

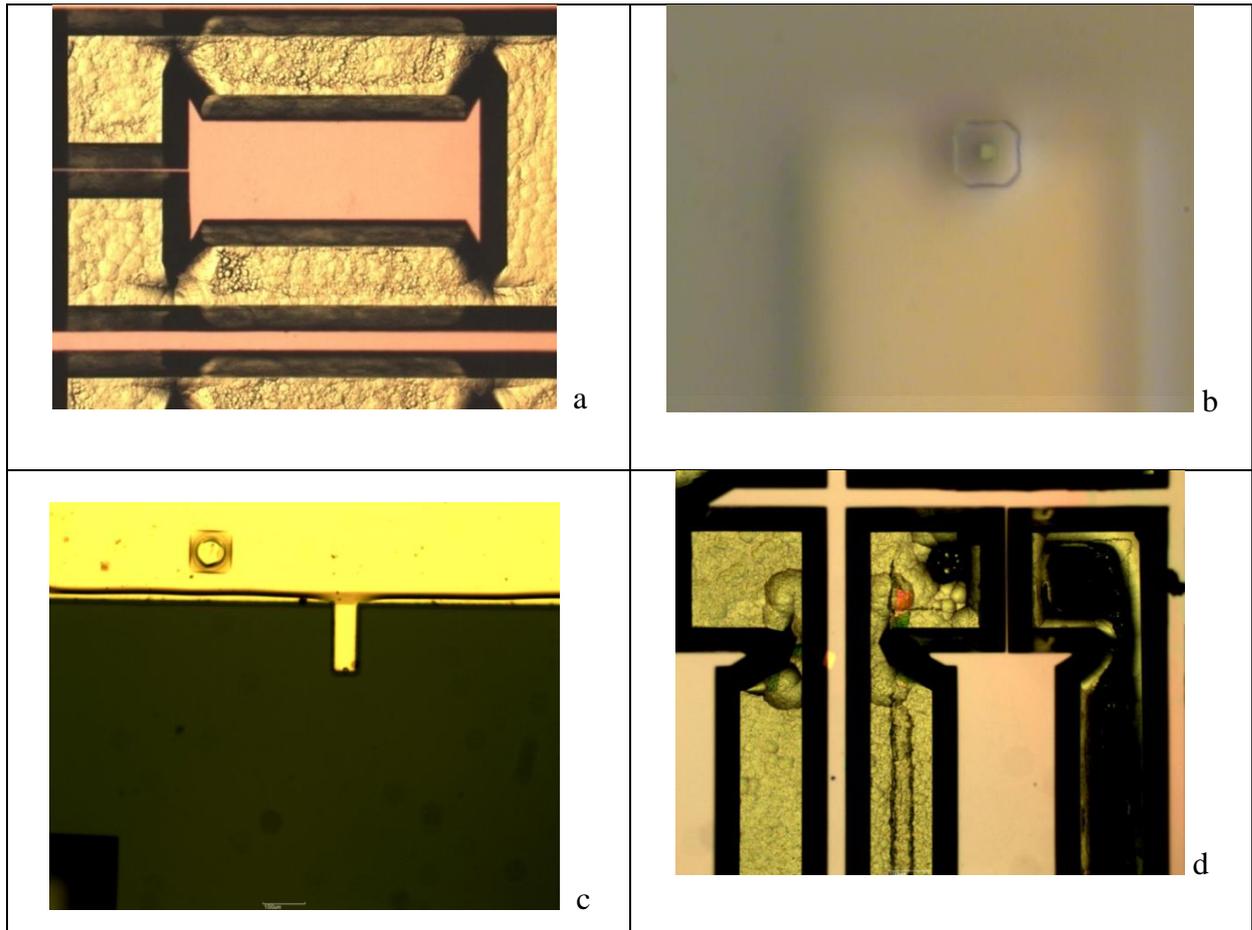
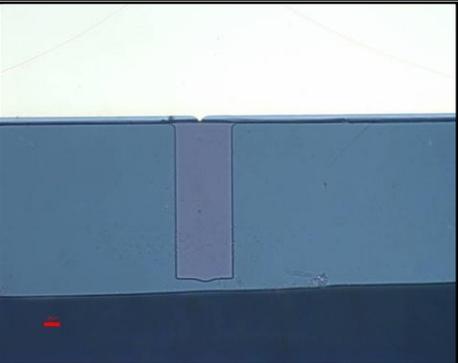
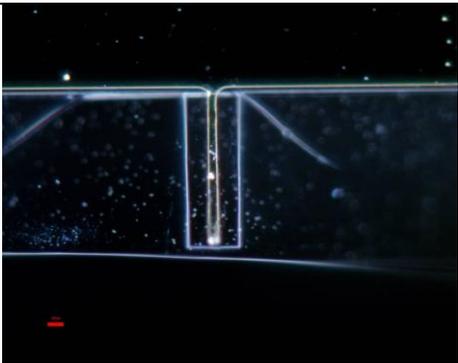
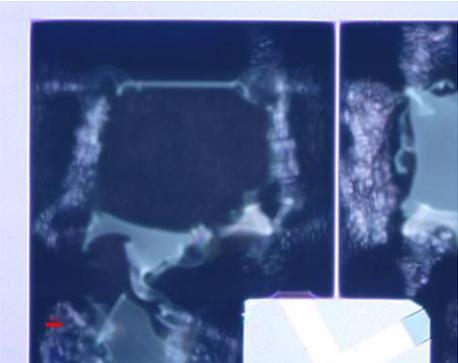
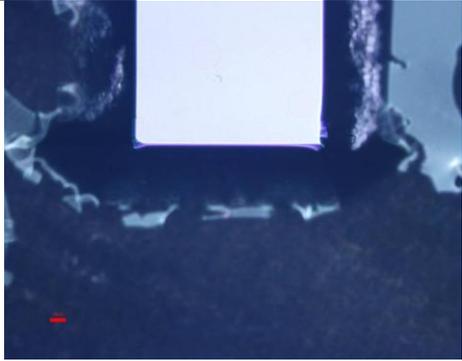


Imagen A.1: (a-b) Imágenes de la primera oblea procesada en marzo de 2009. Representan el primer proceso ejecutado en su estado inicial (RUN 4538-BFR para puntas de 4 μm). Se puede observar la definición de las diferentes estructuras, en especial de la punta (b), donde se observa la máscara de óxido sin eliminar. (c-d) Imágenes de la primera oblea procesada en Septiembre de 2009. Se detectan problemas en el ataque por KOH.

La siguiente secuencia de fotografías se han tomado después del grabado del silicio y sin grabar la membrana de óxido, pudiéndose observar que el grabado del silicio se ha hecho correctamente. En la imagen A.2. (b) se puede ver que no todos los cantilevers se destruyeron.

En algún caso se ha roto la membrana de óxido más allá del cantilever, y éste ha quedado entero. Enfocando a la punta, se puede ver que tiene la punta en el extremo, aunque no se puede ver con detalle en la foto A.1.2 (c).

<p>Como se puede ver en las dos primeras fotografías, el problema que se ha presentado es que las membranas se han roto, destruyendo al mismo tiempo los cantilevers en algunas áreas de chips.</p>	 <p>a</p>
<p>En los diseños con una anchura de oro pequeña, el ataque lateral del oro ha eliminado la pista conductora del cantilever. Esto afecta a los procesos de litografía y grabado del metal.</p>	 <p>b</p>
<p>Para documentar los resultados, se han hecho varias fotografías de este cantilever, utilizando campo oscuro. Se destacan los perfiles laterales.</p>	 <p>c</p>
<p>se observa por la parte posterior del anclaje entre el chip (abajo) y el “anillo” externo, enfocando a la superficie del chip.</p>	 <p>d</p>

<p>En el otro extremo del chip se puede ver que la compensación del grabado en las esquinas convexas ha sido casi perfecta.</p>	 <p style="text-align: center;">e</p>
<p>Vista de una esquina del grabado. Se ven las paredes laterales de silicio, concluyendo que están bien grabadas. La membrana de abajo ha desaparecido casi en su totalidad.</p>	 <p style="text-align: center;">f</p>
<p>Imagen A.2: secuencia de fotografías del grabado del silicio y sin grabar la membrana de óxido de la estructura de la sonda de AFM.</p>	

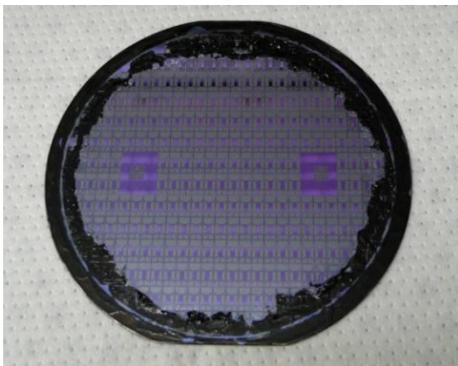


Imagen A.3: Obleas cubiertas en zona exterior con resina para evitar ingreso de KOH a las estructuras de la oblea.

AGRADECIMIENTOS

Quiero agradecer a mis supervisores, el Dr. Gabriel Gomila y el Prof. Joan Bausells, por su apoyo y asesoramiento durante la ejecución de este proyecto; especialmente por la paciencia de tenerme durante todo este tiempo. Gracias por haberme dado la oportunidad de participar en este proyecto, de incrementar mis conocimientos, por ayudarme en mi etapa formadora.

También quiero agradecerle a la Dr. Neus Vidal, porque en su momento ser más que una docente, sin darse cuenta se convirtió en una amiga y persona de confianza.

Y sobre todo, gracias a mi familia, por estar siempre conmigo, apoyándome día a día, a mi “Pacala”, a Víctor “mi cabezón”, mi “Rossy”, mi “Diamani”, mi “Nico2....y mi gordita bella “mi abuela”. Gracias por ser como son, por darme tanto amor y estar siempre a mi lado.

Gracias a Pippo “mi bebe”, por aguantarme los mal genios y por los consejos de “hay que organizarse y planificar las cosas”, por darme tanto amor y por estar a mi lado dándome fuerzas.

BIBLIOGRAFIA

- [1] Claudia Menozzi, Gian Carlo Gazzadi, Andrea Alessandrini, Paolo Facci, "Focused ion beam-nanomachined probes for improved electric force microscopy", *Ultramicroscopy* 104 (2005) 220–225
- [2] L Fumagalli, G Ferrari, M Sampietro, I Casuso, and G Gomila, "Quantitative nanoscale dielectric microscopy of single-layer supported biomembranes ", *Nano letters* , Article ASAP, DOI: 10.1021/nl803851u , (2009)
- [3] J Tose, I Casuso, J Samitier and G Gomila, "Deflection–voltage curve modelling in atomic force microscopy and its use in DC electrostatic manipulation of gold nanoparticles", *Nanotechnology* 18 (2007) 015503 (9pp)
- [4] L Fumagalli, G Ferrari, M Sampietro, and G Gomila, "Dielectric-constant measurement of thin insulation films at low frequency by nanoscale capacitance microscopy", *Applied Physics Letters* 91, 243110, (2007)
- [5] L Fumagalli, G Ferrari, M Sampietro, I Casuso, E Martínez, J Samitier, and G Gomila, "Nanoscale capacitance imaging with attoFarad resolution using AC current sensing Atomic Force Microscopy", *Nanotechnology* 17 (2006) 4581–4587
- [6] L Villanueva, "Development of cantilevers for biomolecular measurements", Ph.D. Thesis, Autonomía University and Microelectronic National Center (CNM), Barcelona, 2006
- [7] M Bao, Chr. Burrer, J. Esteve, J. Bausells, and S. Marco, " Etching front control of <110> strips for corner compensation", *Sensors and Actuators A*, 37-38, (1993) 727-732
- [8] P Pinguea, V Piazza, P. Baschieri, C Ascoli, C Menozzi, A Alessandrini, and P Facci "Demonstration of an electrostatic-shielded cantilever", *Applied Physics Letters* 88, 043510, (2006)
- [9] S Huddlet, M. Saint Jean, C Gurthmann, and J Berger, "Evaluation of the capacitive force between an atomic force microscopy tip and a metal surface", *The European Physical Journal J.B* 2, 5-18 (1998)
- [10] WEB NANOWORLD, <http://www.nanoworld.com/>



UNIVERSITAT POLITÈCNICA
DE CATALUNYA



U
UNIVERSITAT DE BARCELONA
B