



UNIVERSITAT DE BARCELONA

**Projecte fi de carrera
ENGINYERIA EN ELECTRÒNICA**

Facultat de Física

**IMPLEMENTACIÓ AMB UN
MICROCONTROLADOR MSP430 I TEST
D'UN LOCK-IN DIGITAL**

Barcelona, 6 de febrer del 2007

Autor: Jordi Fonollosa Magrinyà

Director: Santiago Marco Colás

Realitzat a: Departament d'Electrònica. UB

0.- Índex:

1.- Introducció	3
2.- Plantejament del projecte	4
2.2.- Antecedents	4
2.2.1.- Bases amplificador lock-in	4
2.2.2.- Lock-in analògic	6
2.2.3.- Lock-in digital	12
2.3.- Anàlisi de mercat	14
2.4.- Enginyeria de concepció	16
2.5.- Test del sistema	18
2.6.- Punts crítics del projecte	19
2.7.- Normativa i aspectes legals	22
2.8.- Pressupost	23
2.9.- Cronograma d'execució	24
3.- Execució del projecte	25
3.1.- Microcontrolador i entorn de treball	25
3.2.- Definició de paràmetres	27
3.3.- Disseny del filtre digital	28
3.4.- Filtre antialiasing	32
3.5.- Programació del microcontrolador	35
3.6.- Processat digital	38
4.- Test del dispositiu	41
4.1.- Sistema de mesura	41
4.2.- Mesura de l'amplada de banda	42
4.3.- Mesura del temps de resposta, sobre pic i SNR	45
4.4.- Mesura de la repetitivitat	50
4.5.- Mesura de la sensibilitat i linealitat	51
4.6.- Mesures amb els lock-in comercials	53
4.7.- Sortida a un senyal d'entrada no sinusoidal	59
5.- Conclusions	61
5.1.- Comparació entre lock-ins	61
5.2.- Millores	63
6.- Bibliografia	65
7.- Annexos	CD
- Programes LabView	
- Programa MSP430	
- Esquemàtic D4270	
- Projecte	

1.- Introducció

L'objectiu del present treball és el disseny i realització d'un sistema lock-in capaç de recuperar el senyal procedent d'una termopila, que es troba integrada en un sistema òptic de detecció de gasos.

Una termopila és un dispositiu electrònic que converteix energia tèrmica en energia elèctrica, valent-se de l'efecte Seebeck. El voltatge de sortida és proporcional a la diferència de temperatures entre les dues junccions de la termopila. Així doncs, el paràmetre de la termopila que estima la quantitat de radiació a l'entrada d'aquesta és la tensió en contínua de sortida.

La radiació infraroja que absorbeix un gas concret depèn de la concentració d'aquest gas. Així, il·luminant la termopila amb radiació infraroja i avaluant el nivell de tensió d'aquesta a la sortida, es pot tenir una estimació de la concentració de gas present. El diagrama de blocs de la figura 1.1 mostra l'esquema de l'aplicació de l'amplificador lock-in.

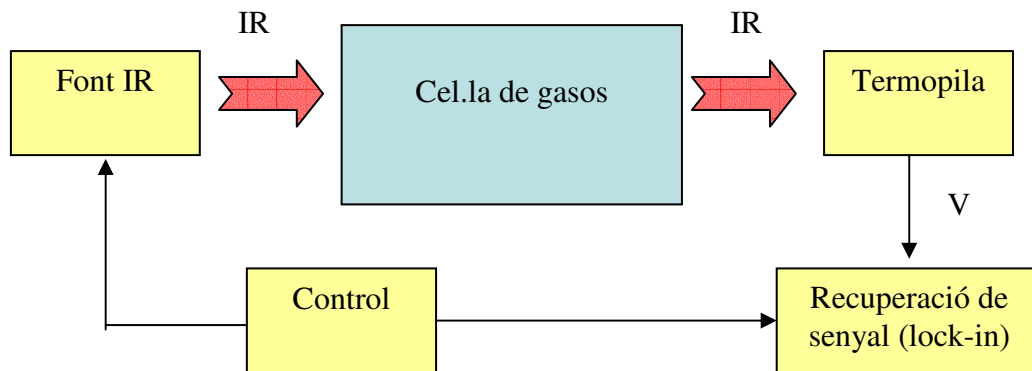


Figura 1.1: Diagrama de blocs de l'aplicació final de l'amplificador lock-in.

Tanmateix, s'espera trobar el senyal d'interès (la tensió en contínua de la termopila) emmascarat enmig d'un nivell de soroll considerable. Per aquest motiu, cal idear un sistema que pugui recuperar la informació procedent de la termopila.

Les tècniques de recuperació de senyal (*signal recovery*) estan en contínua millora ja que cada vegada hi ha més exigències en els nivells de senyal a detectar (mostres més petites, concentracions menors, voltatges més baixos, sistemes més específics...). L'amplificador lock-in és la tècnica de recuperació de senyal més utilitzada.

En el capítol de plantejament del projecte es pretén presentar la idea d'amplificador lock-in i un anàlisi de les diferents alternatives per la seva implementació. S'hi presenten els antecedents científics, l'anàlisi de mercat, l'enginyeria de concepció, els punts crítics del projecte, la normativa i els aspectes legals. També s'adjunta un pressupost i un cronograma d'execució. En el capítol d'execució del projecte es donen detalls més tècnics. En el quart capítol es presenta el test realitzat del dispositiu implementat i al cinquè capítol es fa una comparació entre les característiques mesurades de l'amplificador lock-in implementat i dos de comercials i es suggereixen modificacions per millorar les característiques del lock-in.

2.- Plantejament del projecte

2.2.- Antecedents

2.2.1.- Bases amplificador lock-in

La idea del lock-in neix de la necessitat de recuperar senyals que es troben amagats dins d'un nivell de soroll considerable. Per tal de desemascarar el senyal d'interès del soroll present cal fer algun tipus de mitjana i d'anàlisi espectral. Amb aquest propòsit, senyals tipus continu són polsats repetitivament d'una forma externa. D'aquesta manera es pretén eliminar dels experiments, on el senyal d'interès és de contínua, les variacions lentes causades habitualment per offsets i derives dels transductors.

Mesures típiques de contínua (com la lectura de la tensió d'una termopila, que pot estar dedicada a indicar una temperatura) poden patir desviacions considerables respecte del punt establert com a condició inicial, donant lloc a lectures errònies de la magnitud de sortida. Sovint la manera més pràctica de modular senyals de contínua és interposar d'alguna manera discos rotatoris (*chopper*) o algun altre tipus de dispositiu electromecànic o bé modular l'excitació de la mateixa font.

El resultat de la modulació és un senyal ON/OFF l'amplitud del qual és la magnitud que es vol recuperar. El senyal encara manté la desviació en contínua; però d'aquesta manera s'ha separat el senyal d'interès (component alterna en la freqüència de la modulació) de les variacions de baixa freqüència (derives i offsets) i de les d'alta freqüència (soroll del sistema).

Habitualment la modulació es realitza a la màxima freqüència que el sistema permet, per tal de separar al màxim la freqüència a la qual el sistema queda modulada de les variacions de baixa freqüència. Això permet afegir una etapa de filtrat passa-alts que elimina les variacions no desitjades a baixa freqüència.

D'aquesta manera, l'amplitud de l'harmònic en la freqüència de modulació és proporcional al senyal d'interès, que típicament variarà al llarg de l'experiment. Tanmateix, el soroll d'alta freqüència inicial en el sistema encara és present en el senyal. La figura 2.1 és un exemple de l'evolució del senyal quan és modulada i com es separa l'amplitud que porta la informació de les derives i desviacions.

Una alternativa per estimar l'amplitud del senyal modulada és fer la mitjana d'aquest senyal al llarg d'un nombre determinat de cicles. D'aquesta manera s'obté el valor mig de l'amplitud, amb una incertesa que és funció del soroll del sistema. Com major és el nombre de cicles utilitzat per fer la mitjana, més acurada serà l'estimació de l'amplitud del senyal. Tanmateix, si el nombre de cicles és molt gran, les variacions d'interès de la magnitud tardaran en ser detectades, ja que es trobaran promitjades per les anteriors mesures. Així, el nombre de cicles escollit per fer la mitjana ha de tenir present per una banda la precisió volguda i el temps de resposta per l'altra.

Aquest tipus de mesura modulació/demodulació també es pot realitzar mitjançant detectors sensibles de fase. Aquests detectors utilitzen un senyal de referència provinent de l'etapa de modulació per mesurar la magnitud d'interès, són per tant, detectors

síncrons. Aquesta tècnica permet emprar temps molt llargs per fer la mitjana, amb la conseqüent millora del quocient senyal-soroll (SNR).

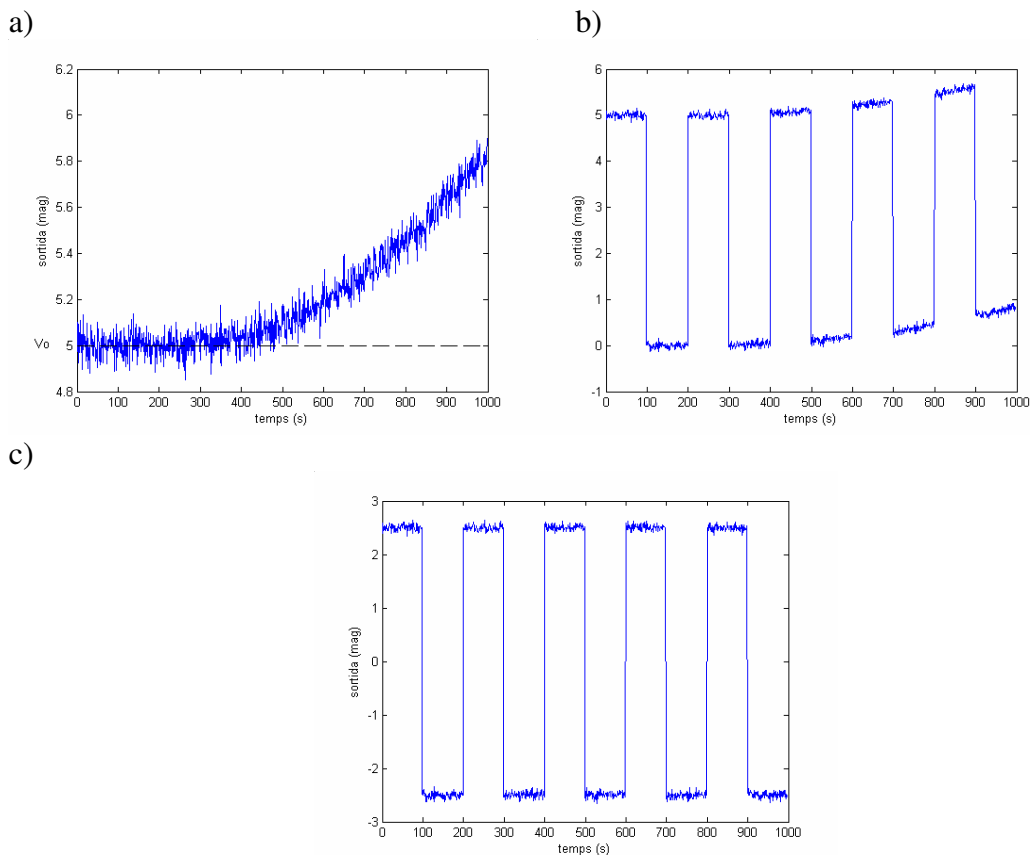


Figura 2.1: a) Sortida d'un sistema de contínua, afectat per deriva i per soroll d'alta freqüència. La tensió a mesurar és V_0 , però les derives donen lloc a mesures errònies. b) Senyal modulad. L'amplitud del senyal altern correspon a V_0 . c) Senyal després del filtrat passa-alts. Els efectes de les derives ja no són determinants.

La millora en el SNR és realment la característica determinant de la detecció síncrona respecte altres alternatives com ara els detectors d'envolvents, ja que sovint el senyal d'interès és alguns ordres de magnitud inferiors al soroll.

Un detector de fase és sensible a l'amplitud del senyal d'interès i al desfasament entre aquest i el senyal de referència. Per tant, els sistemes basats en detectors de fase són capaços de detectar variacions en l'amplitud i en la fase de senyals periòdics en presència de soroll, interferències, derives...

Els sistemes ideats a partir de detectors de fase s'anomenen sistemes lock-in. En el cas que el sistema lock-in vagi acompanyat d'instrumentació electrònica, al conjunt se l'anomena amplificador lock-in [1].

En aquest capítol es presenten les dues possibilitats d'implementació d'un amplificador lock-in: primer l'alternativa analògica i posteriorment la digital.

Tot i les tècniques lock-in, sempre es pot intentar netejar una mica el senyal d'entrada abans de la detecció síncrona. Un cop el senyal està modulad, la informació d'interès està íntegrament en una freqüència del senyal (la de referència). Per tant, es poden aplicar etapes d'acondicionament de senyal per filtrar el soroll d'entrada; típicament filtres analògics passa-banda, centrats en la freqüència de referència.

Aquestes etapes d'acondicionament de senyal ajuden a veure d'una forma més neta el senyal d'entrada a la detecció síncrona, però poden no comportar una millora determinant del SNR després de l'etapa de lock-in, ja que aquest tornarà a fer la feina de treure soroll fora la banda d'interès.

De fet en introduir un filtre a l'entrada del senyal, el que s'està fent és reduir l'amplada de banda del senyal, cosa que no es pot fer indefinidament ni tant reduït com es vulgui, ja que apareixen problemes de disseny de filtres quan aquests han de ser altament selectius. Quan hi ha alguna component interferent o un soroll considerable propers al senyal d'interès, aquestes etapes no seran efectives ja que costarà implementar el filtre per separar les components no desitjades de la desitjada. En el cas d'implementacions molt complexes, les no idealitats dels filtres poden distorsionar la component del senyal d'interès.

Tanmateix, en l'alternativa de lock-in digital, es veurà que una etapa d'acondicionament de senyal és necessària per evitar els efectes d'aliasing.

2.2.2.- Lock-in analògic

El fet d'utilitzar tècnica lock-in ja implica cert coneixement del propi senyal que es vol recuperar. Es coneix quina és la freqüència a la qual està modulada la informació. Sovint el senyal de referència s'obté de la mateixa excitació (modulació) del sistema. La figura 2.2 mostra el diagrama típic d'un experiment amb detecció síncrona.

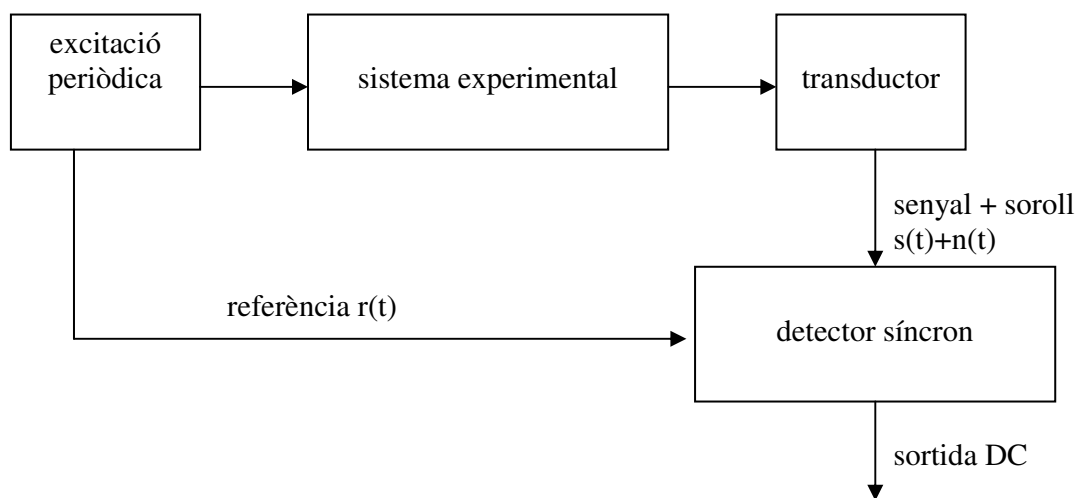


Figura 2.2: Diagrama típic d'un experiment amb detecció síncrona.

Un detector de fase analògic es basa en la correlació existent entre el senyal d'interès $s(t)$ i el senyal de referència $r(t)$. Quan el senyal $s(t)$ està altament correlacionat amb la referència $r(t)$, el producte d'aquests dos senyals canvia significativament respecte de quan no ho estan. Aquest producte és funció de l'amplitud del senyal $s(t)$ i de la diferència de fase entre els dos senyals. Posteriorment s'afegeix un filtre passa-baixos amb l'objectiu de filtrar les components d'alta freqüència que apareixen en el producte. A la figura 2.3 es presenta el diagrama de blocs d'un detector síncron.

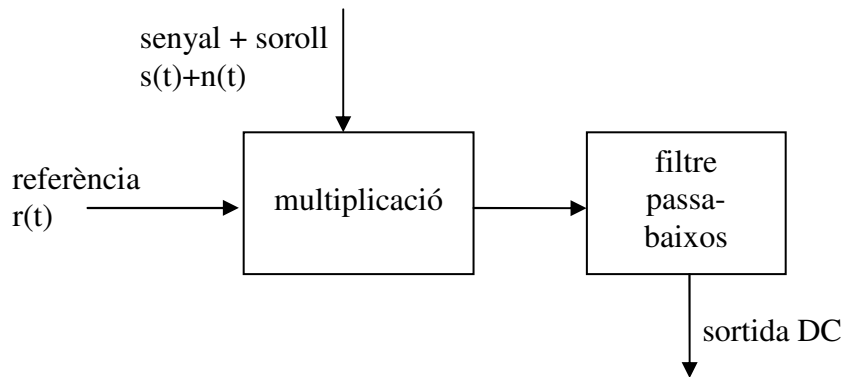


Figura 2.3: Diagrama típic d'un detector síncron.

Suposant un soroll $n(t)$ no correlacionat amb la referència a l'entrada al detector, el producte $r(t) \cdot n(t)$ hauria de tenir sempre mitjana nul·la, si el temps d'integració és prou llarg. Qualsevol residu del soroll d'entrada es manifestarà a la sortida amb una oscil·lació entorn del valor central de sortida. En principi, aquestes fluctuacions residuals podrien ser atenuades infinitament fent el filtre passa-baixos de la sortida més estret. El tipus de filtre de sortida representa la característica més important pel que fa a la millora del SNR pels sistemes de detecció síncrona.

Quan a l'entrada d'un detector síncron hi ha un senyal d'amplitud variable, la sortida del sistema és un voltatge de contínua (que varia segons els canvis de l'amplitud del senyal d'entrada) i soroll additiu. Si les variacions d'amplitud del senyal d'entrada són lentes, es pot interpretar la sortida del sistema com a variacions de voltatge en contínua. En aquest cas, un filtre passa-baixos estret fa disminuir les fluctuacions de sortida causades pel soroll.

L'avantatge dels detectors síncrons respecte altres detectors, com els d'envolvent, és que la sortida no presenta desviacions en el voltatge de contínua a causa del soroll. És a dir, la tensió de contínua que millor estima la magnitud d'entrada és al que cau al mig de la banda de fluctuacions de la sortida [1].

Anàlisi matemàtica:

Suposant una entrada sinusoidal $s(t)$ al detector síncron, d'amplitud RMS V_S , de velocitat angular ω_S i fase inicial ϕ_S i un senyal de referència $r(t)$ també sinusoidal, d'amplitud RMS V_R , de velocitat angular ω_R i fase inicial ϕ_R , les ones es poden escriure segons les expressions 2.1.

$$\begin{cases} s(t) = \sqrt{2}V_S \cos(\omega_S t + \phi_S) \\ r(t) = \sqrt{2}V_R \cos(\omega_R t + \phi_R) \end{cases} \quad (2.1)$$

Així el senyal $v_X(t)$ resultant del producte $s(t)*r(t)$ està compost per dues freqüències (per una banda la suma de les dues freqüències d'entrada i la resta per l'altra banda):

$$v_X(t) = s(t) * r(t) = V_S V_R \cos((\omega_S + \omega_R)t + \phi_S + \phi_R) + V_S V_R \cos((\omega_S - \omega_R)t + \phi_S - \phi_R) \quad (2.2)$$

Suposant que el filtre passa-baixos té la freqüència de tall per sota de la freqüència de referència, la component d'alta freqüència de $v_X(t)$ (la corresponent a la suma $\omega_S + \omega_R$) queda atenuada. Si la diferència de freqüències $\Delta\omega = |\omega_S - \omega_R|$ es troba per sota de la freqüència de tall del filtre, aquesta component es veurà amplificada segons la funció de transferència d'aquest filtre. D'aquesta manera la sortida del sistema serà un senyal polsat de freqüència $\Delta\omega$, l'amplitud del qual serà proporcional a l'amplitud del senyal d'entrada. La figura 2.4 mostra els senyals quan aquests són sinusoidals i es suposa $\omega_S = \omega_R$.

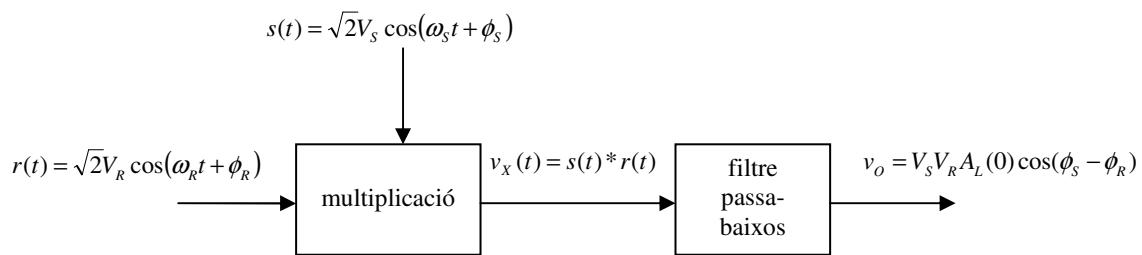


Figura 2.4: Detector síncron amb senyals d'entrada i de referència sinusoidals. A la sortida es considera que la freqüència del senyal d'interès i la del senyal de referència són la mateixa.

Es pot entendre el conjunt referència, multiplicador i filtre passa-baixos com un filtre passa-banda que només deixa passar els senyals amb una freqüència propera a la del senyal de referència. Aquesta idea serà cabdal per avaluar la millora del SNR que introdueix el sistema.

Habitualment es busca que la freqüència del senyal d'interès i la del senyal de referència siguin la mateixa, amb el propòsit de tenir una sortida en contínua. Per tal d'aconseguir-ho, sovint s'excita amb la mateixa font el senyal i la referència. En aquest cas, la sortida del sistema es pot expressar com:

$$v_O = V_S V_R A_L(0) \cos(\phi_S - \phi_R) \quad (2.3)$$

on $A_L(0)$ és el guany del filtre passa-baixos en contínua. En aquest cas, s'ha considerat ideal el filtre passa-baixos (filtra perfectament la component suma) i un sistema sense soroll.

Per tant, el disseny d'un sistema de detecció síncrona ja implica cert coneixement del senyal a recuperar. Cal ajustar la freqüència del senyal de referència a la del senyal

d'informació i adequar la freqüència de tall del filtre passa-baixos a l'ample de banda desitjat.

Anàlisi del soroll:

Una entrada síncrona (de la mateixa freqüència que la referència) d'amplitud i fase fixades a un detector síncron es manifesta a la sortida en contínua. En canvi, els senyals asíncrons, com el soroll, es manifesten a la sortida en alterna. Tanmateix, tal com s'ha exposat anteriorment, només les freqüències a l'entorn de la de referència apareixen significativament a la sortida. La major part de l'atenuació del soroll és inherent al funcionament del propi detector síncron i a les característiques del filtre passa-baixos.

L'amplada de banda del filtre passa-baixos implementat ha de tenir present la freqüència amb la que varia la magnitud que porta la informació. Cal evitar que amb l'objectiu de fer el filtre massa estret per reduir al màxim el soroll, el filtre també afecti la resposta corresponent al senyal d'interès. Sovint la freqüència màxima de variació de la informació queda fixada per les característiques de l'experiment i marca les especificacions límit del filtre passa-baixos.

Considerant que a l'entrada $v(t)$ del detector síncron hi tenim el senyal d'interès amb una amplitud funció del temps $m(t)$ i soroll blanc $n(t)$ i que la freqüència de modulació del senyal coincideix amb la de la referència ω_0 :

$$\begin{cases} v(t) = m(t) \cos(\omega_0 t + \phi_s) + n(t) \\ r(t) = \sqrt{2} V_R \cos(\omega_0 t + \phi_R) \end{cases} \quad (2.4)$$

Se suposa que l'amplada de banda del soroll, B_1 , tot i estar limitada, és molt més gran que l'amplada de banda del senyal. Si es considera que l'espectre del soroll està centrat a la freqüència del senyal, aquest es pot escriure segons:

$$n(t) = R(t) \cos(\omega_0 t + \phi(t)) = n_i(t) \cos(\omega_0 t) - n_q(t) \sin(\omega_0 t) \quad (2.5)$$

on $R(t)$ i $\phi(t)$ són modulacions aleatòries que varien molt lentament respecte la freqüència de referència ω_0 . $n_i(t)$ és la component del soroll en fase amb el senyal i $n_q(t)$ la que està en quadratura.

A partir de les equacions 2.4a i 2.5 i considerant nul·la la fase inicial del senyal d'entrada, aquest es pot rescriure:

$$v(t) = [m(t) + n_i(t)] \cos(\omega_0 t) - n_q(t) \sin(\omega_0 t) \quad (2.6)$$

El producte del senyal d'entrada per la referència es pot expressar a partir de les equacions 2.4 i 2.6:

$$v_x(t) = v(t) * r(t) = (V_R / \sqrt{2}) [m(t) + n_i(t)] [1 + \cos(2\omega_0 t)] - (V_R / \sqrt{2}) * n_q(t) * \sin(2\omega_0 t) \quad (2.7)$$

Suposant que el filtre passa-baixos és ideal i elimina completament les components en $2\omega_0$ i té guany 1, la sortida del filtre:

$$v_o = (V_R / \sqrt{2}) [m(t) + n_i(t)] \quad (2.8)$$

Que implica un SNR a la sortida de:

$$SNR_o = \overline{m^2(t)} / \overline{n_i^2(t)} \quad (2.9)$$

Aquest resultat mostra que el SNR a la sortida només depèn del senyal i de la component del soroll que es troba en fase amb la referència. El soroll en quadratura queda eliminat en la detecció síncrona i no contribueix en les fluctuacions de la sortida.

Segons l'equació 2.4 i fent el càlcul del valor mig del cosinus al quadrat, la relació senyal soroll a l'entrada es pot escriure com:

$$SNR_I = \overline{m^2(t) \cos^2(\omega_0 t)} / \overline{n^2(t)} = (1/2) * \overline{m^2(t)} / \overline{n^2(t)} \quad (2.10)$$

Per tal de fer un estudi més acurat de la millora en la relació senyal / soroll cal tenir present certes propietats del soroll blanc:

$$\begin{cases} \overline{n(t)} = \overline{n_i(t)} = \overline{n_q(t)} = 0 \\ \overline{n_i^2(t)} = \overline{n_q^2(t)} \end{cases} \quad (2.11)$$

En general les components en fase i en quadratura del soroll no estan correlacionades, per tant.

$$\overline{n^2(t)} = \overline{n_i^2(t) \cos^2(\omega_0 t) + n_q^2(t) \sin^2(\omega_0 t)} = 1/2 * [\overline{n_i^2(t)} + \overline{n_q^2(t)}] \quad (2.12)$$

Combinant les propietats exposades a 2.11 amb l'equació 2.12:

$$\overline{n^2(t)} = \overline{n_i^2(t)} = \overline{n_q^2(t)} \quad (2.13)$$

Per tant, combinant les expressions 2.9, 2.10 i 2.13:

$$SNR_o / SNR_I = 2 \quad (2.14)$$

És a dir, la relació senyal / soroll millora un factor de 2 només pel fet de l'ús de la detecció síncrona.

En el cas que el soroll d'entrada estigui limitat en una amplada de banda B_I i sigui de forma quadrada d'amplitud W_N i centrat en la freqüència de modulació:

$$\overline{n^2(t)} = W_N B_I \quad (2.15)$$

Suposant que l'amplada de banda del filtre passa-baixos B_O és molt més petita que la del soroll d'entrada, es pot aproximar la mitjana del soroll de sortida al quadrat per:

$$\overline{n^2(t)} = 2W_N B_O \quad (2.16)$$

Per tant, utilitzant les equacions 2.15 i 2.16, la millora de la relació senyal soroll, en el cas d'utilitzar un filtre passa-baixos d'amplada de banda B_O es pot expressar com:

$$\frac{SNR_O}{SNR_I} = \frac{\overline{m^2(t)/n_i^2(t)}}{(1/2) * \overline{m^2(t)/n^2(t)}} = \frac{B_I}{B_O} \quad (2.17)$$

on B_I és l'amplada de banda del soroll blanc d'entrada i centrat a la freqüència de referència.

D'aquesta manera, la millora en la relació senyal / soroll és el quocient entre l'amplada de banda del soroll a l'entrada i l'amplada de banda del filtre passa-baixos implementat. Tanmateix, cal tenir present que l'amplada de banda del filtre passa-baixos ha de ser tal que permeti detectar les variacions d'interès del senyal de contínua de l'entrada. Per tant, les especificacions del detector síncron vénen fixades per les característiques de l'experiment i no es pot portar al límit la millora de la relació senyal soroll.

Es parla de la capacitat d'un lock-in per recuperar el senyal d'entrada quan manté la seva resposta lineal a l'entrada d'un senyal síncron amb presència d'alts nivells de soroll.

Lock-in de dues fases

Els lock-in de dues fases incorporen dos detectors de fase, que operen en quadratura. Per tant, tenen la capacitat de mesurar la component que està en fase i la que està en quadratura del senyal d'entrada. La figura 2.5 en mostra el diagrama de blocs típic.

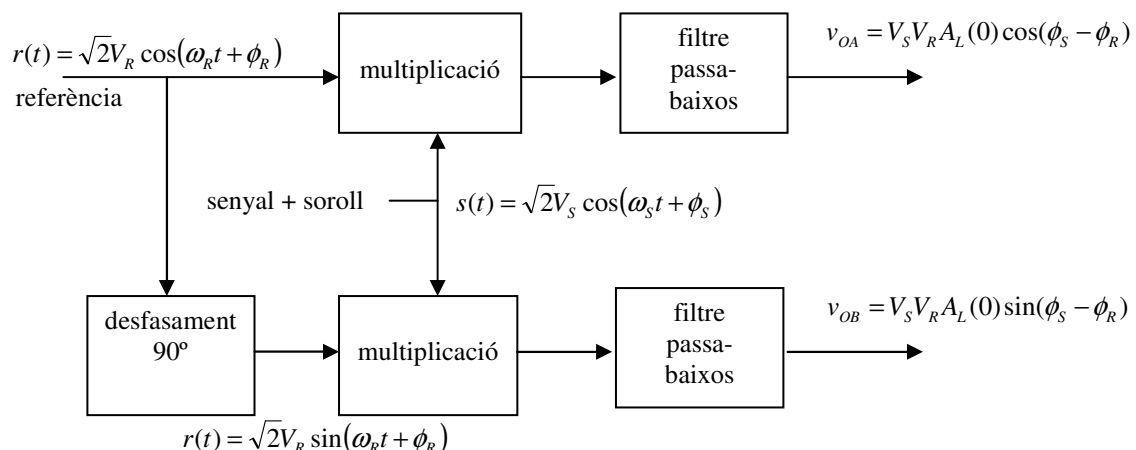


Figura 2.5: Diagrama de blocs típic d'un lock-in de dues fases

Els lock-in de dues fases normalment poden mostrar les coordenades polars o les cartesianes. Les equacions 2.18 mostren la relació entre unes i altres:

$$\begin{cases} R = \sqrt{v_{OA}^2 + v_{OB}^2} \\ \phi = \text{atg}(v_{OB} / v_{OA}) \end{cases} \quad (2.18)$$

Amb els lock-in de dues fases, és possible llegir directament el mòdul de la sortida. És a dir, es té una sortida que no depèn de la fase relativa entre el senyal d'entrada i el de referència. Aquest és un gran avantatge perquè la sortida ja no depèn de la fase, només depèn de l'amplitud del senyal d'entrada, que en moltes aplicacions és el que realment porta la informació. Amb la lectura del mòdul de la sortida, s'evita haver d'estar al cas de la fase per tal de tenir màxim senyal a la sortida. Amb els lock-in d'una sola fase, cal anul·lar la fase per tenir el màxim de senyal possible. Tanmateix, en ser de dos canals, cal duplicar tota la instrumentació i la complexitat i cost del dispositiu augmenta.

2.2.3.- Lock-in digital

La implementació digital d'un lock-in és similar a l'analògica, però el processat es fa de forma digital. Per tant, el diagrama de blocs és semblant, però en aquest cas es necessiten convertidors analògics/digitals (ADC) per tal d'adquirir el senyal i que aquest sigui tractat digitalment.

Cal mostrejar el senyal analògic per tal de transformar-lo a digital i que aquest pugui ser processat. En el procés de mostreig, l'espectre analògic es reproduïx i una component del senyal retorna a la banda base per introduir més soroll. És l'anomenat problema d'aliasing. Per entendre aquest fenomen, cal pensar en el domini espectral: es pot pensar l'etapa de mostreig com una convolució entre un tren d'impulsos (senyal que mostra) separats entre si la freqüència de mostreig i el senyal d'entrada. Després del mostreig, l'espectre del senyal analògic d'entrada queda reproduït damunt de cadascun dels impulsos del tren de deltes. D'aquesta manera, si l'espectre d'entrada és prou ample (més ample que la meitat de la freqüència de mostreig) hi ha solapament entre rèpliques i s'origina soroll en la banda d'interès. La figura 2.6 exemplifica el fenomen de l'aliasing.

Per tal d'evitar els problemes d'aliasing, cal afegir un filtre analògic davant del convertidor ADC. D'aquesta manera es retalla el senyal d'entrada i no hi ha retorn del senyal a banda base. La figura 2.7 mostra com retallar el senyal analògic d'entrada per evitar els efectes d'aliasing

El lock-in digital es continua comportant com un filtre passa-banda centrat a la freqüència de referència, amb una amplada de banda igual al doble de l'amplada de banda del filtre passa-baixos implementat. Per tant, l'equació 2.17 continua sent vàlida per avaluar la millora de la relació senyal soroll d'un lock-in digital [2].

Per tant, el diagrama de blocs d'un lock-in digital és com l'analògic, però introduint els convertidors ADC i els corresponents filtres antialiasing. El diagrama de bloc d'un lock-in digital de dos fases es presenta a la figura 2.8.

En el cas d'un lock-in digital, les etapes de multiplicació i filtrat són realitzades digitalment. El senyal de referència pot ser generat internament pel sistema i ser digital directament o pot ser adquirit externament [3]. En aquest darrer cas, cal afegir una nova etapa d'entrada amb el corresponent convertor ADC i filtre antialiasing.

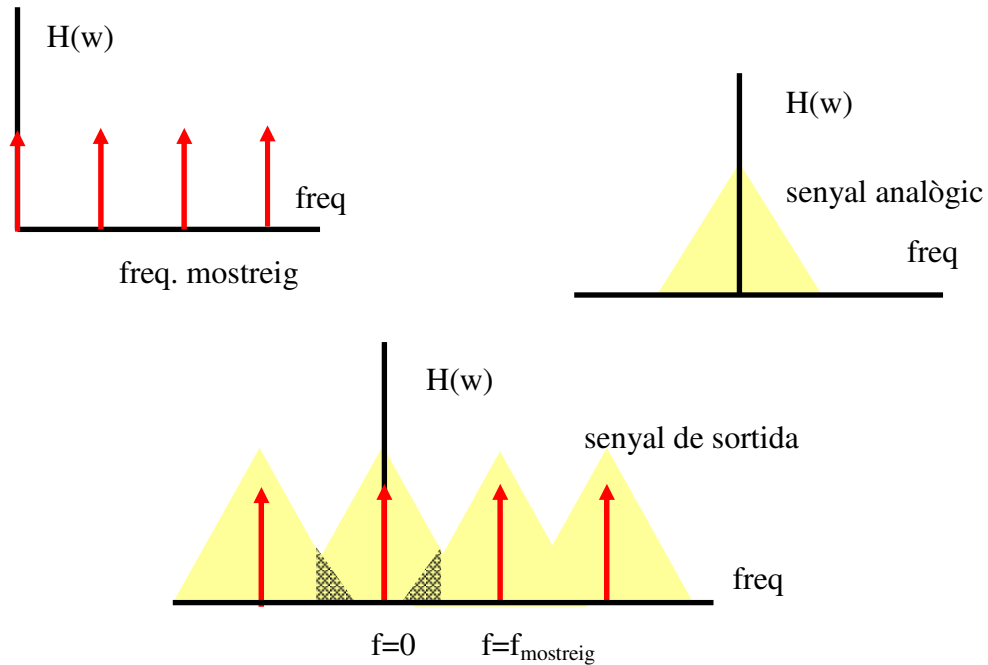


Figura 2.6: Fenomen aliasing. a) Freqüència de mostreig. b) Espectre del senyal analògic d'entrada. c) Espectre de sortida. S'aprecia solapament de l'espectre entre les rèpliques.

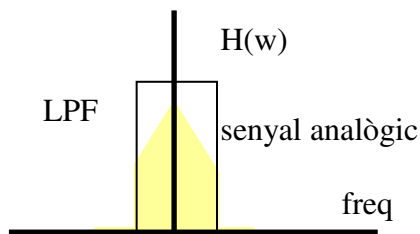


Figura 2.7: Filtre passa-baixos antialiasing. Idealment ha de tenir una freqüència de tall igual a la meitat de la freqüència de mostreig.

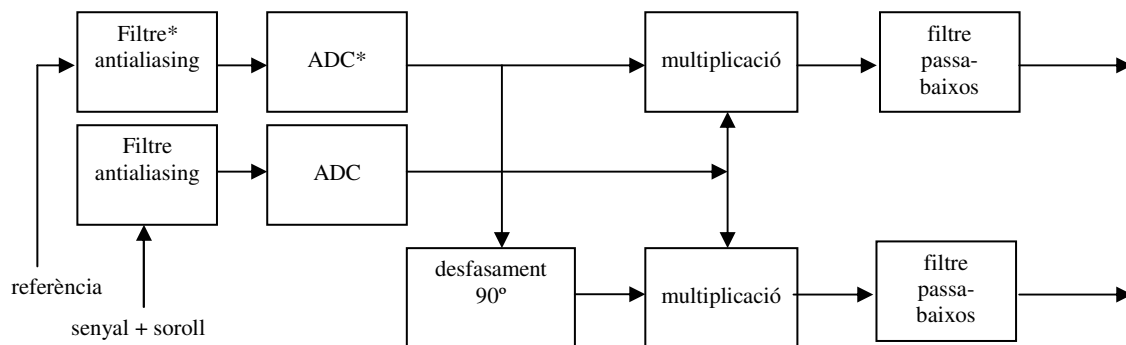


Figura 2.8: Diagrama de blocs d'un lock-in digital de dos fases. El convertor ADC en el canal de referència no és necessari si aquesta és generada internament.

2.3.- Anàlisi de mercat

El lock-in dissenyat està destinat per recuperar el senyal específic d'una termopila determinada. La concepció del lock-in està encaminada a ser un dispositiu específic d'un sistema de major envergadura. La prioritat en el disseny és la senzillesa i miniaturització del sistema i no pas la versatilitat. Els paràmetres de l'amplificador lock-in com ara freqüència de referència, freqüència de mostreig, amplificació i característiques del filtrat digital estan fixats des del disseny.

L'objectiu final de la comercialització és el lock-in integrat dins del sistema de detecció de gasos i no pas el propi lock-in.

Tanmateix, no es descarten possibles modificacions posteriors del disseny per augmentar-ne la versatilitat i que els paràmetres puguin ser regulats per l'usuari (típicament la possibilitat de modificar la freqüència de referència, el guany i la constant de temps del filtre) per tal que l'amplificador lock-in pugui ser utilitzat en un gran nombre d'experiments.

En tal cas, el lock-in dissenyat podria entrar en el mercat, ja que la seva portabilitat i les reduïdes dimensions farien d'ell un sistema particular. Actualment, la majoria de lock-in presents al mercat són de grans dimensions i de preu elevat.

El lock-in LIA100 de ThorLabs (6x14x16cm) i el LIA-MV-150 de FEMTO (3x5x16cm) tenen unes dimensions semblants a les que acabaria tenint el lock-in dissenyat. La taula 2.1 mostra alguns dels paràmetres d'aquests dos lock-in.

	LIA 100 ThorLabs	LIA-MV-150 FEMTO
Rang de freqüències	1Hz - 20KHz	10Hz - 45KHz
Voltatge Input Noise	25 nV/ $\sqrt{\text{Hz}}$	12 nV/ $\sqrt{\text{Hz}}$
Voltage input range	1mV - 1V	3 μV - 100mV
Ordre del filtre	?	1 - 2
Constant de temps del filtre	10ms - 3s	3ms - 10s

Taula 2.1: Comparació entre dos amplificadors lock-in disponibles comercialment

Una possibilitat per obrir mercat a l'amplificador lock-in dissenyat és buscar aplicacions que necessitin detecció síncrona de forma integrada. Tot seguit es presenten alguns dispositius que necessiten detecció síncrona i que són susceptibles a una integració amb un amplificador lock-in.

Els LVDT (Linear Variable Differential Transformer) i els RVDT (Rotatory Variable Differential Transformer) són dispositius que transformen el moviment lineal o rotatori en voltatge d'alterna, l'amplitud del qual és funció de la posició del nucli. El funcionament d'un LVDT es basa en una bobina que actua de primària i està excitada per una font d'alterna i en dues bobines connectades en oposició que actuen de secundaries i que recullen el flux format per la bobina primària. Si el nucli es troba al mig, el voltatge total induït al secundari és nul. Aquest varia a mesura que el nucli surt de la posició central. El fet que en aquests transductors no hi hagi desgast mecànic a

causa de les friccions fa que siguin ben robustos. Són molt lineals i tenen una bona repetitivitat.

Un resolver és un transformador destinat a mesurar graus de rotació. També està basat en la inducció electromagnètica d'una bobina primària a una de secundària.

L'efecte piroelèctric es basa en un desplaçament dels ions negatius respecte els positius quan la temperatura d'un material varia, de tal manera que aquest es polaritza elèctricament. El nombre de portadors que apareixen és proporcional a la temperatura, per tant només es crea corrent quan hi ha variació de temperatures. Els sensors basats en l'efecte piroelèctric (pirodetectors) només són sensibles als canvis de temperatura. Per tant, han d'operar sempre de manera polsada [7].

Així doncs, els LVDT, RVDT, els resolvers i els pirodetectors s'exciten amb alterna i la sortida d'interès és l'amplitud d'un senyal d'alterna que té la mateixa freqüència que el senyal d'excitació. Aquest funcionament és el necessari per realitzar una detecció síncrona. Una integració del lock-in amb algun d'aquests sistemes seria un bon dispositiu al mercat.

Actualment ja hi ha alguns dispositius al mercat que s'encarreguen d'acondiccionar el senyal resultant d'aquests dispositius. L'integrat NE/SA5521 de Phillips conté un generador per controlar la bobina primària d'un LVDT o d'un RVDT, un demodulador síncron per convertir l'amplitud i fase de sortida en informació de la posició i un amplificador per amplificar i filtrar el senyal demodulat. Característiques semblants té el dispositiu AD698 d'Analog Devices.

Aquests dispositius es basen en la demodulació síncrona: l'excitació del primari serveix com a referència per al demodulador, i aquest rectifica a mitja ona el senyal d'alterna. Posteriorment es filtra amb un passa-baixos per tenir la sortida en contínua. Aquests dispositius, com els lock-in, necessiten una ona de referència ben estable en el temps i temperatura. Tanmateix, un desfament entre les dues ones farà variar la sortida pel cas d'un demodulador síncron, però no així en un lock-in de dues fases.

Un lock-in també permet una estimació dels nivells de soroll, informació bàsica per la caracterització de dispositius. El soroll del senyal d'entrada, centrat a la freqüència de referència i que cau dins de l'amplada de banda del filtre passa-baixos aconsegueix aparèixer a la sortida del dispositiu. El soroll de sortida és la desviació estàndard de la sortida. Aleshores el soroll (en $V/\sqrt{\text{Hz}}$) és la desviació estàndard dividida entre l'arrel quadrada de l'amplada de banda equivalent de soroll del filtre passa-baixos. Per un soroll gaussià, l'amplada de banda equivalent de soroll és l'amplada de banda d'un filtre rectangular ideal que deixa passar la mateixa quantitat de soroll que el filtre real [6].

Una bona aplicació d'un sistema lock-in és la mesura i avaluació del soroll en dispositius, paràmetre que cal tenir ben caracteritzat.

Un lock-in també pot ser usat com a analitzador d'espectres. Tal com s'ha exposat repetidament, la sortida del lock-in és proporcional a l'amplitud de la component que està en fase amb el senyal de referència. Modificant la freqüència de referència, s'obté una idea de quin és l'espectre del senyal analitzat. El coneixement del soroll i de les

seves característiques és vital per moltes aplicacions, motiu pel qual el lock-in com a analitzador d'espectres podria ser una bona aplicació.

Tanmateix, una llarga llista d'experiments i dispositius fan ús d'amplificadors lock-in o detectors síncrons com a instrumentació científica de caràcter general, cosa que evidencia el gran ús que es fa actualment d'aquests detectors. L'espectroscopia astronòmica, mesures de patrons d'antenes, l'audiometria, mesures de respostes a impulsos biomèdics, mesura d'impedàncies, mesura de potencials de contacte, mesura de paràmetres en cables i amplificadors, mesures d'efecte Doppler, calibracions de filtres, la interferometria, mesures de camp magnètic, l'espectroscopia de Raman i mesures sísmiques figuren en el llistat d'aplicacions dels amplificadors lock-in [1].

2.4.- Enginyeria de concepció

El disseny d'un amplificador lock-in en digital té certs avantatges respecte l'alternativa analògica. Es poden usar freqüències de referència més baixes (el rang de freqüències de referència és més ampli), la freqüència de tall dels filtres també pot ser més petita, es poden suprimir amb major facilitat les components de contínua i de baixa freqüència no desitjades i les derives són menors [4]. A més, amb el processat digital es pot filtrar una freqüència concreta.

La implementació digital gaudeix d'una major versatilitat i de més facilitat per implementacions complementàries. Per exemple, pot ser interessant que el sistema final presenti una compensació en temperatura, ja que la resposta d'una termopila és funció de la diferència de temperatures entre les dues unions. Així, el voltatge de sortida canviarà si la unió freda (típicament a temperatura ambient) canvia de temperatura, encara que la radiació incident a la unió calenta es mantingui constant. La compensació de temperatura analògica no pot assegurar una precisió menor de $\pm 4^{\circ}\text{C}$. La compensació digital basada en una look up table, pot arribar a precisions tan fines com es vulgui fer la taula i permeti la resolució del sensor de temperatura [5].

Aquests motius fan decantar-se per la opció digital. D'aquesta manera, cal implementar un filtre antialiasing un cop decidida la freqüència de mostreig i decidir un microcontrolador que realitzi la rutina de multiplicació i de filtrat. S'escull un lock-in de dues fases, per evitar haver de modificar la fase relativa entre el senyal d'entrada i la referència i tenir sortida màxima sense estar pendent d'aquesta fase.

El senyal de referència utilitzat es generarà de forma interna al mateix microcontrolador. Però el senyal vindrà modulats per un motor que, tot i que tindrà la velocitat de gir controlada pel mateix microcontrolador, pot presentar alguna variació en la freqüència respecte el senyal de referència. Per aquest motiu cal algun mecanisme per sincronitzar la modulació del senyal amb la referència interna del microcontrolador.

Per tal de realitzar la detecció síncrona, la sortida de la termopila ha de ser modulada a la freqüència de referència del lock-in. El sistema de detecció de gasos modula la radiació que il·lumina la unió calenta de la termopila amb un chopper. El chopper té uns foradets al perímetre que permeten que s'hi acobli un optoacoblador de manera que aquest envii un pols elèctric al microcontrolador cada vegada que les aspes del chopper

facin una passada. D'aquesta manera, el microcontrolador rebrà un impuls cada vegada que l'optoacoblador detecti que ha passat un nou forat i en controlarà la velocitat. La figura 2.10 mostra el detall d'un chopper preparat per acoblar-hi un optoacoblador.

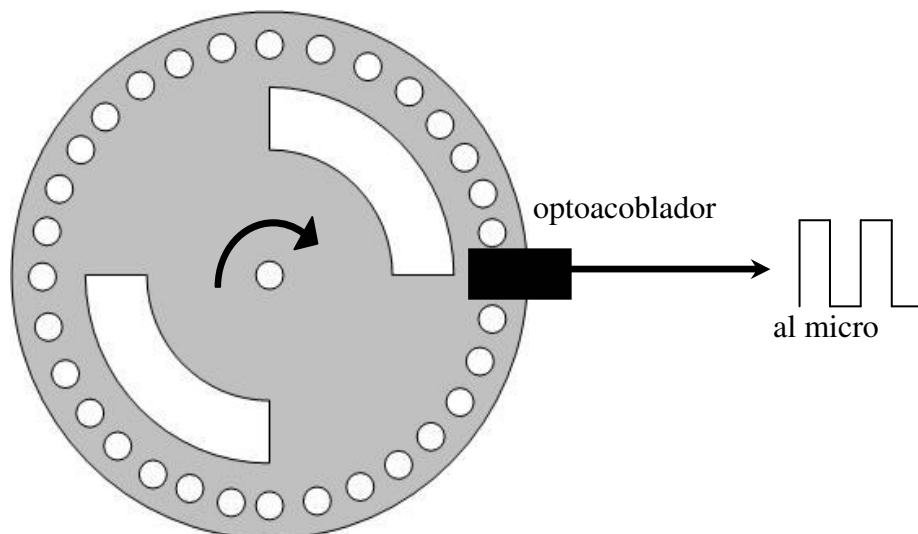


Figura 2.10: Chopper utilitzat per modular el senyal d'entrada al lock-in.

D'aquesta manera, gràcies als optoacobladors, el microcontrolador sap la velocitat a la qual gira el chopper i podrà controlar-la modificant l'amplada del pols que envia al motor. El microcontrolador controla la velocitat de gir del chopper mitjançant una modulació d'amplada de pols (PWM). El motor que fa girar el chopper és de contínua, és a dir, la seva velocitat angular depèn de la tensió de contínua que s'envia. Tanmateix, un tren de polsos actua com un nivell de contínua igual a la mitjana temporal de la tensió enviada. D'aquesta manera, enviant un pols quadrat d'amplitud fixada i controlant-ne la seva amplada, la velocitat de gir del motor pot ser ajustada. Amb la informació que es rep dels optoacobladors el microcontrolador ha d'adequar l'amplada del pols enviat per tal de mantenir la velocitat de gir constant.

Però els optoacobladors també serveixen per sincronitzar la modulació del senyal provinent de les termopiles amb el senyal de referència. Cada vegada que es rebí el nombre de polsos corresponents a un cicle del senyal d'entrada, es resincronitzaran els dos senyals.

El diagrama de flux de l'adquisició de dades (mostrejat) i sincronització de senyals es presenta a la figura 2.11. La rutina comença esperant que arribin els cicles corresponents a un cicle del chopper, moment en el qual salta una interrupció i es sincronitzen els senyals. En aquest moment, s'inicialitzen els timers i s'adquireix una dada. S'espera a que el timer que avisa del moment a adquirir la següent dada marqui quan s'ha de fer (el timer avisa quan ha transcorregut el temps corresponent a la inversa de la freqüència de mostreig) i s'adquireix una nova dada. Si aquesta no és la darrera del cicle, s'espera a que el timer torni a ordenar la captura d'una nova dada. Si és l'última, s'aturen els timers i es torna a esperar a que el nombre de cicles d'un cicle de chopper torni a fer saltar la interrupció i a marcar la resincronització.

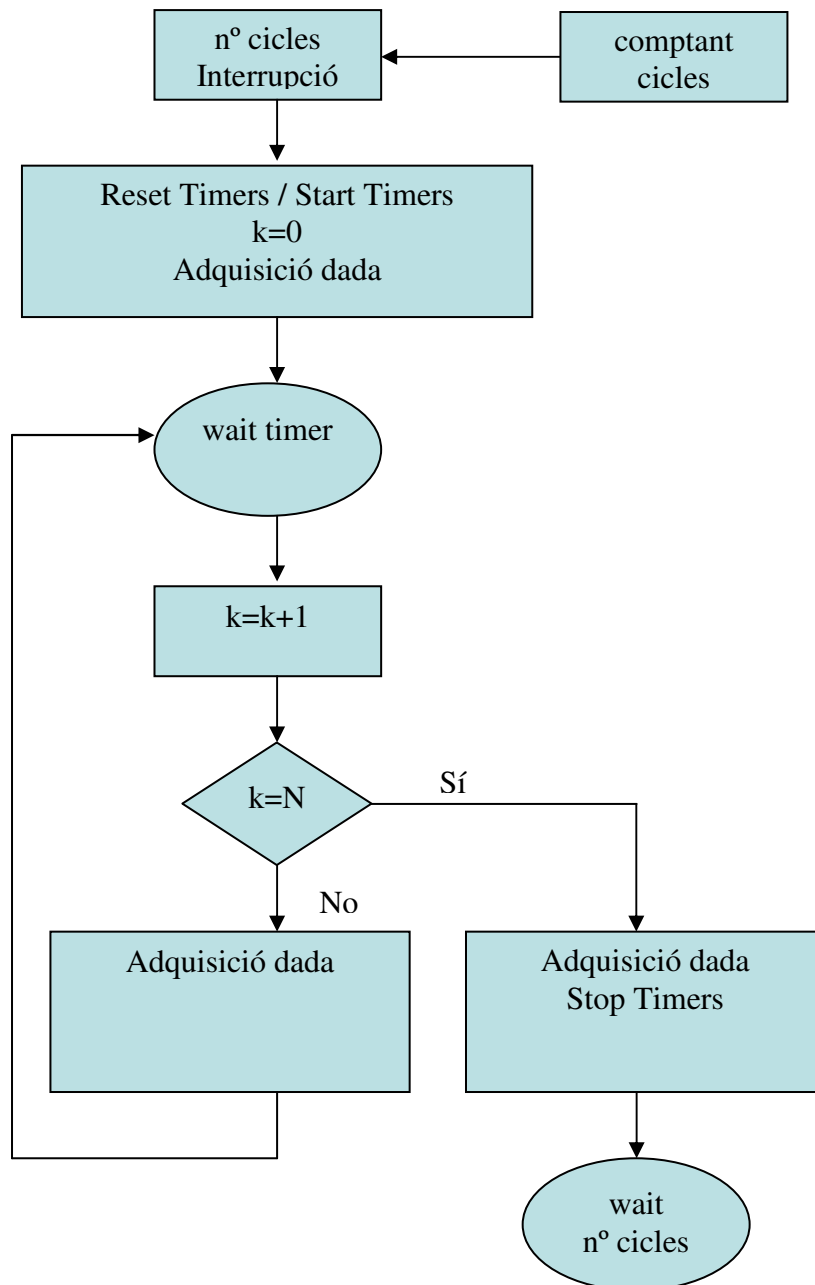


Figura 2.11: Diagrama de blocs de programació del microcontrolador. Adquisició de dada i sincronisme referència - modulació.

2.5.- Test del sistema

Un cop es tingui un prototip de l'amplificador lock-in, cal fer-ne el test per tal de poder caracteritzar el sistema. Òbviament aquesta part del treball és vital per conèixer les característiques del dispositiu realitzat i comprovar-ne el seu bon funcionament.

Hi ha dos experiments bàsics que cal realitzar: el primer és la mesura de la funció de transferència quan es varia la freqüència d'entrada, i el segon és la mesura de la sortida en funció de l'amplitud del senyal d'entrada. Pel primer experiment s'espera un filtre

passa banda centrat a la freqüència de referència, d'amplada igual al doble de l'amplada del filtre passa-baixos digital. Pel segon s'espera una sortida lineal en funció de l'amplitud d'entrada.

També serà interessant mesurar les oscil·lacions a la sortida (soroll a la sortida), el temps de resposta del dispositiu i el sobrepic en la resposta.

Amb totes les mesures anteriors a la mà, es podrà donar valors a paràmetres indispensables per tenir una bona caracterització del dispositiu com la linealitat, la sensibilitat i la relació senyal soroll a la sortida.

Caldrà avaluar els resultats obtinguts i comparar-los amb els valors teòrics esperats.

Finalment, serà bo comparar els resultats obtinguts per l'amplificador lock-in implementat amb d'altres de comercials que estiguin disponibles al laboratori. D'aquesta manera es tindrà una idea de la qualitat del nostre dispositiu.

Per tal de realitzar les mesures d'una forma còmoda, precisa i repetitiva cal realitzar-les de forma automatitzada. Es proposa el programa LabView, que permet el control d'instrumentació per tal de programar experiments. Pels experiments proposats, es necessitarà el generador de funcions per tenir el senyal d'entrada al lock-in i el multímetre per adquirir el valor de sortida. Ha de ser possible crear una rutina que vagi canviant els paràmetres del generador de funcions (ja sigui la freqüència o l'amplitud segons el cas) i adquirir la corresponent sortida amb el multímetre.

Es proposa l'estàndard de bus de dades digital GPIB (General Purpose Instrumentation Bus, IEEE-488) per tal de comunicar la instrumentació amb l'ordinador que en realitzarà el seu control. Es farà servir l'adaptador KUSB-488 de Keithley, que permet connectar el port USB de l'ordinador amb el port GPIB dels instruments. D'aquesta manera es tindrà accés a la instrumentació des de l'ordinador.

2.6.- Punts crítics del projecte

Precisament l'elecció de l'alternativa digital és un dels punts crítics del projecte. La implementació digital comporta una sèrie de dubtes com són la conversió analògica digital, la presència del fenomen d'aliasing i la pròpia tria del microcontrolador. També cal tenir especial cura de la sincronització entre el senyal de referència i el senyal d'interès, ja que una petita desviació entre aquests dos farà que la sortida estigui polsada a baixa freqüència.

Per una banda cal tenir en compte el fenomen d'aliasing, com a conseqüència del qual s'introdueix soroll a la banda d'interès. Cal avaluar quin nivell de soroll s'introdueix i si aquest fenomen esdevé crític. Tanmateix, la interposició del filtre analògic passa-baixos just abans del mostreig fa pensar que aquest fenomen no hagi de ser devastador.

També cal tenir present que l'alternativa digital fa ús d'un convertidor analògic digital, que quantitza el senyal d'entrada. Per tant, s'està perdent certa precisió en la digitalització del senyal. Especial atenció mereix el nombre de bits del convertidor

ADC, ja que el soroll de quantització hi està directament lligat. L'equació 2.19 relaciona el soroll de quantització per un senyal amb una funció de densitat de probabilitat uniforme amb l'interval de quantització q .

$$\sigma_q^2 = \frac{q^2}{12} \quad (2.19)$$

Com més bits s'usin per la conversió analògic digital millor es reproduïx l'ona d'entrada. Però arriba un punt en el qual no es millora l'adquisició de l'ona d'entrada i es va mostrejant el soroll que aquesta porta superposat, no cal continuar augmentant el nombre de bits. Caldrà comprovar si el nombre de bits útils del convertidor és suficient per reproduir amb bones prestacions l'ona d'entrada.

Una altra font de problemes pot ser la sincronia entre la referència i el senyal d'interès. Si els dos senyals no tenen exactament la mateixa freqüència, la sortida en lloc de ser de contínua serà d'alterna, amb una freqüència igual a la diferència entre les freqüències dels dos senyals. Això pot causar un problema de consideració ja que s'espera una sortida en contínua: que aquesta no variï en funció de quan es mesura i que sigui estable. A més, per l'aplicació de l'amplificador lock-in, es volen fer mesures de temps considerablement llargs, per la qual cosa es podrien detectar aquestes oscil·lacions de molt baixa freqüència.

Per aquest motiu, la sincronia entre els dos senyals mereix especial cura. S'espera que el sistema presentat de control de freqüència de gir del motor i sincronització dels senyals per les interrupcions pel port digital d'entrada del microcontrolador siguin efectius.

En el cas que els problemes introduïts pel fenomen de l'aliasing, el soroll de quantització o la sincronia entre senyals fossin insalvables, caldria plantejar-se la implementació analògica de l'amplificador lock-in.

Continuant en l'anàlisi dels punts crítics de la implementació digital, és necessari decidir el format de treball. Es poden fer les rutines de processat en format enter (int) o en coma flotant (float). En el cas del format enter, el temps d'execució de les rutines és molt menor, però l'arrodoniment que es produeix en la divisió pot conduir a fer divergir la rutina implementada. Les rutines implementades amb nombres tipus float no pateixen aquest problema d'arrodoniment, però necessiten més temps d'execució. Caldrà comprovar si es disposa de temps suficient per treballar amb nombres de coma flotant i si cal treballar amb nombres enters, si les rutines divergeixen o no.

Si la opció digital és factible després de les comprovacions anteriors, caldrà escollir el microcontrolador on executar les rutines. A l'hora d'escollir el microcontrolador cal tenir present les seves prestacions, especialment aquelles que seran més crítiques a l'hora del disseny del sistema. Cal tenir cura amb el nombre de bits del convertidor analògic digital, la freqüència del rellotge del microcontrolador, la presència o no de perifèrics com multiplicadors externs i convertidors digital analògic, la possibilitat de treballar amb enters o amb coma flotant i la velocitat de tractament de les dades.

Hi ha una gran quantitat de diferents tipus de microcontroladors i de fabricants. Una família de processadors és la PIC, de Microchip Technology. Aquests microcontroladors són famosos pel seu baix cost i el de les seves eines de

desenvolupament, la seva versatilitat i per gaudir d'una gran base d'usuaris i de notes d'aplicació. Hi ha subfamílies de 16 bits com la PIC24 i de 8 bits com la PIC18.

Una altra família de microcontroladors és la MSP430 de Texas Instruments. Aquests són dissenyats especialment per aplicacions de baix consum i gaudeixen d'una gran varietat de configuracions i de possibilitat de perifèrics com convertidors ADC i DAC, multiplicadors, comparadors, PWM, timers addicionals, oscil·ladors interns... Són populars quan el consum és crític ja que es pot adormir el microcontrolador, estat en el qual el consum esdevé de pocs microampers.

Una tercera família de microcontroladors és la HC08 de Motorola, produït actualment per FreeScale. Són microcontroladors de propòsit general i de grans prestacions, altament integrats amb perifèrics i famosos pel seu baix consum.

La Taula 2.2 mostra una comparativa entre les famílies exposades anteriorment.

Família	Arquitectura	Tamany memòria (flash)	RAM	bits ADC	ROM	GPIO
PIC24	RISC 16bits	0-256KB	8KB-16KB	10-12	0	21-86
PIC18	RISC 8bits	4-128KB	256B-3968B	10-12	0-1KB	16-70
MSP430	RISC 16bits	0-120KB	128B-10KB	10-16	1KB-32KB	10-80
HC08	RISC 8bits	0-64KB	384B-2KB	10	0-512B	0-75

Taula 2.2: Comparativa entre diferents famílies de microcontroladors de diferents fabricants.

Tot i que no hi ha una raó determinant respecte la família dels PIC, s'escull per la realització del projecte la família dels MSP430 de Texas Instruments. Aquest microcontrolador té els avantatges típics de les grans famílies (moltes notes d'aplicació i eines de desenvolupament), gaudeix d'un gran nombre de configuracions i de possibilitats i l'alternativa de programar en llenguatge C. Aquestes característiques fan que la seva programació sigui senzilla i amena.

En el cas que el microcontrolador sigui la raó per la qual l'amplificador lock-in no és realitzable, caldrà buscar-ne una nova família, les prestacions de la qual siguin majors.

2.7.- Normativa i aspectes legals

En aquest apartat es resumeix la normativa i els aspectes legals que afecten el disseny i implementació d'un sistema electrònic de baixa tensió.

a) Instal·lacions elèctriques

Reglament Electrotècnic de Baixa Tensió i Instruccions Tècniques Complementaries.
Decret 2413/1973 de 20.9.73. BOE 242 de 9.10.73.

Reial Decret 7/1988 de 8 de gener de 1988 sobre exigències de seguretat del material elèctric destinat ser utilitzat en determinat límits de tensió (BOE 14- 1- 88) modificat pel Reial Decret 154/1995 (BOE 3- 3- 1995) i desenvolupat per ordre 6- 6- 1989. (BOE 21- 6- 1989).

Ordre de 25 d'octubre de 1979 que implanta el Document de Qualificació Empresarial per a instal·ladors. (BOE 5- 11- 1979).

b) Material electrònic

Directiva 73/23/CEE de la Comunitat Europea sobre "Equips elèctrics per a ser utilitzats dins de determinat límits de tensió. Directiva de Baixa Tensió, modificada per la Directiva 93/68/CEE

Directiva 89/336/CEE de la Comunitat Europea sobre "Compatibilitat electromagnètica. Directiva EMC/CEM", modificada por las Directives 92/31/CEE i 93/68/CEE

Norma EN 50081-1:1993 sobre Emissió de pertorbacions (aprovació individual per a l'entorn domèstic).

Norma EN 50082-1:1992 sobre Immunitat a pertorbacions.

Norma EN 60204-1 sobre Seguretat de màquines, exigències generales que ha de complir l'equipament elèctric de màquines.

2.8.- Pressupost

El pressupost per la realització del projecte es desglossa a la taula 2.3.

Concepte	Unitats	Preu unitari	Cost
Microcontrolador	1	6€	6€
Placa avaluació	1	100€	100€
Emulador	1	100€	100€
Components electrònics de caràcter general	10	1€	10€
Amortització multímetre HP34401A	3 mesos / 5 anys	900€	36€
Amortització oscil·loscopi Tektronix TDS 2002	3 mesos / 5 anys	1500€	60€
Amortització generador de funcions HP33120A	3 mesos / 5 anys	2300€	92€
Amortització font de tensió Kaise DF1731SB5A	3 mesos / 5 anys	150€	6€
Amortització ordinador personal	4 mesos / 3 anys	800€	70€
Amortització Adaptador KUSB-488	3 mesos / 3 anys	600€	24€
Bus GPIB	2	80€	160€
Lab View	10%	2000€	200€
MatLab i llibreries bàsiques	10%	1000€	100€
PSPICE	10%	1600€	160€
SUBTOTAL			1124€
		IVA 16%	180€
Sou d'enginyer	4 mesos	36000€ / any	12000€
		Sobrecostos 20%	2600€
TOTAL			15904€

Taula 2.3: Detall del pressupost per realitzar el projecte.

2.9.- Cronograma d'execució

A continuació s'exposa la taula 2.4 on es detalla el cronograma d'execució del projecte.

Tasca	Setmana															
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Plantejament i cerca d'informació	■	■	■	■												
Disseny hardware					■	■	■									
Implementació software								■	■	■						
Test Preliminar							■			■						
Muntatge prototip										■	■					
Test i presentació de resultats													■	■	■	■

Taula 2.4: Cronograma d'execució

3.- Execució del projecte

En el present capítol es detalla i s'explicita el desenvolupament del sistema introduït al capítol anterior. S'entrarà en els detalls del disseny del lock-in digital de dues fases implementat en un microcontrolador de la família dels MSP430 de caràcter general.

3.1.- Microcontrolador i entorn de treball

Ja s'ha comentat anteriorment que la família de microcontroladors escollida és la MSP430 de Texas Instruments. Els microcontroladors d'aquesta família són d'ultra baix consum, de 16 bits, amb un conjunt d'instruccions reduït (RISC) i preparats per tractar senyals analògics i digitals.

El fet que l'arquitectura sigui tipus RISC implica que les instruccions siguin de tamany fix i que es trobin en un nombre reduït de formats, que només les instruccions de càrrega i emmagatzament accedeixin a la memòria de dades i que es disposi d'un bon nombre de registres de propòsit general. D'aquesta manera es pot treballar en paral·lel (pipeline) i reduir el nombre d'accessos a memòria. Aquesta arquitectura es basa en usar un conjunt d'instruccions senzilles que tarden poc en executar-se.

Els microcontroladors gaudeixen de perifèrics i d'un sistema de rellotges flexible, governats pel bus de direccions (MAB) i el bus de dades (MDB). La figura 3.1 reproduceix l'esquema de l'arquitectura general dels microcontroladors MSP430 que presenta el fabricant a la seva pàgina web.

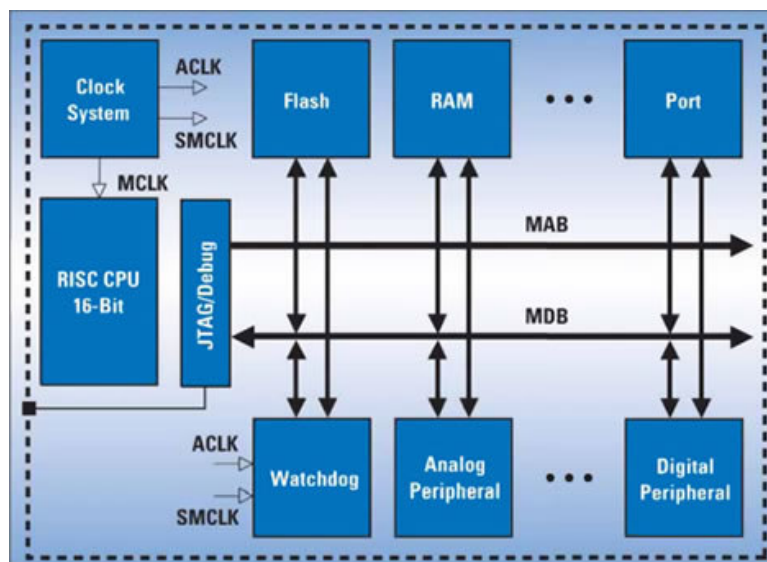


Figura 3.1: Arquitectura d'un microcontrolador MSP430.

Font <http://focus.ti.com/mcu/docs>

Un dels paràmetres importants a l'hora d'escollir el microcontrolador en particular és el nombre de bits del convertidor analògic digital (ADC). Hi ha microcontroladors de la família dels MSP430 amb ADC d'aproximacions successives de deu, dotze i catorze bits i n'hi ha de setze bits tipus sigma-delta. Per assegurar que s'adquireix amb bona

precisió el senyal d'entrada, s'escollirà un microcontrolador que tingui un ADC de setze bits. Així, amb 16 bits es poden distribuir 65536 nivells per l'adquisició de les dades, enfront dels 4096 per un convertidor de 12 bits.

També interessa que tingui un convertidor digital analògic per poder tenir accessible la sortida de voltatge. Aquestes condicions ens condueixen a escollir el microcontrolador MSP430F4270.

El MSP430F4270 és un microcontrolador de 16 bits d'ultra baix consum, amb una flash de 32KB, 256B de memòria RAM, un convertidor sigma delta de 16 bits, un convertidor digital de 12 bits i amb els drivers d'un LCD. Per especificacions tècniques més detallades es pot consultar la web del fabricant:

<http://focus.ti.com/docs/prod/folders/print/msp430f4270.html>

El rang del convertidor analògic digital ha quedat pendent de la tria específica del microcontrolador. En el cas del MSP430F4270, el rang del convertidor és $\pm V_{FSR}$ i es pot configurar amb el paràmetre GAIN de la manera que relaciona l'expressió 3.1 (particularitzada quan s'usa el voltatge de referència intern de 1.2V).

$$V_{FSR} = \frac{1.2V}{2GAIN} \quad (3.1)$$

El paràmetre GAIN pot prendre els valors 1,2,4,8,16 i 32. Així, el rang d'entrada pel convertidor analògic digital pot anar de $\pm 0.6V$ a $\pm 18.75mV$. S'escollirà aquell que més s'ajusti al senyal d'entrada, per tal de tenir el màxim nombre de bits efectius.

El microcontrolador permet la programació en llenguatge C. El mateix fabricant proporciona un entorn gratuït de programació: IAR Embedded Workbench Kickstart. Es tracta d'un entorn de desenvolupament per crear i depurar aplicacions destinades als processadors MSP430 i inclou un compilador de C (limitat a 4K). Ha estat l'entorn de programació utilitzat.

Per descarregar el codi al microcontrolador s'ha usat la pròpia eina de Texas Instruments, el MSP430 FET (Flash Emulation Tool), que connecta per una banda el port paral·lel del PC amb el connector JTAG de la placa del microcontrolador.

Pel que fa a la placa del microcontrolador, s'ha usat la placa D4270 de demostració de la companyia SoftBaugh, que està destinada a l'acondicament d'un sensor de pressió. La placa es mostra a la figura 3.2. Permet descarregar qualsevol codi via el connector JTAG i obviar la part destinada al sensor de pressió, cosa que la fa molt més versàtil. Les dimensions de la placa són $5 \times 5 \text{cm}^2$; la part destinada a l'aplicació específica (sensor de pressió i el seu acondicionament) no ocupa gaire superfície, cosa que fa que la placa ja tingui unes dimensions bastant reduïdes, tenint present els connectors dels que disposa.

La placa gaudeix de la possibilitat de connectar-hi dues piles AAA per si es vol fer funcionar sense connexió a l'ordinador, té tots els ports del microcontrolador disponibles via unes tires de pins, un LED, dos interruptors per causar interrupcions i tenir accés al microcontrolador, un cristall que oscil·la a 32KHz i una pantalla LCD.

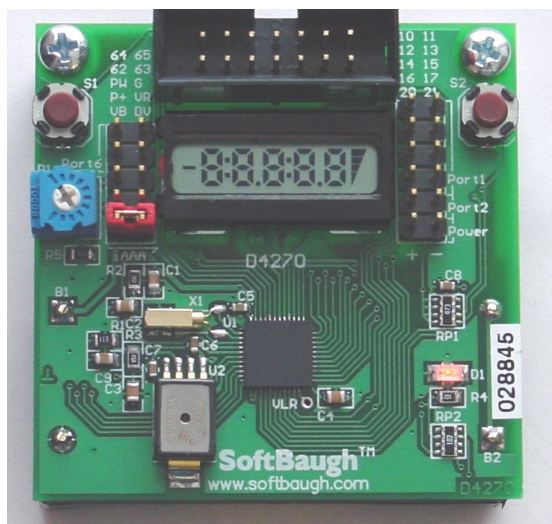


Figura 3.2: Placa d'avaluació que s'ha usat per programar-hi l'amplificador lock-in, basat amb el microcontrolador MSP430

3.2.- Definició de paràmetres

En aquest apartat s'especifiquen els paràmetres tècnics que encara estan per definir. El seu valor depèn directament de l'aplicació a la qual es vol destinar l'amplificador lock-in.

El primer paràmetre que cal determinar és la freqüència de referència (a la qual es modula el senyal). La freqüència de modulació ha de ser tal que permeti al sistema recuperar l'estat estacionari del senyal entre l'estat ON i l'estat OFF, i viceversa. Si no és així i es modula massa ràpid i no s'assoleix l'estat estacionari, no es té amplitud màxima i es perd senyal. En aquesta aplicació, cal tenir present el temps de resposta de la termopila, que es troba entorn d'un segon. Per tant cal modular com a màxim a 1Hz.

Tal com s'ha vist en la justificació de la presència d'un filtre anti-aliasing; quan es mostreja, l'espectre del senyal es reproduïx damunt de cada delta del tren d'impulsos, separats entre si la freqüència de mostreig. Per tant, si la freqüència de mostreig s'augmenta, disminuirà l'efecte d'aliasing. Tanmateix, si es volen processar les mostres en temps real (tenir la sortida d'una mostra abans de l'entrada de la següent) el temps disponible per tractar cada mostra és menor com major és la freqüència de mostreig. Tot i que és més que suficient per realitzar el processat de cada mostra, s'ha escollit freqüència de mostreig 4Hz.

També cal definir el rang d'entrada del convertidor analògic digital. Aquest ha d'estar adequat al senyal d'entrada en la mesura del possible. Només s'aprofiten els bits del convertidor que corresponen al rang d'entrada del senyal. S'espera una sortida en tensió de la termopila molt petita, inferior als 10mV, un cop pre-amplificada. Per tant, el rang d'entrada del convertidor ADC ha de tenir present aquest rang de senyal. Amb el microcontrolador ja definit: MSP430F4270, es pot escollir el rang del convertidor ADC. Aquest pot anar de $\pm 0.6V$ a $\pm 18.75mV$. Com que s'espera que el senyal no sigui superior als 10mV, es configurarà el microcontrolador de tal manera que el rang del convertidor ADC sigui de $\pm 18.75mV$.

La sortida de l'amplificador lock-in és una tensió en contínua, i serà accessible a l'exterior mitjançant un convertidor digital analògic (DAC). Es vol que la sortida estigui en el rang (0,3V). El guany que l'amplificador ha d'introduir, és funció de l'amplitud del senyal d'entrada, de la conversió analògic digital, de l'amplitud del senyal de referència i de la implementació del filtre anti-aliasing i del filtre digital. Com que el nivell de tensió d'entrada no està perfectament definit, es programa el guany com un paràmetre de tal manera que sigui fàcil la seva modificació. Es definirà el guany en funció del senyal d'entrada.

El lock-in també té una sortida en una pantalleta LCD de quatre dígit per estimar directament el nivell de senyal a l'entrada sense necessitat de multímetre. Així també caldrà normalitzar la sortida a 9999. Tanmateix, hi ha una relació de proporcionalitat entre el paràmetre de normalització per la sortida al DAC i el de la sortida per pantalla.

3.3.- Disseny del filtre digital

Tal com s'ha exposat en el capítol introductori del lock-in digital, l'entrada de l'etapa de filtrat digital és una component de contínua on hi ha la informació i les rèpliques del producte senyal per referència. Aquest filtrat és l'encarregat d'eliminar les components de freqüència diferents de zero. Per tant, cal implementar un filtre passa-baixos.

Tanmateix, s'espera que per les interferències electromagnètiques, el soroll predominant estigui als 50Hz. Per tant, també s'implementarà un filtre rebuig de banda (notch) en aquesta freqüència.

El filtre passa-baixos i el filtre rebuig de banda seran dissenyats per separat i després implementats en sèrie. Així, la funció de transferència resultant serà el producte de la funció de transferència dels dos filtres. Per tant, es pot dissenyar globalment el filtre per etapes. La figura 3.3 mostra el diagrama de blocs del filtre resultant.

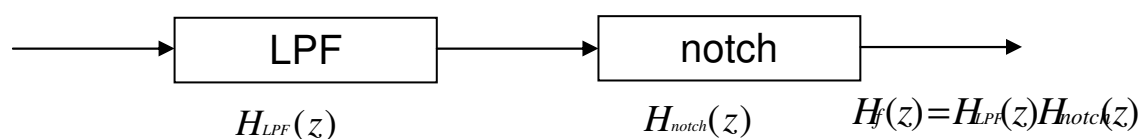


Figura 3.3: Diagrama de blocs del filtre digital

S'ha optat per un filtre passa-baixos tipus Butterworth, perquè té resposta màximament plana a la banda passant. Amb la funció *butter* de MatLab, s'obtenen els coeficients a_k i b_k del filtre digital, especificats en l'apartat d'introducció als sistemes discrets. Només cal especificar l'ordre del filtre desitjat i la freqüència de tall normalitzada. L'equació 3.2 mostra la funció de transferència d'un filtre passa-baixos d'ordre 2 per una freqüència de tall igual a 0.1Hz i freqüència de mostreig 4Hz. La figura 3.4 representa la funció de transferència d'aquest filtre.

$$H_{LPF}(z) = 0.0055 \frac{1 + 2z^{-1} + z^{-2}}{1 - 1.7786z^{-1} + 0.8z^{-2}} \quad (3.2)$$

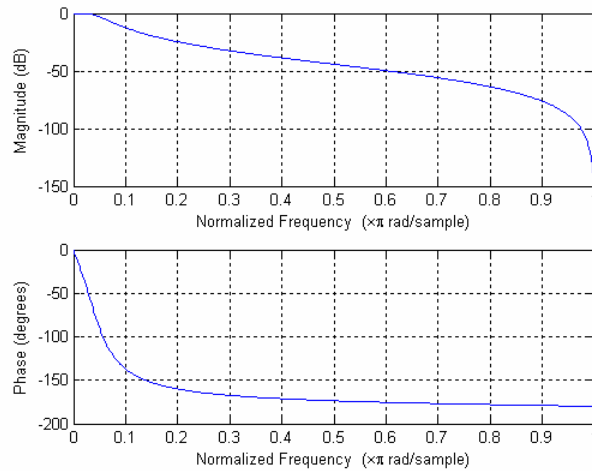


Figura 3.4: Funció de transferència del filtre passa-baixos

Pel que fa al filtre de rebuig de banda, també es dissenya d'ordre 2. Es vol posar un zero sobre la freqüència de 50Hz, però cal tenir present que aquesta freqüència, en els sistemes discrets, retorna a banda base.

Pel funcionament inherent del detector síncron, el senyal d'entrada es multiplica per la referència. En el cas tractat, el senyal de 50Hz es multiplica per un senyal de 1Hz, donant com a resultat rèpliques a 49Hz i 51Hz. Si la freqüència de mostreig és de 4Hz, els 49Hz i 51Hz retornen a banda base a 1Hz i 3Hz. Per tant, cal posar el zero als 1Hz, que correspon a una freqüència normalitzada de $\pi/2$.

Cal remarcar que el fet de tenir un zero a 1Hz és força interessant per eliminar l'offset que porti el senyal d'entrada. L'offset, es pot entendre com una component en contínua del senyal, que en ser multiplicada pel senyal de referència de 1Hz, va a parar a 1Hz. L'offset d'entrada no es vol a la sortida, ja que es manifesta a la sortida com un senyal que oscil·la a la freqüència de referència. El filtre passa-baixos, pot no ser capaç d'atenuar suficientment la component a 1Hz, ja que la freqüència de tall s'hi troba només a una dècada. Aquest senyal és la component més important que es vol rebutjar i es troba a prop de la banda passant del filtre passa-baixos. Tanmateix, amb la interposició del filtre notch de 1Hz s'espera no trobar les oscil·lacions a la sortida causades per l'offset.

Per un filtre rebuig de banda de segon ordre, l'equació general és la presentada en l'expressió 3.3, on ω és la freqüència normalitzada d'on es vol ubicar zero. La figura 3.5 mostra la funció de transferència de l'etapa rebuig de banda pel cas que ens ocupa.

$$H_{notch}(z) = 1 - 2\cos(\omega)z^{-1} + z^{-2} = 1 + z^{-2} \quad (3.3)$$

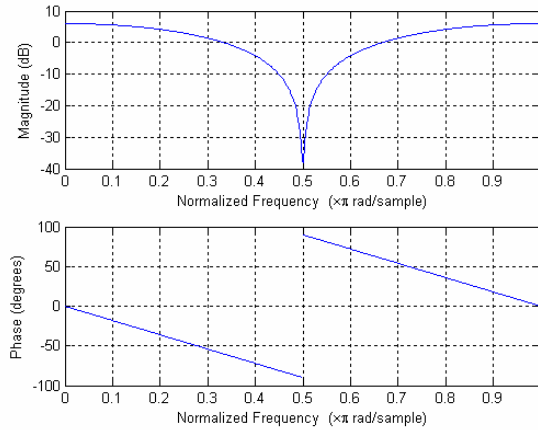


Figura 3.5: Funció de transferència del filtre notch

Per tant, la funció de transferència global de l'etapa de filtrat digital es pot trobar fent el producte de les funcions de transferència de cada etapa. L'equació 3.4 la mostra i l'equació 3.5 presenta l'equació de diferències que li correspon. La figura 3.5 mostra la funció de transferència global del filtre.

$$H(z) = H_{LPF}(z)H_{notch}(z) = 0.0055 \frac{1 + 2z^{-1} + 2z^{-2} + 2z^{-3} + z^{-4}}{1 - 1.7786z^{-1} + 0.8z^{-2}} \quad (3.4)$$

$$y[n] = 0.0055(x[n] + 2x[n-1] + 2x[n-2] + 2x[n-3] + x[n-4]) + 1.7786y[n-1] - 0.8y[n-2] \quad (3.5)$$

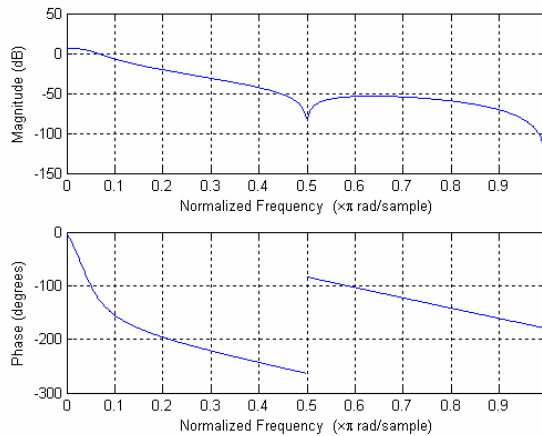


Figura 3.6: Funció de transferència del filtre global.

Finalment, s'ha simulat la resposta del filtre global per una entrada impulsiva i per una entrada esglaó. Aquestes es presenten respectivament a les figures 3.7 i 3.8. Analitzant la resposta a l'esglaó es pot comprovar com el valor màxim és 2.086 i el valor estacionari que s'assoleix és 2. Per tant, tal com es mostra a l'equació 3.6, l'error relatiu introduït pel sobrepic no supera el 5% del senyal.

$$\varepsilon(\%) = \frac{\text{valor sobrepic} - \text{valorestacionari}}{\text{valorestacionari}} * 100 = \frac{2.086 - 2}{2} * 100 = 4.3\% \quad (3.6)$$

Analitzant la mateixa gràfica es veu com el temps de resposta des del començament de l'esglaió fins que la sortida assoleix el seu valor estacionari és d'uns 12 segons. Aquest resultat encaixa amb el disseny del filtre, ja que la freqüència de tall implementada és de 0.1Hz, que implica que la resposta no pot ser més ràpida que 10 segons.

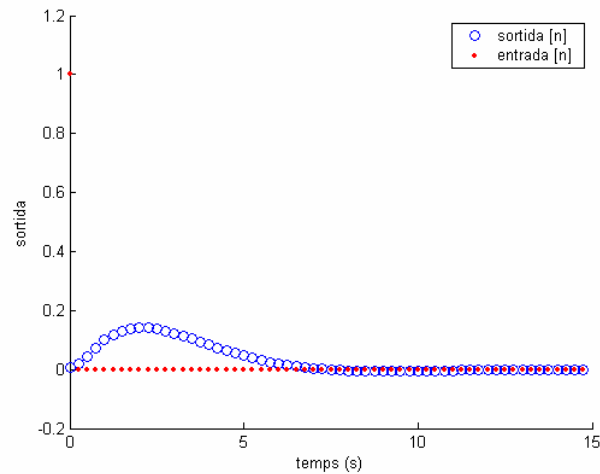


Figura 3.7: Resposta impulsiva del filtre digital dissenyat.

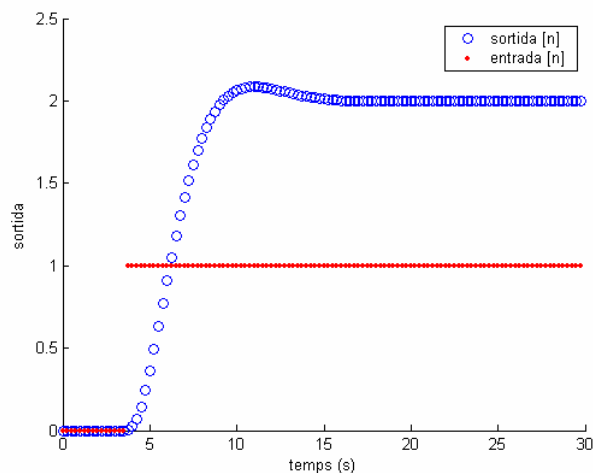


Figura 3.8: Resposta del filtre digital dissenyat a una entrada esglaió.

Per tal de desxifrar l'origen del sobrepic, s'ha simulat la resposta a un esglaió a les dues etapes de filtrat. La figura 3.9a i 3.9b mostren la resposta pel filtre passa-baixos i pel filtre notch respectivament quan l'entrada és un esglaió.

El sobrepic present a la sortida prové de l'etapa de filtrat passa-baixos, tal com es mostra a la figura 3.9. L'expressió 3.7 dona el sobrepic pel filtre passa-baixos, i es comprova com és el mateix valor que pel filtre global (expressió 3.6). Per tant, el causant del sobrepic és el filtre passa-baixos.

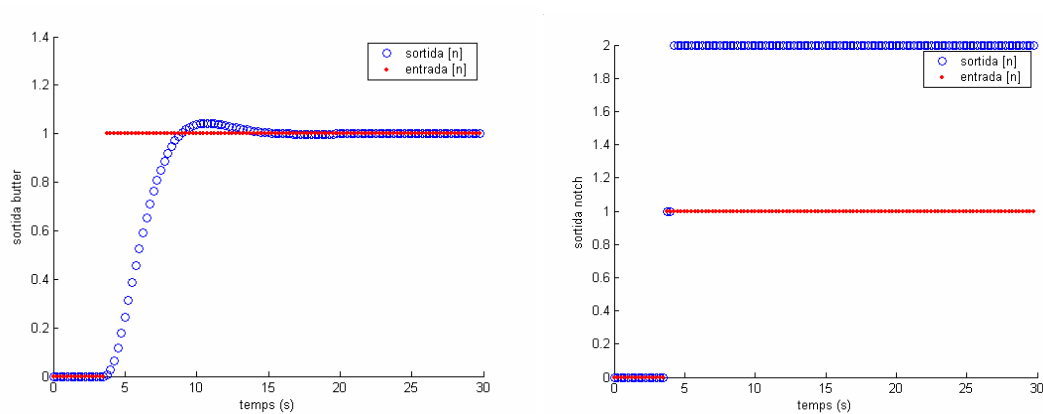


Figura 3.9: a) Sortida del filtre passa-baixos quan l'entrada és un esglaó. b) Ídem pel filtre notch.

$$\varepsilon(\%) = \frac{\text{valorsobrepic} - \text{valorestacionari}}{\text{valorestacionari}} * 100 = \frac{1.043 - 1}{1} * 100 = 4.3\% \quad (3.7)$$

3.4.- Filtre antialiasing

Ja s'ha exposat la necessitat d'afegir un filtre antialiasing entre el senyal d'interès i el convertidor analògic digital (ADC). La freqüència de mostreig escollida és 4Hz, per tant, la freqüència de tall límit del filtre passa-baixos antialiasing per retallar les rèpliques que tornen a banda base és de 2Hz. Aquesta és la freqüència de tall escollida.

Cal recordar que el filtre antialiasing serveix per eliminar les components d'alta freqüència que retornen a banda base en fer el mostreig. Aquestes components no es poden eliminar posteriorment amb la rutina digital ja que queden indistingibles al senyal d'interès. El senyal d'entrada quedarà més net perquè també s'eliminen components de soroll d'alta freqüència que porta el senyal, però això no implica una millora del sistema lock-in, perquè aquestes freqüències també seran filtrades posteriorment de forma digital.

Per tal de dissenyar el filtre antialiasing ens hem valgut del programa FilterPro, de descàrrega gratuïta a la pàgina de Texas Instruments. Aquest programa permet el disseny de filtres analògics d'una forma clara i fàcil per l'usuari.

Així doncs, s'ha escollit un filtre Butterworth d'ordre 4 (80dB d'atenuació per dècada) i freqüència de tall 2Hz i guany unitat a la banda passant. S'ha escollit un filtre de Butterworth perquè aquesta alternativa és la que té la banda passant més plana, una transició gradual a la banda eliminada i la seva resposta a un pols presenta un sobrepic moderat. El filtre d'ordre 4 s'ha dissenyat a partir de dues cel·les individuals de Sallen-Key d'ordre 2 disposades en sèrie.

El disseny amb el programa FilterPro dona l'esquemàtic i components presentats a la figura 3.10.

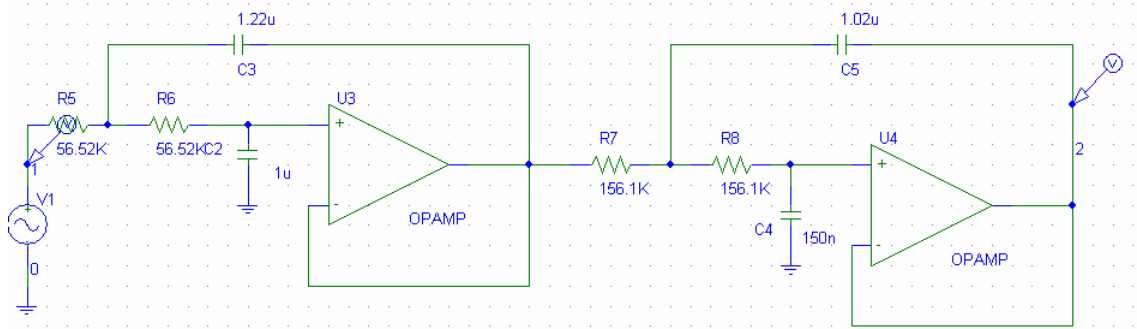


Figura 3.10: Disseny del filtre anti-aliasing amb el valor ideal dels components.

Tanmateix, el valor exacte de les capacitats no és fàcil de trobar. Però això no representa un problema crític amb el programa FilterPro. Aquest permet recalculer el valor de les resistències en funció del valor real dels condensadors, per tal de mantenir al màxim la funció de transferència desitjada. Hi ha un nombre molt més gran i precís de resistències, per això el problema de la no exactitud del valor no hauria de ser tan crític per les resistències com pels condensadors.

Així doncs, s'han buscat els condensadors més propers al valor ideal, però s'ha tornat a calcular el valor de les resistències amb el valor real dels condensadors usats. La taula 3.1 mostra els valors ideals i els reals utilitzats finalment. La figura 3.11 presenta l'esquemàtic amb el valor real usat per resistències i condensadors.

	Valors Ideals	Valors Reals	R recalculada	Valors usats
C2	1µF	0.933nF		0.933nF
C3	1.22 µF	1.242 µF		1.242 µF
C4	150nF	144nF		144nF
C5	1.02 µF	1.09 µF		1.09 µF
R5	56.52KΩ		78.1KΩ	74.2KΩ
R6	56.52KΩ		43.0KΩ	41.3KΩ
R7	156.1KΩ		213.5KΩ	216KΩ
R8	156.1KΩ		111.7KΩ	108.7KΩ

Taula 3.1: Càlcul dels valors dels components pel filtre anti-aliasing

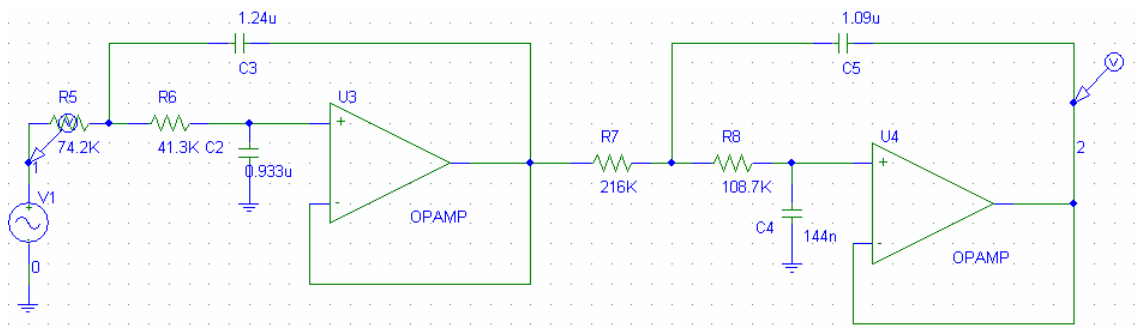


Figura 3.11: Filtre anti-aliasing amb el valor real dels components.

Amb el programa PSPICE s'ha simulat la funció de transferència dels dos filtres, amb tots els components ideals (figura 3.12) i amb els valors reals emprats (figura 3.13). Es comprova com l'efecte de no usar el valor ideal dels condensadors es veu compensat pel canvi de valor de les resistències. La simulació del filtre real encaixa amb el comportament desitjat.

L'etapa anti-aliasing s'ha muntat satisfactòriament amb els components especificats anteriorment.

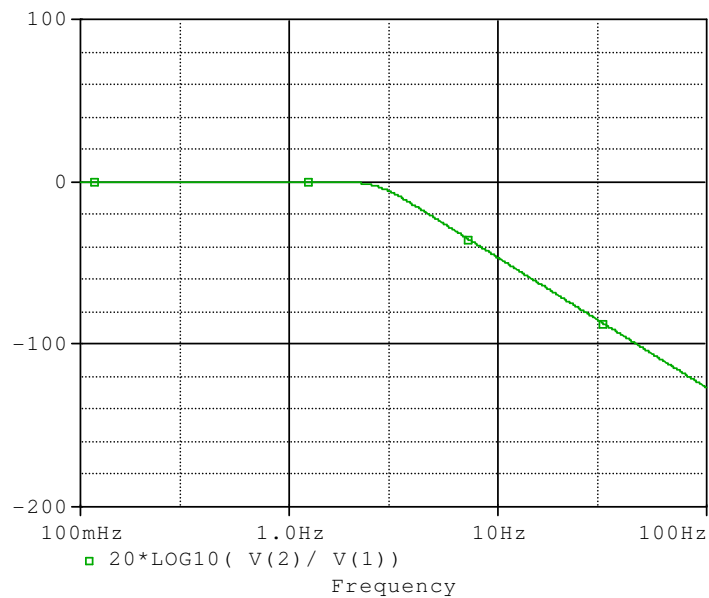


Figura 3.12: Funció de transferència del filtre anti-aliasing amb els valors ideals de tots els components

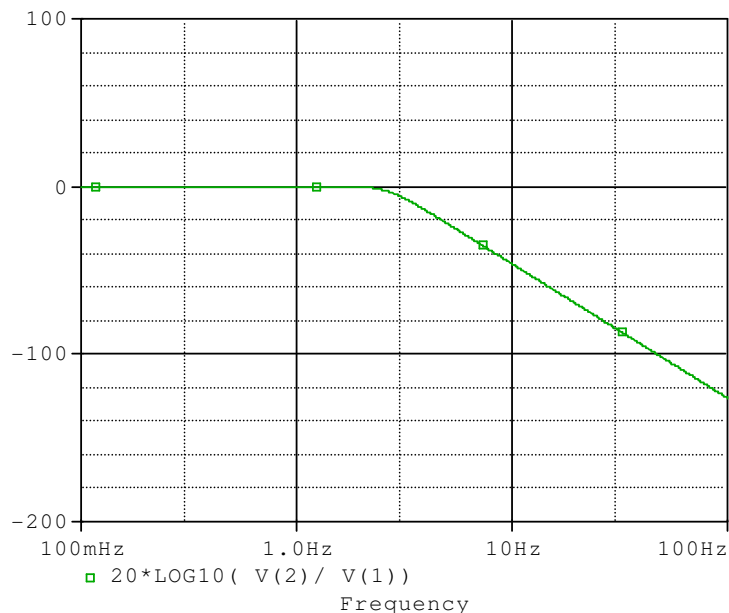


Figura 3.13: Funció de transferència del filtre anti-aliasing amb els valors reals de tots els components

3.5.- Programació del microcontrolador

El diagrama de blocs del codi programat s'ha presentat a nivell introductori al capítol anterior. En aquest apartat es mostra la programació de forma més detallada. La figura 3.14 presenta el diagrama de blocs general, especificant les funcions que es detallaran posteriorment.

A nivell general, el funcionament és l'explicat anteriorment: s'espera el nombre de cicles necessaris per sincronitzar la referència amb la modulació, es realitza la rutina d'adquisició de dada i filtrat, i es torna a esperar que la interrupció que compta els polsos provinents del chopper salti de nou per tornar a sincronitzar els senyals i reiniciar la rutina d'adquisició i filtrat.

Paral·lelament, un timer genera una interrupció per treure per la pantalla LCD la sortida normalitzada a 9999.

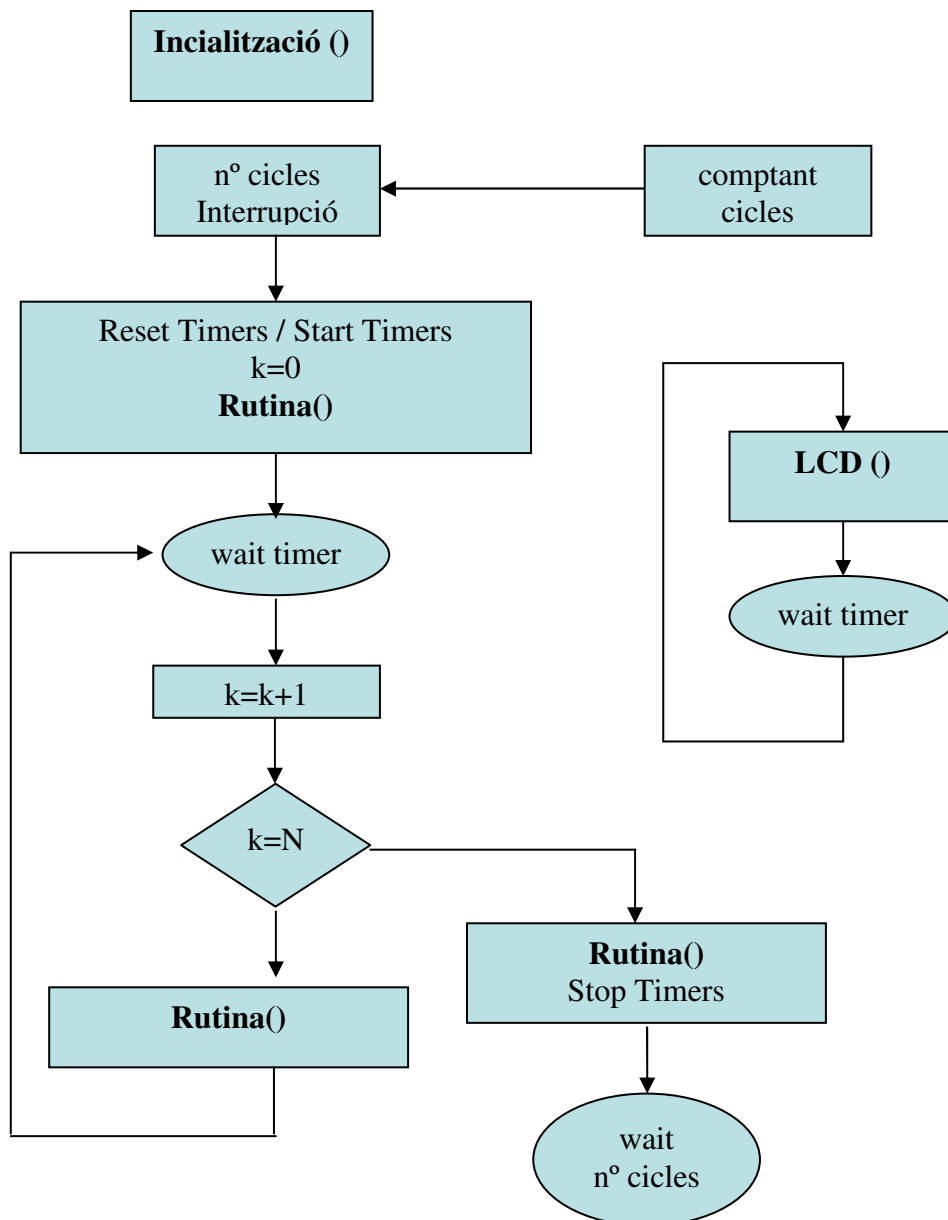


Figura 3.14: Diagrama de blocs del codi

A continuació es presenta el diagrama de blocs de cadascuna de les funcions esmentades anteriorment, una breu descripció i un comentari del codi en C.

a) Inicialització ()

Aquest és el començament del codi, on es defineixen les variables necessàries per fer les rutines, els coeficients del filtrat digital, les constants de normalització, es declaren les funcions, es configura el sistema, s'inicia la comunicació amb el LCD i s'habiliten les interrupcions. La Figura 3.15 mostra el diagrama de blocs de la inicialització.

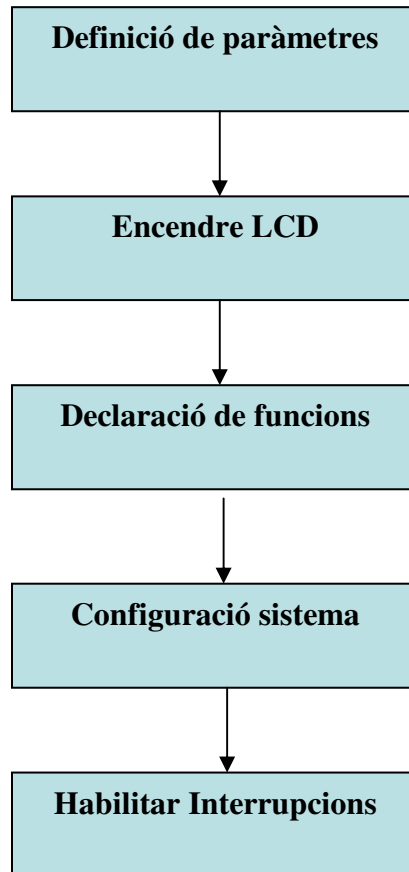


Figura 3.15: Diagrama de blocs corresponent a la inicialització del sistema.

Es comença declarant les llibreries que es faran servir al llarg del programa, els segments del LCD i les variables generals per la rutina. Es defineixen els vectors on s'emmagatzemaran les dades adquirides (tipus long, enters de 128 bits) i les variables tipus coma flotant per fer la rutina de filtrat. També es defineixen les constants de normalització per adequar la sortida al nivell de tensió del DAC i del LCD i els coeficients del filtre digital i de l'ona que actuarà de referència per fer el producte. Seguidament es declaren les funcions en les que s'estructura el codi.

Un cop les funcions i variables estan definides, comença l'execució pròpiament dita. I el primer pas és la configuració del sistema. S'atura el Watchdog Timer i es testeja el LCD fent encendre tots els seus segments. Posteriorment es configura el convertidor analògic digital sigma-delta de manera que la quarta mostra causi interrupció i que el rang d'entrada sigui $\pm 18.75\text{mV}$.

Els ports es configuren de manera que el P1.4 actuï de convertidor digital analògic, els ports P6.2 i P6.3 capturin la dada d'entrada (convertidor analògic digital) i els altres siguin ports d'entrada i sortida.

Finalment es configuren els Timers i s'habiliten les interrupcions.

b) Rutina ()

Un cop habilitades les interrupcions, només cal esperar que el nombre de cicles (que generen els optoacobladors i que van a parar al port d'entrada) marqui un cicle de la modulació i salti la interrupció corresponent. El diagrama de blocs es presenta a la figura 3.16.

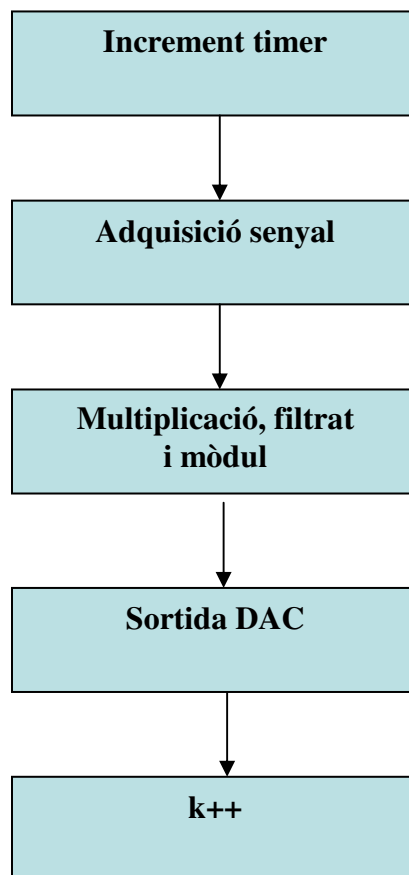


Figura 3.16: Diagrama de blocs corresponent a la part anomenada rutina

Sinicia el timer per començar a comptar quan tornarà a tocar una nova adquisició, i s'adquireix la dada actual pel convertidor sigma delta. Posteriorment es fa la multiplicació de la dada adquirida per la referència, pels dos canals del lock-in (en fase i en quadratura). Es fa el filtrat dels dos canals i posteriorment se'n calcula el mòdul. Finalment es normalitza la sortida per tal que aquesta estigui en el rang (0,3V), es treu pel convertidor digital analògic i s'incrementa una vegada el comptador que controla el nombre de mostra dins d'un cicle.

En el codi es defineix una constant que és l'encarregada de normalitzar la sortida al rang desitjat. Òbviament, aquesta ha de tenir present el rang del senyal d'entrada, el rang de sortida, l'adquisició de les dades i el tractament numèric que realitza el microcontrolador. S'ha escollit un valor per aquesta constant de MAX1=2000.

La rutina de filtrat s'analitza més detalladament en l'apartat de processat digital.

c) LCD ()

La dada pel cristall LCD es refresca només cada 2 segons (a diferència que pel port del DAC, que es refresca a cada entrada de dada)

Simplement s'envia la dada normalitzada a 9999 al cristall LCD. Així, aquesta és accessible visualment sense multímetre. Tan sols es tracta d'una referència visual, per saber si l'amplificador lock-in està funcionant correctament o no, tenir una idea a l'engròs de la sortida. Òbviament, les mesures més precises (i les mesures automatitzades) s'han de fer des del multímetre.

De la mateixa manera que per la sortida del convertidor analògic digital, es defineix una constant de normalització per tal que la sortida estigui al rang 9999. En aquest cas la constant pren un valor de MAX2=750.

3.6.- Processat digital

Un cop decidit el microcontrolador i el filtre digital a implemtar, cal decidir quin format de nombres es farà servir. Per una banda es pot fer la rutina de filtrat amb el format de nombre enter (*int*), que s'espera que sigui l'alternativa que consumeixi menys temps en executar-se. Tanmateix, treballar amb nombres enters implica arrodoniments i aproximacions cada vegada que es fa una divisió, cosa que pot desviar el comportament ideal del filtre i conduir, fins i tot, a la divergència d'aquest.

D'altra banda es pot treballar amb el format de nombre de coma flotant (*float*), aquesta alternativa consumeix més temps però assegura la convergència del filtre, ja que la precisió amb la que es treballa és superior.

Amb el propòsit de decidir el format de treball, s'ha realitzat una rutina i s'ha mesurat el temps necessari per executar-la amb els dos formats de treball considerats. La rutina executada ha estat una mena de filtrat:

```
for (i=1; i<21; i++)  
    matA[i]=matB[i]*matA[i-1]+matB[i-1];
```

Pel cas del format enter, la rutina necessita 2.04ms, que implica un temps per cada operació de 0.102ms. Per l'alternativa de coma flotant de 32 bits, es consumeixen 8.40ms, que implica un temps d'execució per cada operació de 0.42ms. Efectivament, la rutina amb els nombres enters és més ràpida.

Tanmateix, la freqüència de mostreig és de 4Hz, cosa que significa que es disposa de 250ms per l'execució de la rutina. Aquest temps és suficient per realitzar el filtrat amb el format de coma flotant. Per tant, s'escull aquesta alternativa, ja que no presenta els possibles problemes d'arrodoniment.

La rutina de filtrat inclou l'adquisició del nou valor, la multiplicació pel senyal de referència en fase i en quadratura, el filtrat pròpiament dit per cada senyal i el càlcul del mòdul. La figura 3.17 mostra el diagrama de blocs del processat de senyal.

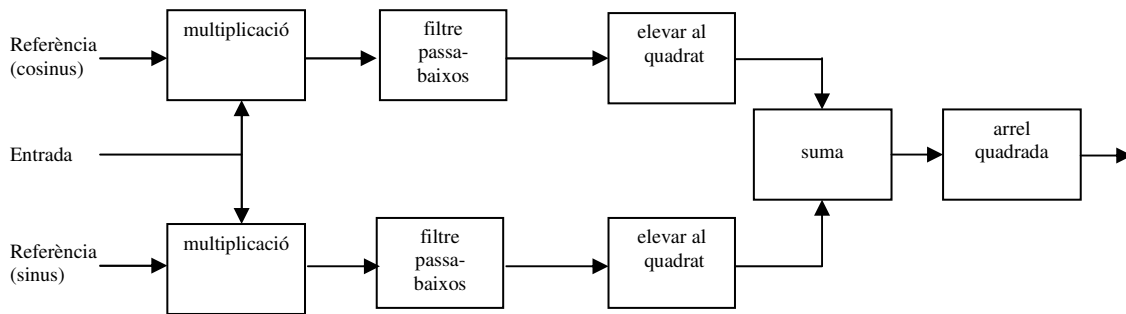


Figura 3.17: Processat de senyal que es duu a terme a cada iteració.

Disparant una sortida en un port just abans de l'adquisició i just després de treure la dada pel convertidor DAC es pot mesurar el temps que es consumeix. Es necessiten 11.25ms per adquirir la dada, fer la rutina de filtrat i el càlcul del mòdul i treure la dada pel DAC. Hi ha temps suficient, ja que les mostres entren a intervals de 250ms.

Cal notar que per fer el filtrat es necessiten les mostres i sortides anteriors, per tant, cal guardar en un array aquestes dades. Per fer-ho s'ha dissenyat un array de set posicions que es va omplint cíclicament i que permet tenir sempre localitzades les mostres anteriors. Tot seguit es presenta la rutina de filtrat pel senyal que està en quadratura.

```
dada_sinus_filtrada [k] = b[0]*dada_sinus[k] +
b[1]*dada_sinus[(k+6)%7] + b[2]*dada_sinus[(k+5)%7] +
b[3]*dada_sinus[(k+4)%7] + b[4]*dada_sinus[(k+3)%7] -
a[1]*dada_sinus_filtrada[(k+6)%7] - a[2]*dada_sinus_filtrada[(k+5)%7];
```

Per entendre amb més profunditat l'etapa de processat, que és la crítica ja que al cap i a la fi és l'encarregada de recuperar el senyal, s'ha estudiat l'evolució de l'espectre al llarg de l'etapa. Per tots els espectres que es presenten a continuació, la finestra emprada ha estat una finestra de Hanning, de mida igual al nombre de mostres del senyal a analitzar. Per tal de fer les figures més comprensibles es transforma l'eix d'abscisses de mostres a freqüències.

A la figura 3.18a es presenta l'espectre d'un senyal de freqüència 1Hz, mostrejat a 4Hz. Per la simulació s'hi ha afegit un offset de manera que el senyal sigui sempre positiu (com passarà a l'aplicació perquè la tensió de les termopiles variarà polsadament, però sempre amb tensió positiva). Tal com s'espera, es veu el pols a 1Hz i a 3Hz (a 1Hz de la freqüència de mostreig) i la component de contínua.

La figura 3.18b és l'espectre del senyal anterior pel de referència (també a 1Hz). Tal com s'ha explicat de forma teòrica anteriorment, l'espectre es trasllada a la resta i a la suma de freqüències (0Hz, 1Hz, 2Hz, 3Hz...).

La figura 3.19 mostra l'espectre del senyal producte filtrat pel filtre digital implementat. Efectivament, per tractar-se d'un filtre passa-baixos, la component en contínua a l'espectre de major rellevància és la de contínua.

Cal remarcar que la presència del zero a 1Hz del filtre passa-baixos ajuda a filtrar l'offset d'entrada, que es manifesta com una oscil·lació de 1Hz un cop el senyal d'entrada és multiplicat per la referència.

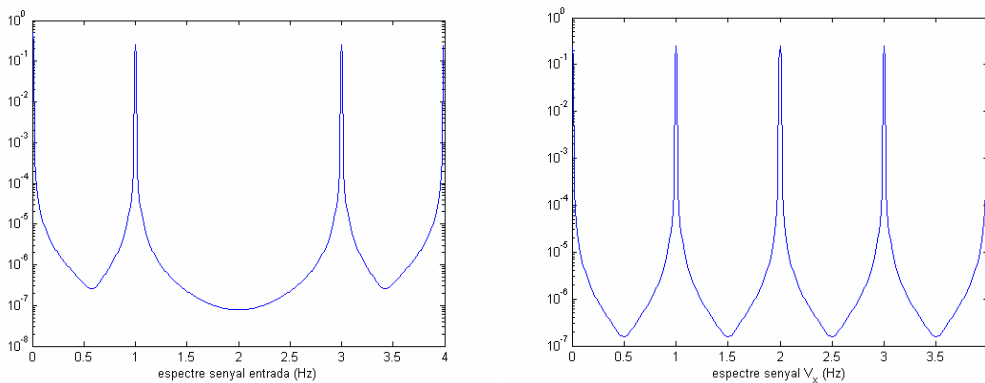


Figura 3.18: a) Espectre d'un senyal sinusoidal de 1Hz mostrejat a 4Hz. b) Espectre del senyal anterior per la referència de 1Hz.

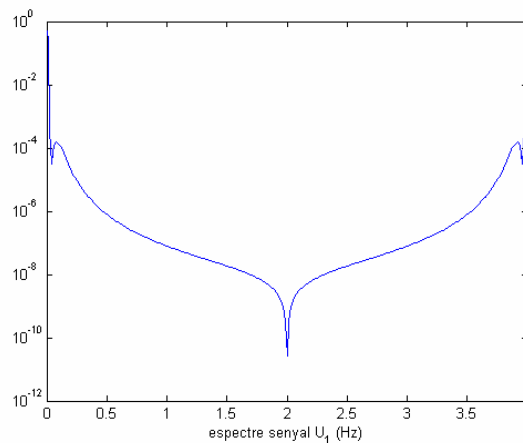


Figura 3.19: Espectre del senyal després del filtrat digital.

S'ha comprovat com després del filtrat només hi ha component en contínua a la sortida. El següent pas és elevar al quadrat les components en fase i quadratura i sumar-les. Si considerem que arribat a aquest punt només hi ha senyal en contínua, elevar al quadrat no aporta rèpliques a l'espectre. El mateix passa quan es fa el càlcul de l'arrel quadrada, que és el darrer pas abans de la sortida.

Així s'ha comprovat com efectivament a la sortida, només hi ha component de contínua si la sincronia entre el senyal de referència i el d'interès és bona.

4.- Test del dispositiu

4.1.- Sistema de mesura

Les mesures han estat automatitzades gràcies al programa LabView i via el port GPIB.

S'ha fet servir el programa LabView 7.0 Express. Aquest programa permet el control d'instrumentació i realitzar rutines de mesura de forma automatitzada. S'ha usat el port GPIB per tal d'establir les comunicacions entre l'ordinador i la instrumentació del laboratori.

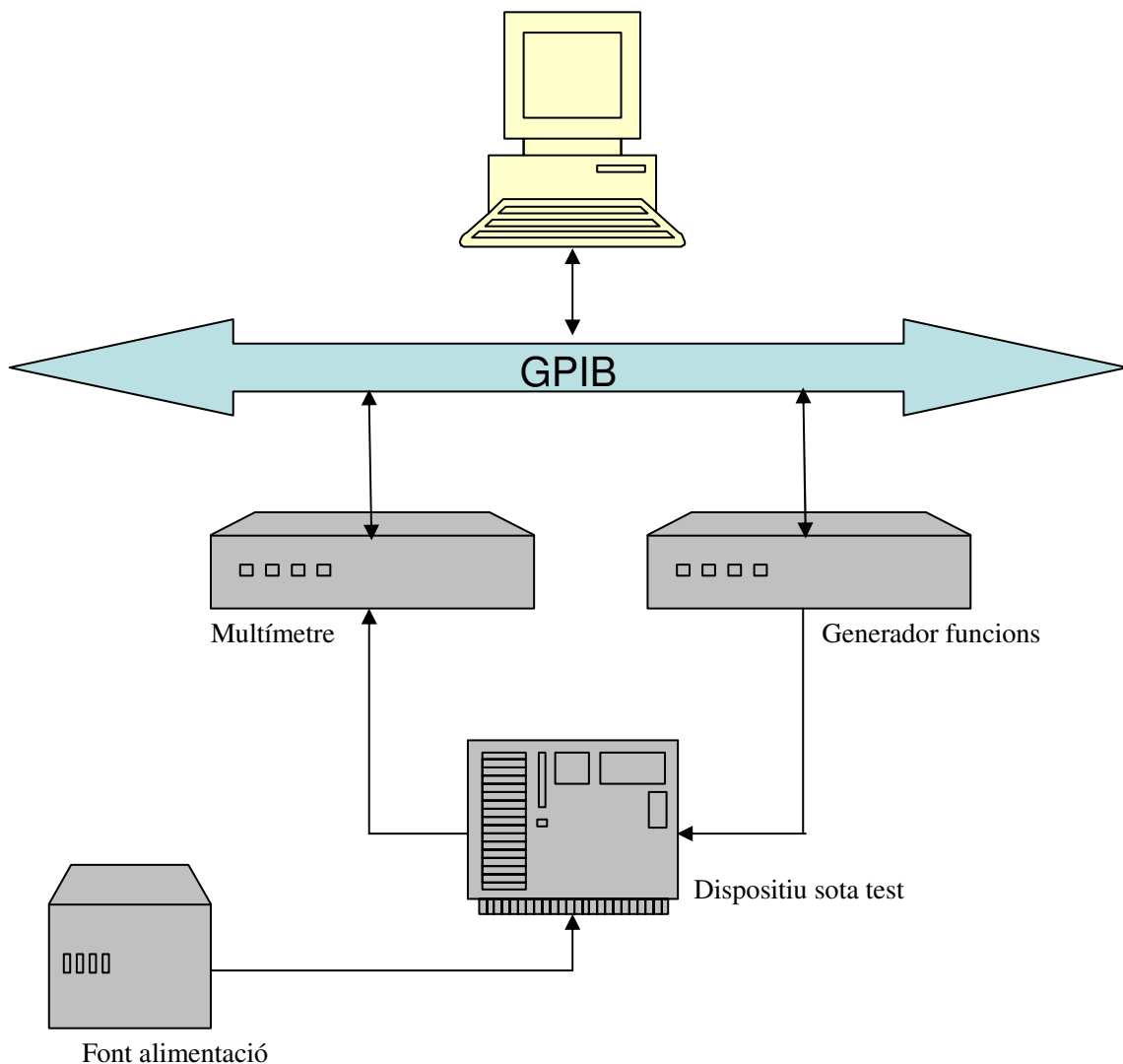


Figura 4.1: Diagrama de blocs del sistema de mesura.

S'han programat diferents codis en LabView per tal de generar de forma automàtica les rutines necessàries per fer les mesures. N'hi ha dos de bàsics, que permeten la modificació de paràmetres per adequar-se a les necessitats. Una primera rutina fa un

escombrat en freqüència i llegeix la sortida al multímetre, fixada l'amplitud del senyal d'entrada. La segona manté fixa la freqüència i varia l'amplitud de l'entrada.

La figura 4.1 mostra el diagrama de blocs del sistema de mesura amb el dispositiu sota test no especificat. En el nostre cas, el dispositiu sota test és l'amplificador lock-in dissenyat o un de comercial. La figura 4.2 mostra el muntatge real al laboratori.

Amb l'objectiu d'adequar al màxim les condicions de mesura a les condicions reals, cal introduir un senyal de l'ordre dels milivolts a l'amplificador lock-in. Tanmateix, el generador de funcions HP33120A no permet treure una tensió inferior a 100mV. Amb l'objectiu reduir el senyal, s'ha afegit un divisor de tensió fet amb dues resistències de 0.985K i 30.1K. D'aquesta manera, el senyal introduït a l'amplificador lock-in és 0.0317 vegades el del generador.

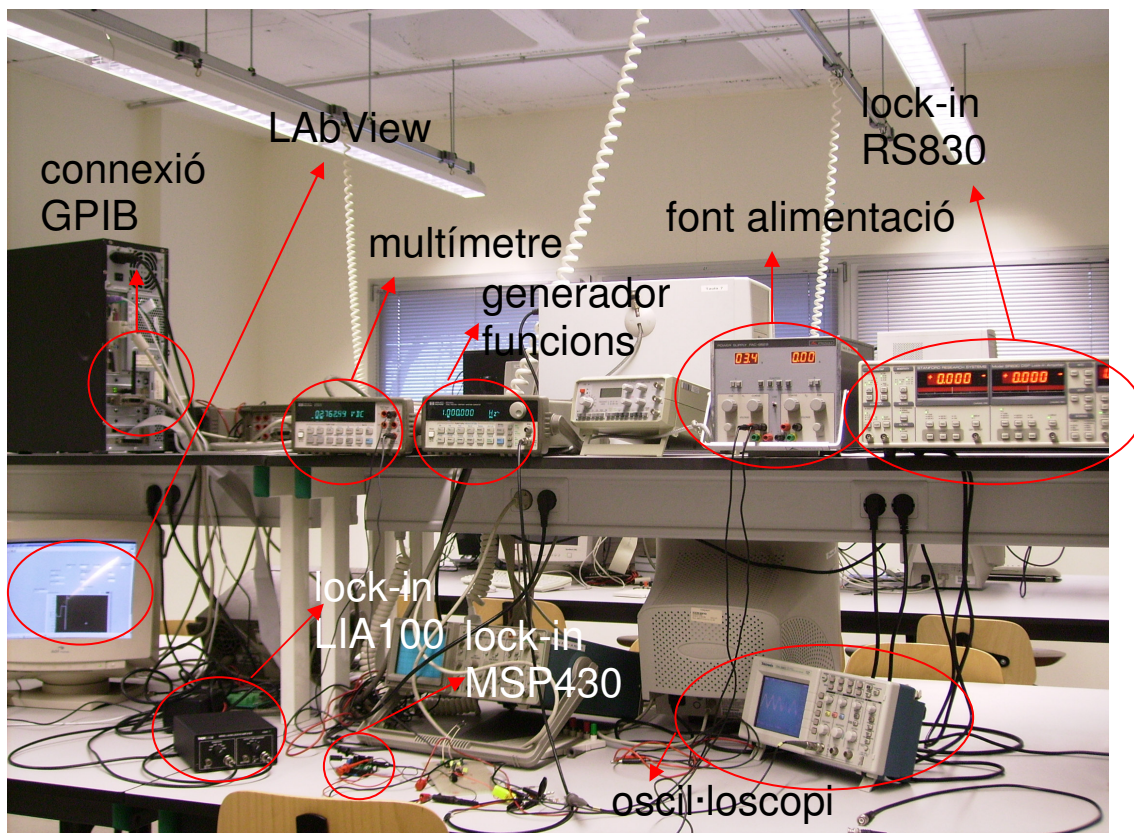


Figura 4.2: Muntatge al laboratori per les mesures experimentals.

4.2.- Mesura de l'amplada de banda

Una mesura important per la caracterització del lock-in és la de l'amplada de banda. Tal com s'ha explicat anteriorment, s'espera que la banda passant del lock-in estigui centrada a la freqüència de referència i tingui una amplada igual al doble de la banda passant del filtre passa-baixos implementat. Per tant, s'espera que l'amplificador lock-in actuï com un filtre passa-banda centrat a 1Hz, amb banda passant de 0.9Hz a 1.1Hz.

El senyal de sortida del generador de funcions és un senyal sinusoidal, d'amplitud pic a pic de 200mV i offset de 300mV. Per tant, el senyal després de les resistències és 6.3mV pic a pic i 9.5mV d'offset. Cal notar que aquest senyal és força sorollós. De fet aquest soroll ja és present al senyal de sortida del generador de funcions, però en reduir el senyal amb el divisor de tensió, aquest es fa més evident. A més a més, el propi divisor de tensió introdueix cert soroll. El senyal després del divisor de tensió es mostra a la figura 4.3, quan la freqüència és de 1Hz.

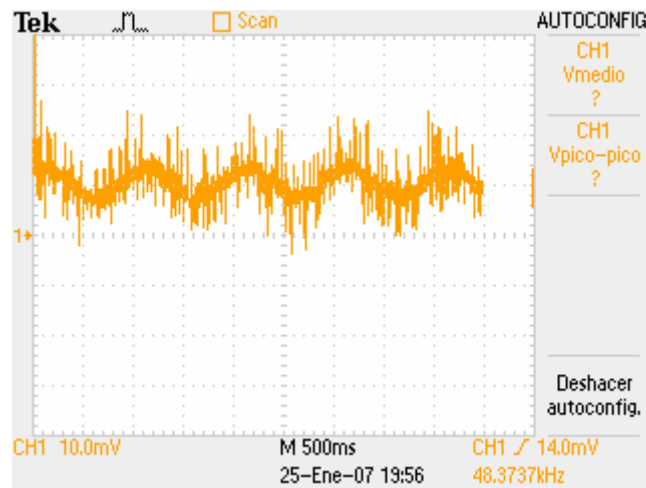


Figura 4.3: Senyal que s'aplica a l'amplificador lock-in per mesurar-ne la seva amplada de banda. Amplitud de 6.3mV pic a pic i offset de 9.5mV. Es fa un escombrat en freqüències.

Aquest senyal va al filtre anti-aliasing descrit anteriorment (freqüència de tall 2Hz, ordre 4 i guany unitat en contínua). Amb el divisor de tensió s'ha adequat la sortida del generador de funcions al rang d'entrada del lock-in. El senyal és portat al port del microcontrolador corresponent al convertidor analògic digital. Es realitza la rutina descrita al microcontrolador, i la sortida del convertidor digital analògic es captura amb un multímetre HP34401A.

Tant el microcontrolador com el filtre analògic (Sallen-Key) estan alimentats per una mateixa font d'alimentació a 3.4V.

Amb el programa LabView s'ha creat una rutina (adquisicioDC_controlAC.vi) que modifica la freqüència del senyal del generador de funcions i que adquireix la sortida que llegeix el multímetre. S'ha fet un escombrat en freqüència des de 0.5Hz fins a 1.5Hz, amb passos de 0.0125Hz. Entre mesura i mesura el programa espera 30 segons (tres vegades el temps de resposta del filtre digital passa-baixos) per assegurar que la sortida és estabilitzada. Per cada freqüència es mesuren 50 valors, per tal de tenir una estadística fiable i poder calcular la desviació estàndard de cada punt.

La figura 4.4 mostra l'amplada de banda mesurada segons la disposició anterior. Es mostra el valor central mesurat per cada freqüència i la barra d'error (dues vegades la desviació estàndard). Les barres d'error no s'aprecien bé, ja que aquestes són considerablement més petites que la magnitud del senyal.

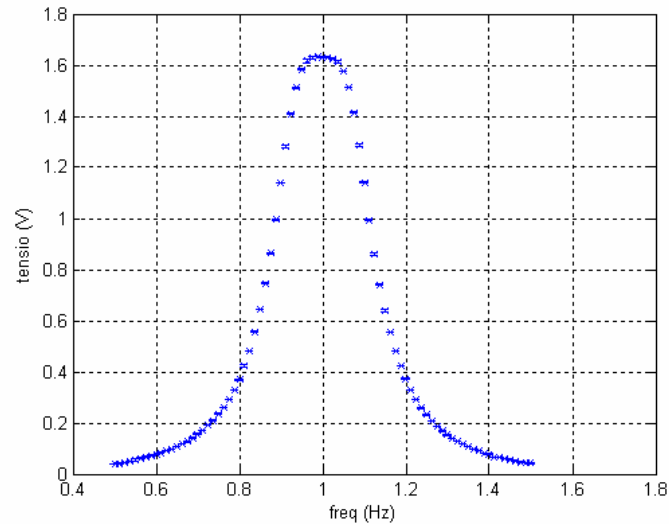


Figura 4.4: Mesura de l'amplada de banda de l'amplificador lock-in MSP430. Les barres d'error (el doble de la desviació estàndard) resulten ordres de magnitud inferiors a l'ordre del màxim.

En el gràfic de la funció de transferència en escala lineal, l'amplada de banda es mesura entre aquells punts que es troben a mitja alçada respecte el màxim. Analitzant la figura 4.4, es veu com per la banda de baixes freqüències, la mitja alçada correspon a 0.87Hz i per la banda d'altres freqüències aquest punt es troba a 1.13Hz. Aquest fet evidencia la simetria volguda de l'amplificador lock-in i implica una amplada de banda de 0.26Hz.

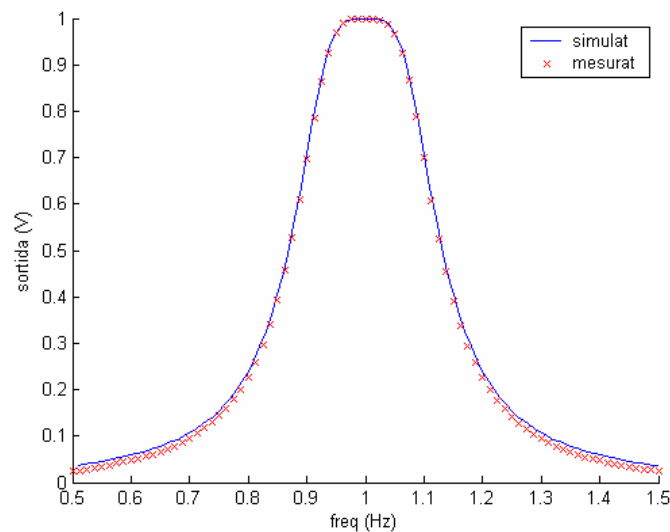


Figura 4.5: Simulació de l'amplada de banda del sistema complet del lock-in MSP430. Al damunt, els punts mesurats experimentalment.

L'amplada de banda esperada aproximada és de 0.2Hz, ja que el filtre digital implementat té una freqüència de tall de 0.1Hz. Tanmateix, s'ha realitzat una simulació del filtre complet per estimar amb més precisió l'amplada de banda. La figura 4.5 mostra els valors experimentals damunt de la gràfica teòrica calculada pel filtre digital complet. Les dues corbes estan normalitzades a la unitat. Es veu com la gràfica experimental encaixa perfectament amb la teòrica: totes dues tenen una amplada de banda de 260mHz.

4.3.- Mesura del temps de resposta, sobre pic i SNR

La relació senyal soroll a l'entrada es pot mesurar a partir de la figura 4.3. L'oscil·loscopi Tektronix TDS 2002 permet capturar la imatge, però també guarda en un fitxer el conjunt de punts. D'aquesta manera, es pot fer el tractament numèric que calgui.

L'ona presentada a la figura 4.3 ha estat ajustada sinusoidalment. La figura 4.6 mostra l'ona original i l'ajust realitzat. Un cop obtingut l'ajust, s'han restat els punts mesurats de l'ajust. D'aquesta manera, es té la distància a la qual es troba cada punt de la funció que millor ajusta la gràfica experimental. Es considera que aquestes desviacions són causades pel soroll. Calculant la desviació estàndard d'aquestes dades s'obindrà una estimació del soroll a l'entrada del lock-in.

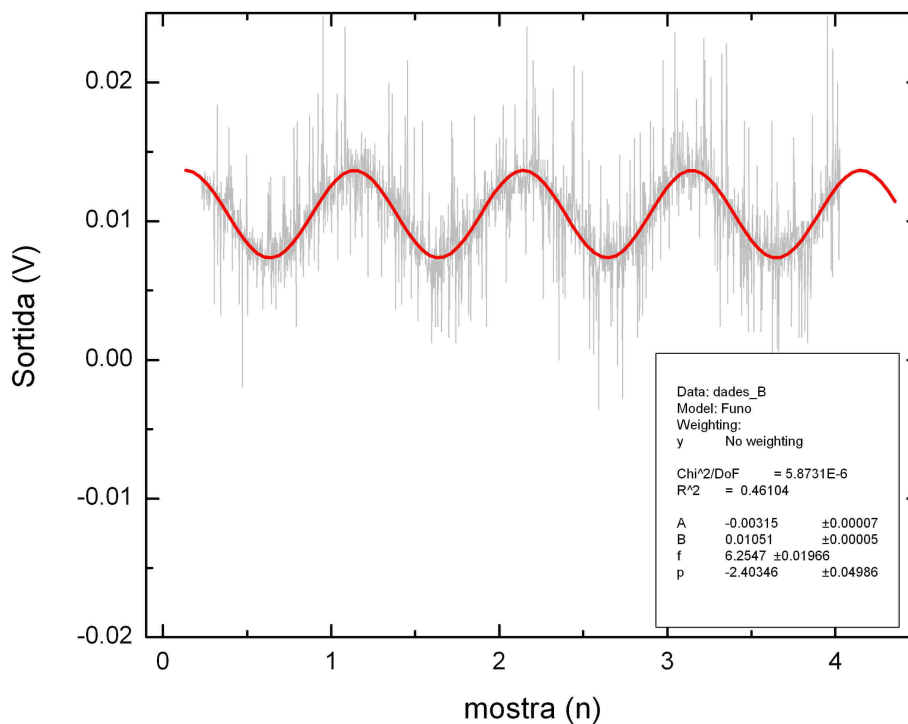


Figura 4.6: Ajust de l'ona d'entrada.

L'ajust realitzat es presenta a l'expressió 4.1:

$$y = -0.00315 * \sin(6.2547 * x - 2.40346) + 0.01051 \quad (4.1)$$

S'obté una desviació estàndard de 2.4mV, que s'associa al soroll de l'ona. L'amplitud pic a pic del senyal ajustat és de 6.3mV i l'offset de 10.5mV. Aquests valors encaixen amb els valors tensió teòrics quan a l'entrada del divisor de tensió hi ha 200mV pic a pic i 300mV d'offset (6.3mV i 9.5mV respectivament). Segons l'expressió 2.10, la relació senyal soroll a l'entrada es pot calcular com mostra l'expressió 4.2:

$$SNR_I = (1/2) * \frac{\overline{m^2(t)}}{\overline{n^2(t)}} = \frac{1}{2} \left(\frac{3.15}{2.4} \right)^2 = 0.8613 = -0.65dB \quad (4.2)$$

Cal tenir present que l'oscil·loscopi no és un instrument ideal per avaluar el nivell de soroll. L'oscil·loscopi no disposa d'una bona etapa d'acondicionament de senyal, per la qual cosa hi ha interferències causades per l'aliasing. Quan s'escull l'eix temporal a l'oscil·loscopi de fet s'està escollint la freqüència de mostreig.

Idealment caldria mesurar el soroll amb un analitzador d'espectres, per tenir idea de la forma del soroll. Mirant la figura 4.6 es veu com el soroll no és gaussià ja que hi ha força pics que s'allunyen del valor central. Una millor anàlisi del soroll permetria un disseny més acurat del sistema pensant en les característiques del soroll.

La relació senyal soroll a la sortida es pot avaluar fent una mesura de la sortida de l'amplificador lock-in i mesurant-ne el soroll. La figura 4.7 mostra la sortida en tensió quan l'entrada és la de la figura 4.6 (6.3mV pic a pic, 9.5mV d'offset i freqüència 1Hz). S'han adquirit 800 mostres, que corresponen a uns 7 minuts.

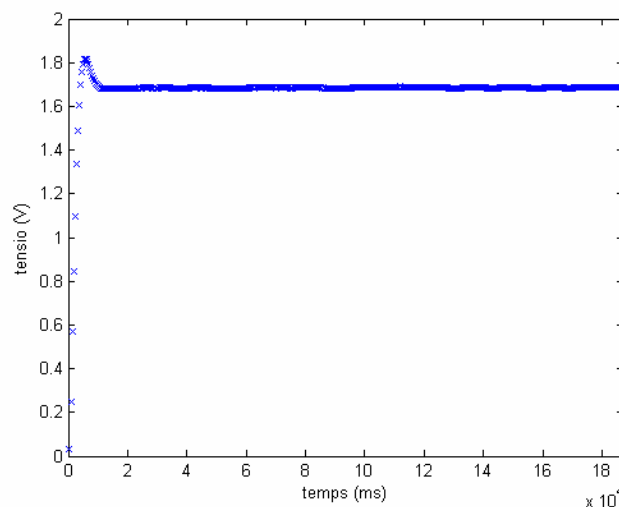


Figura 4.7: Mesura del voltatge de l'amplificador lock-in MSP430 quan l'entrada és un senyal de 6.3mVpic a pic, 9.5mV d'offset i 1Hz.

La figura 4.7 mostra la sortida temporal, i com efectivament hi ha un sobrepic i un temps per l'estabilització. Traient els punts del transitori i tenint present només quan el senyal està estabilitzat, es pot mesurar la desviació estàndard de la sortida. Aquesta és de 1.4mV. Analitzant el mateix tram de valors, es té que el valor mig de sortida és de 1.68V.

Anàlogament al tractament que s'ha fet per la relació senyal soroll de l'entrada, també es pot fer el mateix càlcul per la sortida, tal com mostra l'equació 4.3. En aquest cas l'equació que cal seguir és la 2.9.

$$SNR_o = \frac{\overline{m^2(t)}}{\overline{n_i^2(t)}} = \frac{1.68V}{1.4mV} = 1194 = 61.5dB \quad (4.3)$$

Així, amb l'amplificador lock-in dissenyat, hi ha un factor 62.2dB de millora de la relació senyal soroll.

Cal notar que la gràfica 4.7 no és la idònia per mesurar el sobrepic present, ja que el microcontrolador es troba en un estat inicial (els registres tenen un valor diferent de zero) quan comença la pujada, que afecta el valor del sobrepic. Cal fer la mateixa mesura però forçant un reset abans de la pujada. Per aquest motiu s'ha aplicat una ona sinusoïdal de 3.15mV d'amplitud pic a pic i de d'offset. En un moment s'ha tret i tornat a connectar l'alimentació del microcontrolador, per tal de forçar-lo a estar a l'estat inicial. La gràfica 4.8 en mostra la sortida temporal.

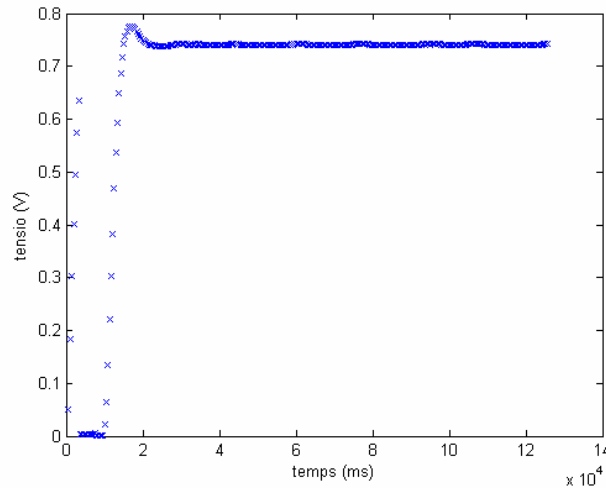


Figura 4.8: Sortida temporal del lock-in MSP430 després de forçar el microcontrolador a tornar a l'estat inicial.

A partir de la gràfica 4.8 es pot calcular el temps de resposta, que és de 13 segons. Pel càlcul del sobrepic, cal tenir present que el valor màxim és de 0.7755V i que la mitjana un cop la sortida és estable és de 0.7411V, que segons l'expressió 4.4 implica un sobrepic del 4.64%.

$$\varepsilon_{mesurat} (\%) = \frac{\text{valorsobrepic} - \text{valorestacionari}}{\text{valorestacionari}} * 100 = \frac{0.7755 - 0.7411}{0.7411} * 100 = 4.64\% \quad (4.4)$$

S'ha fet la simulació del filtre complet per tal de comprovar el correcte funcionament del filtre. La figura 4.9 mostra la sortida del filtre i la component en fase i en quadratura quan l'entrada és un senyal sinusoïdal. Es mostra per dues fases relatives entre la referència i l'entrada diferents.

La simulació presentada en la figura 4.9 evidencia que la sortida no depèn de la fase perquè el lock-in implementat és de dues fases (es pren la component en fase i la que està en quadratura). Tanmateix, es pot aprofitar la simulació del lock-in complet per veure com sí que canvien les components en fase i quadratura.

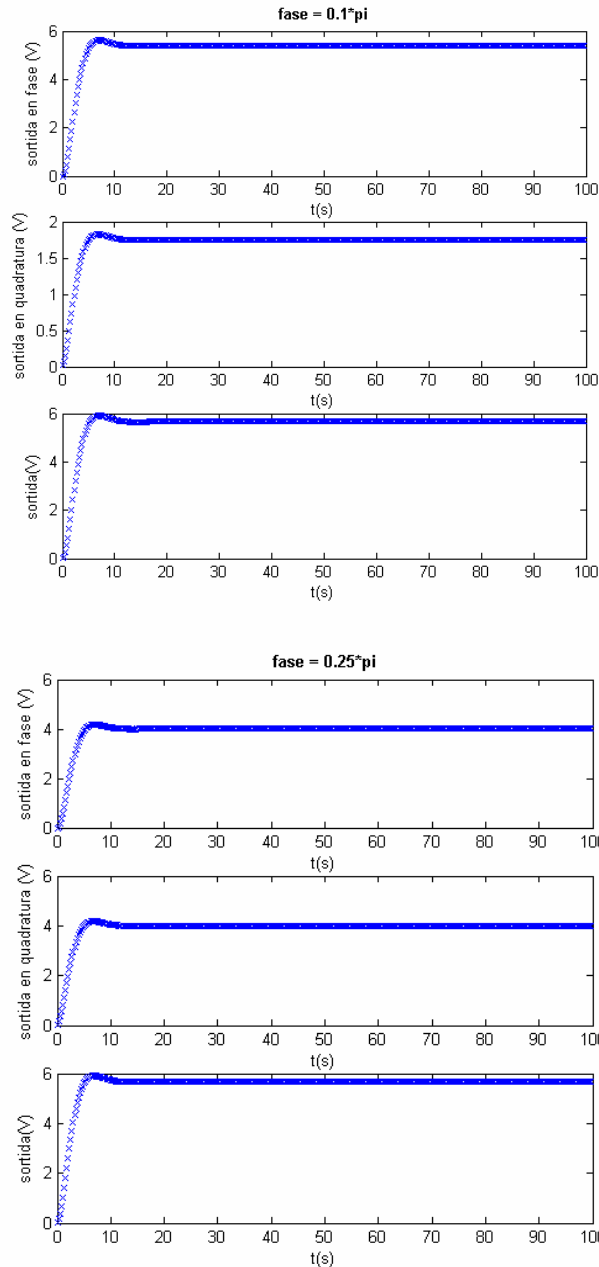


Figura 4.9: Simulació de la sortida i de les components en fase i quadratura per un senyal desfasat 0.1π i 0.25π respecte la referència.

Aquesta simulació (conjuntament amb l'estudi teòric anterior) evidencien la necessitat d'implementar un lock-in de dues fases si no es vol estar pendent d'ajustar la fase relativa entre l'entrada i la referència.

A partir d'aquesta simulació es pot calcular el sobrepic esperat (expressió 4.5) i comprovar com no discrepa del valor mesurat. També es pot estimar el temps de resposta a partir de la mateixa simulació. Aquest és de 12 segons, valor que tampoc discrepa del mesurat experimentalment.

$$\varepsilon_{simulat} (\%) = \frac{\text{valorsobrepic} - \text{valorestacionari}}{\text{valorestacionari}} * 100 = \frac{5.9145 - 5.6667}{5.6667} * 100 = 4.37\% \quad (4.5)$$

Pel que fa a la relació senyal soroll, és difícil avaluar-ne la millora des d'un punt de vista teòric ja que no es disposa d'informació del tipus de soroll a l'entrada. Típicament als sistemes de mesura hi ha soroll blanc, soroll 1/f i interferències d'altres dispositius.

S'espera que el soroll a la banda ($f_{tall}, f_{mostreig}$) sigui atenuat per la detecció síncrona. Tanmateix, la rutina digital té la mateixa funció de transferència per tots els intervals ($N * f_{mostreig}, (N+1) * f_{mostreig}$), així la fracció de soroll que aconsegueix passar per banda base, també passa a les rèpliques de l'espectre superiors. En aquest punt és important el filtre anti-aliasing, ja que aquest és l'encarregat d'atenuar aquestes components de més alta freqüència abans del filtrat digital. Així, la funció de transferència global de l'amplificador es basa en la rutina digital i en la del filtre antialiasing, que atenua analògicament les components que la rutina digital no pot atenuar.

S'ha simulat el funcionament complet del filtre digital, afegint soroll a l'entrada i veient com evoluciona a la sortida. La figura 4.10 mostra la simulació realitzada de la funció de transferència per la banda base, amb el senyal d'entrada i soroll superposat i la sortida corresponent. Aquesta funció de transferència es va repetint al llarg de l'eix de freqüències. Així, per exemple, les components de soroll a les bandes ($N * f_{mostreig} + 0.9\text{Hz}$, $(N+1) * f_{mostreig} + 1.1\text{Hz}$) i ($N * f_{mostreig} + 2.9\text{Hz}$, $(N+1) * f_{mostreig} + 3.1\text{Hz}$) aconsegueixen passar la rutina digital sense atenuació, però la única que interessa que no sigui atenuada és la que correspon a $N=0$. Tanmateix, la interposició del filtre analògic abans del filtrat digital fa atenuar les freqüències majors de 2Hz a raó de 24dB/octava. Per exemple, la component de 5Hz, que passaria el filtrat digital sense ser atenuada, a la sortida tindrà una caiguda de 32dB a causa del filtre antialiasing.

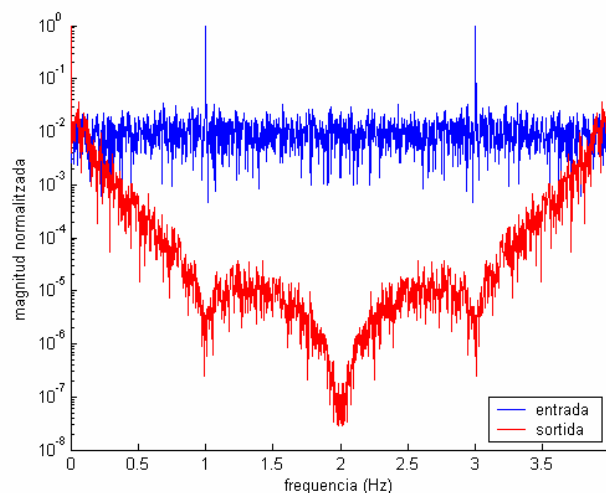


Figura 4.10: Espectre del senyal d'entrada amb soroll i la corresponent sortida pel filtre digital implementat.

4.4.- Mesura de la repetitivitat

Per tal d'avaluar la repetitivitat del sistema dissenyat, s'ha fet una mesura en les mateixes condicions diverses vegades i s'ha comprovat com canvia la resposta del sistema entre mesura i mesura.

S'ha aplicat una entrada sinusoidal al lock-in (a partir del divisor de tensió) de 9.51mV pic a pic i un offset de 6.34mV. S'ha esperat a estabilitzar el sistema i a tenir prou estadística per poder calcular la mitjana amb un bon conjunt de dades. Posteriorment s'ha modificat l'amplitud del senyal a 3.17mV i s'ha tornat a esperar l'estabilització del sistema. Aquest cicle s'ha repetit cinc vegades. La figura 4.11 mostra la sortida mesurada. La taula 4.1 mostra la mitjana de cada tram un cop s'ha tret el transitori.

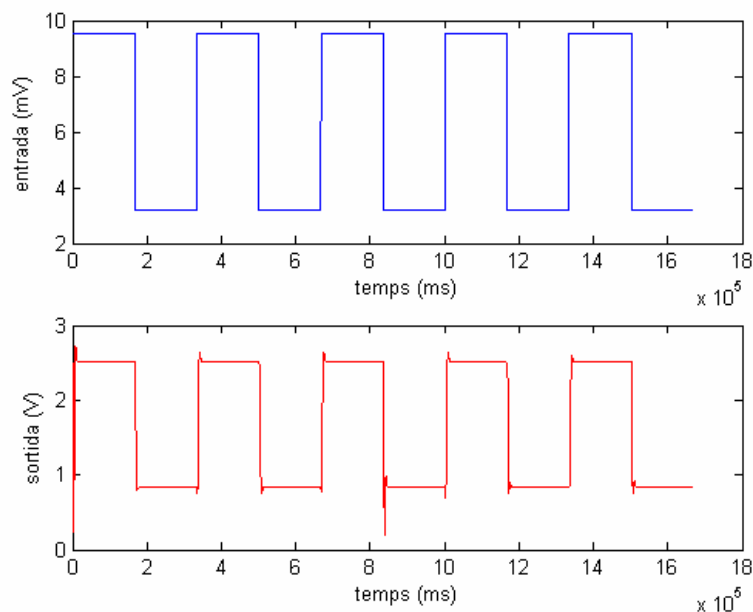


Figura 4.11: Sortida (baix) mesurada del lock-in MSP430 quan l'entrada (dalt) es va repetint cíclicament. Es mostra l'amplitud del senyal sinusoidal d'entrada, que porta associat un offset de 6.34mV, i una freqüència de 1Hz.

Tram	mitjana sortida (V)
1	2.5185
3	2.5166
5	2.5208
7	2.5183
9	2.5219
2	0.8384
4	0.8351
6	0.8364
8	0.8382
10	0.8388

Taula 4.1: Mitjana de la sortida del lock-in MSP430 quan l'entrada es va canviant cíclicament.

Analitzant la taula 4.1 es veu com la sortida canvia lleugerament de cycle a cycle. Per avaluar aquestes desviacions, s'ha calculat la desviació estàndard de la sortida per la sortida alta i la baixa. Aquestes són de 2.1mV i 1.6mV respectivament. Això significa que l'error causat per la repetitivitat és menor al 0.09% de la sortida, quan la sortida és alta i menor al 0.2% quan la sortida és baixa. El càlcul es mostra a l'equació 4.6.

$$\begin{aligned}\varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{2.1mV}{2.52V} * 100 = 0.084\% \\ \varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{1.6mV}{0.83V} * 100 = 0.193\%\end{aligned}\tag{4.6}$$

4.5.- Mesura de la sensibilitat i linealitat

Abans de la mesura experimental del guany de l'amplificador lock-in s'ha fet una simulació del sistema complet per analitzar-ne el comportament esperat.

S'espera una sortida lineal ja que, tal com s'ha vist al tractament matemàtic anterior, la sortida és proporcional a l'amplitud del senyal d'entrada. L'ona de prova ha estat una sinusoidal de freqüència 1Hz, fase relativa respecte la referència 0.1π i amplitud variable. El senyal de referència ha estat de 1Hz de freqüència i 1V d'amplitud.

En la figura 4.12 es mostra la sortida del filtre (després del càlcul de l'arrel quadrada del mòdul de la component en quadratura i en oposició de fase) per 100 valors de l'amplitud d'entrada.

Tal com s'ha exposat, la sortida és lineal amb l'entrada. Tanmateix, s'ha realitzat un ajust de la corba per poder quantificar aquesta linealitat. L'ajust dóna una relació de $V_{out}(V)=0.5V_{in}(mV)+1.5 \cdot 10^{-11}$, amb un error mitjà quadràtic de $6.7 \cdot 10^{-11}$. Aquest paràmetre evidencia la linealitat esperada.

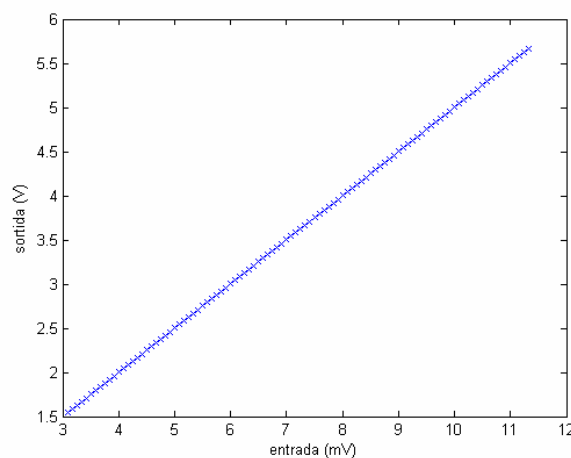


Figura 4.12: Simulació de la sortida de l'amplificador lock-in per diferents valors de l'amplitud del senyal d'entrada

Per la realització de la mesura experimental, s'ha programat en LabView una rutina (adquisicioDC_controlAC_ampl.vi) que permet modificar l'amplitud del senyal del generador de funcions HP33120A i adquirir la sortida en contínua al multímetre HP34401A. Les comunicacions entre la instrumentació i l'ordinador que les governa s'han fet mitjançant el port GPIB.

Es genera una ona sinusoidal a 1Hz de freqüència i 200mV d'offset. S'ha fet un escombrat en l'amplitud des de 100mV fins a 350mV pic a pic, a passos de 1mV, esperant 30 segons abans de cada cicle de mesures per estabilitzar la sortida. Per cada amplitud s'han adquirit 100 valors. Com que s'interposa el divisor de tensió, per tal de baixar la tensió i que aquesta sigui més semblant a l'aplicació final, el rang de tensions d'entrada aplicades a l'amplificador lock-in és de 3.17mV a 11.1mV pic a pic (amb 6.34mV d'offset).

La figura 4.13 mostra el senyal aplicat a l'amplificador lock-in quan l'amplitud és la més petita de les aplicades. La figura 4.14 mostra la sortida mesurada quan es realitza l'escombrat esmentat. A la gràfica s'hi presenten les barres d'error calculades a partir de la desviació estàndard de cada conjunt de mesures.

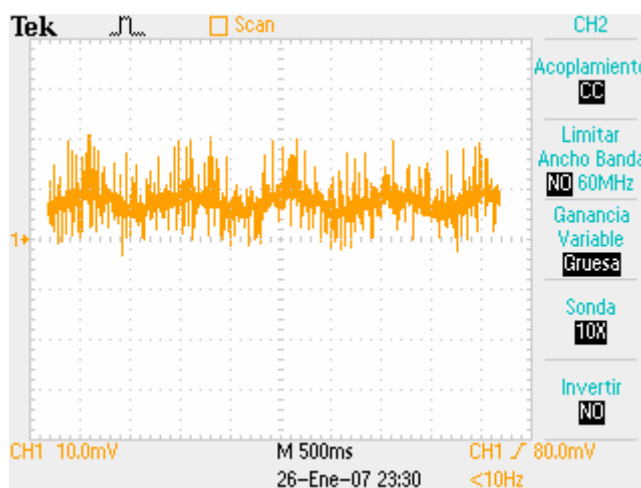


Figura 4.13: Senyal que s'aplica a l'amplificador lock-in per mesurar el guany. Es fa un escombrat en amplitud de 3.17mV a 11.1mV.

Amb la gràfica 4.14 es poden calcular paràmetres bàsics per la correcta caracterització de l'amplificador lock-in.

La sortida mesurada (figura 4.14) és lineal, però també s'ha ajustat la funció per quantificar la linealitat. L'ajust dóna una relació de $V_{out}(V)=0.2625V_{in}(mV)-0.01491$, amb un error quadràtic mitjà de 0.0027 (usant els 251 punts). Aquest paràmetre dóna idea de la gran linealitat del dispositiu realitzat. Cal notar que el pendent de la funció teòrica i la mesurada no són el mateix, aquest fet és causat per la constant de normalització que realitza el microcontrolador per adequar la sortida màxima a 3V.

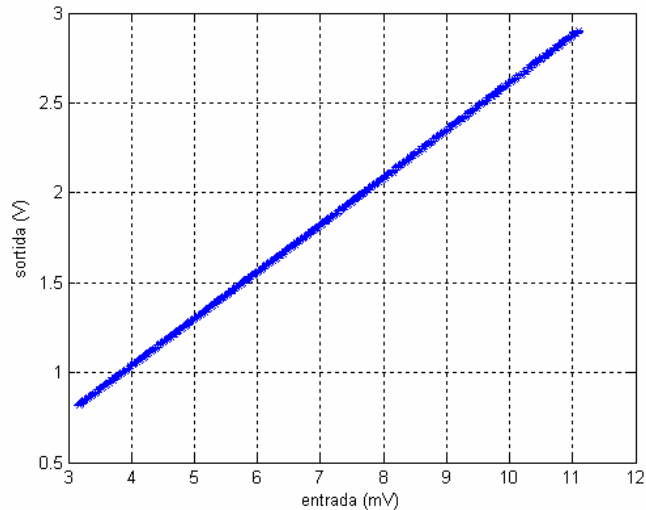


Figura 4.14: Sortida en tensió de l'amplificador lock-in MSP430 quan a l'entrada hi ha un senyal sinusoidal de 1Hz, offset 6.34mV i l'amplitud pic a pic va de 3.17mV a 11.1mV. Amb la desviació estàndard de cada mesura.

L'ajust anterior també dona la sensibilitat del dispositiu $S=0.2625(\text{mV/V})$, amb una confiança del 95% dins de l'interval (0.2623, 0.2626).

4.6.- Mesures amb els lock-in comercials

Per tal d'avaluar les prestacions del lock-in implementat s'ha repetit la caracterització amb dos lock-in comercials. Per una banda el lock-in de ThorLabs LIA 100 ja introduït anteriorment i per l'altra banda el lock-in comercial SR830 DSP, d'Stanford Research Systems.

El SR830 és un lock-in de dos canals, basat en un DSP i pot treballar des de 1mHz a 102KHz, utilitzant com a referència un senyal extern o un oscil·lador intern i mostra la magnitud i la fase de sortida. Permet la configuració dels filtres (constant de temps i ordre), de la sensibilitat, afegir filtres rebuig de banda i fer mesures diferencials entre els dos canals.

El SR830 multiplica el senyal de referència amb el senyal d'entrada digitalment. El senyal d'entrada es converteix a digital mitjançant un convertidor ADC de 16 bits i mostrejant a 256KHz. Posteriorment hi ha una etapa anti-aliasing, que talla les freqüències majors de 102KHz.

El seu diagrama de blocs és semblant al presentat anteriorment per un lock-in de dues fases general, afegint-hi la lògica que governa la configuració de la mesura (guany, sortida, filtres...)

Mesura del SNR i del temps de resposta

L'experiment realitzat ha estat anàleg a l'emprat per mesurar la relació senyal soroll del lock-in implementat. S'ha generat una ona de 200mVpic a pic i offset de 300mV i s'ha fet passar pel divisor de tensió, de manera que el senyal d'entrada al lock-in és el mateix que el generat pel test del lock-in basat en el microcontrolador MSP430 (figura 4.3).

El lock-in SR830 es configura amb els següents paràmetres: constant de temps 10s, sensibilitat 10mV, referència interna a 1Hz i filtre notch a 50Hz. Es pot escollir l'ordre del filtre. S'ha escollit ordre 2, ja que d'aquesta manera els dos filtres comparats tindran les mateixes característiques. Tot i això, amb l'objectiu d'estudiar l'efecte d'augmentar l'ordre del filtre, també s'ha fet la mateixa mesura per filtres d'ordre 1 i 4.

S'han adquirit 1000 mostres per cada experiment, que comporten un temps d'aproximadament 7 minuts. La figura 4.15a mostra el transitori mesurat a la sortida del lock-in SR830 pels diferents ordres del filtre.

El lock-in LIA100 s'ha configurat amb una constant de temps de 3 segons, una sensibilitat de 50dB i agafant la referència externa de 1Hz. La figura 4.15b en mostra la sortida temporal.

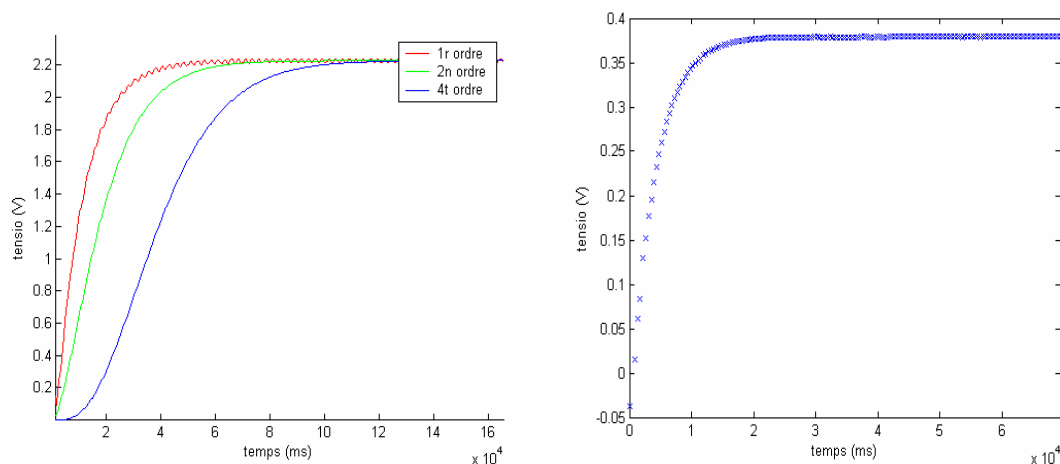


Figura 4.15: a) Transitori mesurat del lock-in SR830 per un filtre de primer, segon i quart ordre. b) Transitori mesurat del lock-in LIA100

La figura 4.15 proporciona una idea del temps de resposta dels dos lock-in. Es veu com el temps de resposta és major a mesura que l'ordre del filtre és més alt. Tanmateix, els filtres de major ordre tenen menys soroll a la sortida. Aquests paràmetres es mostren a la taula 4.2.

A partir de les mesures anteriors, es pot mesurar la desviació estàndard del senyal quan aquest és estable. La taula 4.2 mostra la desviació estàndard de les mesures, el nombre de mesures emprades per calcular-la i la mitjana del valor estabilitzat. També s'hi presenta la relació senyal soroll de la sortida calculada a partir del quocient entre la desviació estàndard i la mitjana

	ordre filtre	temps de resposta	mitjana estable	desviació estàndard	nombre de punts	SNR _{out}
SR 830	1	55s	2.23V	9.4mV	400	47.5dB
SR 830	2	72s	2.23V	0.16mV	400	83dB
SR 830	4	127s	2.23V	0.18mV	400	81.5dB
LIA 100	no esp.	22s	0. 3790V	0. 32mV	700	61.7dB

Taula 4.2: Comparació entre els resultats obtinguts de la caracterització pel lock-in

Mesura de l'amplada de banda

S'ha aplicat un senyal sinusoidal de 200mV pic a pic i 300mV d'offset al divisor de tensió, la sortida del qual és l'entrada del lock-in. El lock-in SR830 s'ha configurat amb una sensibilitat de 10mV i constant de temps de 10 segons. S'ha fet un escombrat en freqüències de 0.8Hz a 1.2Hz, a passos de 12.5mHz. Per cada freqüència s'ha mesurat 100 vegades la sortida i s'ha esperat 2 minuts a començar cada cycle de mesures per estabilitzar la sortida. S'ha repetit la rutina per diferents valors de l'ordre del filtre.

A la figura 4.16 es presenta la sortida del lock-in quan el senyal de referència és 1Hz i es realitza un escombrat en la freqüència del senyal. L'amplada de banda del lock-in mesurada es presenta a la taula 4.3.

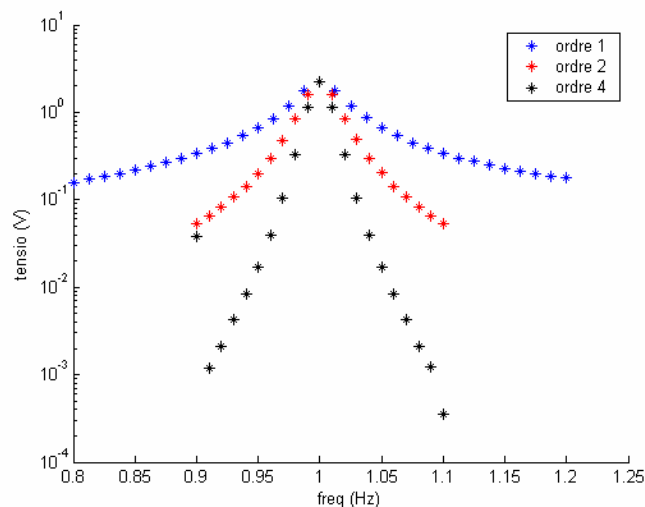


Figura 4.16: Mesura de l'amplada de banda del lock-in SR830 per diferents ordres del filtre.

	ordre filtre	amplada banda (mHz)
SR 830	1	60
SR 830	2	30
SR 830	4	20

Taula 4.3: Estimacions de l'amplada de banda del lock-in SR830 en funció de l'ordre del filtre.

Mesura de la sensibilitat i de la linealitat

Per tal de completar la caracterització dels lock-in comercials, se n'ha mesurat la sensibilitat i la linealitat.

Pel que fa al lock-in LIA 100, la seva funció de transferència es presenta a la figura 4.17, quan la sensibilitat és de 50dB i una constant de temps de 3 segons. El senyal d'entrada, abans del divisor de tensió, té un offset de 200mV i una amplitud de 100mV pic a pic fins a 230mV, a intervals de 5mV. Per cada amplitud es mesuren 100 punts i s'esperen 2 minuts abans de començar l'adquisició. La figura 4.17 mostra les mesures.

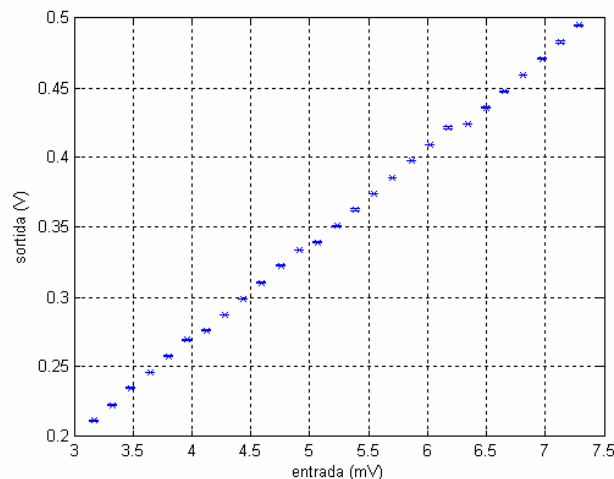


Figura 4.17: Mesura del lock-in LIA 100 quan es fa un escombrat en amplitud del senyal d'entrada

Calculant l'ajust lineal de les dades presentades a la figura 4.17 es té una sortida de $V_{out}(mV) = 67.85V_{in}(mV) - 2.007$.

La sensibilitat mesurada del lock-in LIA 100 en aquestes condicions de mesura és de 67.85 mV/mV, amb una confiança del 95% a l'interval (67.19, 68.51). El grau de linealitat es pot avaluar amb la suma d'error al quadrat, en aquest cas $rsme = 0.0021$.

El mateix s'ha repetit pel lock-in SR830, amb una sensibilitat de 10mV, constant de temps de 10 segons, filtre de segon ordre i freqüència de referència interna a 1Hz. S'ha escombrat l'amplitud d'entrada de 100mV a 310mV pic a pic, a passos de 1mV. S'han esperat 3 minuts entre cada cicle de mesures, i s'han adquirit 100 mesures per cada amplitud. La figura 4.18a mostra la sortida per l'escombrat esmentat.

L'ajust dóna l'equació $V_{out}(V) = 0.3516V_{in}(mV) - 0.0006307$. Així la sensibilitat és de 0.3516 mV/V. La gran linealitat es comprova amb el paràmetre $rsme = 3.3252 \cdot 10^{-4}$.

I de nou pel lock-in SR830 s'han repetit la rutina, però usant el filtre de quart ordre. La tensió de sortida es mostra a la figura 4.18b. Per aquest cas l'ajust obtingut ha estat $V_{out}(V) = 0.3516V_{in}(mV) - 0.0005653$. Així, la sensibilitat és 0.3516mV/V. El paràmetre $rsme = 6.3126 \cdot 10^{-4}$ dóna idea de la gran linealitat.

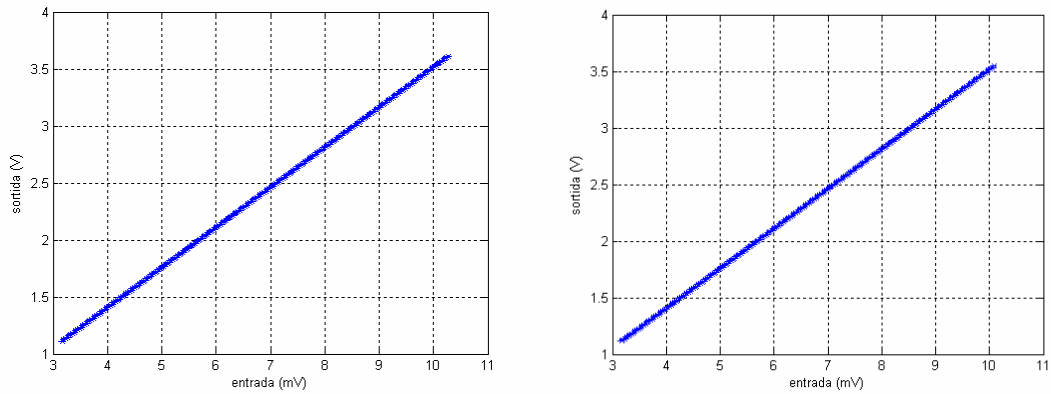


Figura 4.18: Sortida mesurada del lock-in SR830 quan es fa un escombrat en amplitud del senyal d'entrada. a) Filtre de segon ordre. b) Filtre de quart ordre.

Mesura de la repetitivitat

S'ha avaluat aquest paràmetre pel lock-in RS830 amb el mateix cicle de mesures que pel lock-in basat amb el MSP430 (apartat 4.4). S'ha variat l'amplitud d'una ona sinusoidal de 9.51mV a 3.17mV, amb un offset de 6.34mV.

El lock-in SR830 s'ha configurat amb un filtre de segon ordre, 10mV de sensibilitat, 10 segons de constant de temps i referència interna de 1Hz. La figura 4.19 mostra la sortida en tensió quan l'entrada és l'especificada.

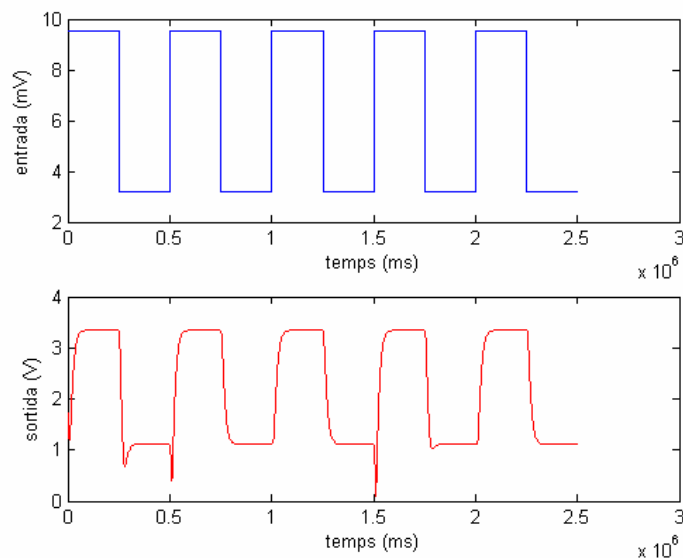


Figura 4.19: Mesura del lock-in SR830 quan l'entrada es va repetint cíclicament.

La taula 4.4 mostra la mitjana de cada tram un cop s'ha tret el transitori.

Tram	mitjana sortida (V)
1	3.3446
3	3.3427
5	3.3429
7	3.3423
9	3.3424
2	1.1142
4	1.1138
6	1.1137
8	1.1136
10	1.1136

Taula 4.4: Mitjana de la sortida del lock-in SR830 quan l'entrada es va canviant cíclicament.

S'ha fet el mateix tractament que pel lock-in basat en el MSP430. La desviació estàndard de la sortida a l'estat alt és 0.95mV i per l'estat baix és 0.25mV.

Les equacions 4.7 donen idea de l'error introduït per la repetitivitat de les mesures. Aquest és menor del 0.03%.

$$\begin{aligned} \varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{0.95mV}{3.34V} * 100 = 0.03\% \\ \varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{0.25mV}{1.11V} * 100 = 0.02\% \end{aligned} \quad (4.7)$$

La sortida de la mateixa mesura pel lock-in LIA 100 es presenta a la figura 4.20, i la taula 4.5 mostra la mitjana de cada tram.

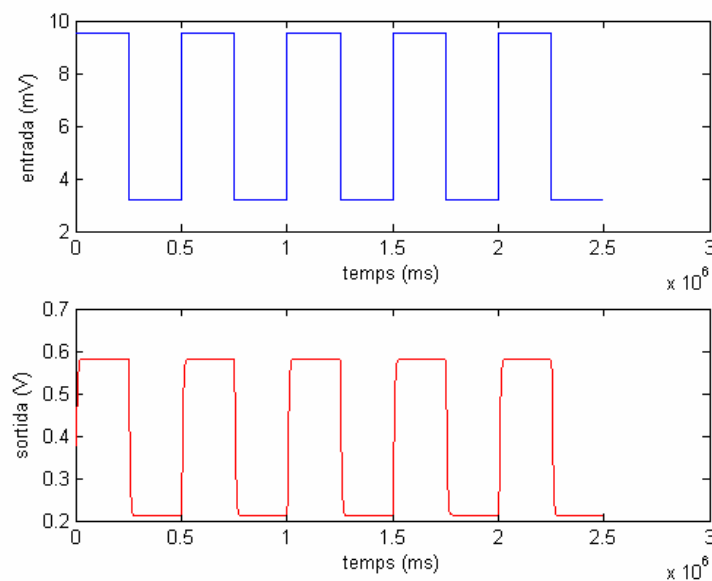


Figura 4.20: Sortida mesurada pel lock-in LIA100 quan l'entrada es va repetint cíclicament.

Tram	mitjana sortida (V)
1	0.58120
3	0.58067
5	0.58177
7	0.58139
9	0.58092
2	0.21125
4	0.21145
6	0.21154
8	0.21160
10	0.21138

Taula 4.5: Mitjana de la sortida del lock-in quan l'entrada es va canviant cíclicament.

I fent el càlcul anterior pel cas de l'amplificador lock-in LIA 100 es tenen els resultats presentats a les equacions 4.8. Aquestes donen idea de l'error introduït per la repetitivitat de les mesures, que és menor al 0.07%.

$$\begin{aligned}\varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{0.4244mV}{0.5812V} * 100 = 0.07\% \\ \varepsilon(\%) &= \frac{\sigma}{\bar{x}} = \frac{0.1376mV}{0.2114V} * 100 = 0.06\%\end{aligned}\tag{4.8}$$

4.7.- Sortida a un senyal d'entrada no sinusoidal

El temps de resposta de les termopiles és de l'ordre del segon, i la freqüència de modulació és de 1Hz. Per tant, s'espera una entrada a l'amplificador lock-in tipus exponencial (semblant a una sinusoidal). Tanmateix, si es vol canviar el tipus de termopiles per unes de més ràpides, l'entrada a l'amplificador lock-in serà semblant a un senyal quadrat de freqüència 1Hz.

L'expressió 4.9 mostra el desenvolupament en sèrie de Fourier d'un senyal quadrat. Es pot comprovar com només té harmònics en els múltiples senars de la freqüència principal. Les freqüències 3Hz i 5Hz només es troben atenuades pel filtre antialiasing 14dB i 32dB respectivament. Després de la multiplicació digital, aquestes freqüències retornen a 2Hz i 4Hz, fet que pot ser problemàtic ja que el filtre digital no té cap zero a 4Hz. D'aquesta manera, es poden originar oscil·lacions a la sortida que facin crític el sistema.

$$\frac{4}{\pi} \left[\frac{\sin(x)}{1} + \frac{\sin(3x)}{3} + \frac{\sin(5x)}{5} + \dots \right]\tag{4.9}$$

En canvi, si el temps de resposta de les termopiles és major a 1 segon i es continua modulant a 1Hz, el tram de l'exponencial es pot associar a un senyal triangular. L'equació 4.10 mostra el desenvolupament en sèrie de Fourier d'un senyal triangular, que evidencia que només té múltiples senars de la freqüència principal. Aquest senyal porta associats els mateixos problemes que el cas d'una entrada quadrada.

$$\pi/2 - \frac{4}{\pi} \left[\frac{\cos(x)}{1} + \frac{\cos(3x)}{3^2} + \frac{\cos(5x)}{5^2} + \dots \right] \quad (4.10)$$

Amb l'objectiu d'avaluar l'eficiència de l'amplificador lock-in dissenyat quan l'entrada no és sinusoidal s'ha mesurat la sortida d'aquest quan a l'entrada hi ha un senyal quadrat de 6.3mV pic a pic i 9.5mV d'offset i 1Hz de freqüència (figura 4.21a) i quan hi ha un senyal triangular de les mateixes característiques (figura 4.21b). La figura 4.22a mostra la sortida del lock-in MSP430 quan l'entrada és el senyal quadrat especificat i la figura 4.22b quan l'entrada és triangular.

Tant pel senyal quadrat com pel senyal triangular, s'ha calculat la desviació estàndard i la mitjana de la sortida quan aquesta és estacionaria i la corresponent relació senyal soroll. La taula 4.6 compara els valors obtinguts pels dos tipus de senyal d'entrada amb la mesura del senyal sinusoidal (apartat 4.3). Es comprova com l'empitjorament de la relació senyal soroll del lock-in implementat quan l'entrada no és sinusoidal no esdevé dramàtica.

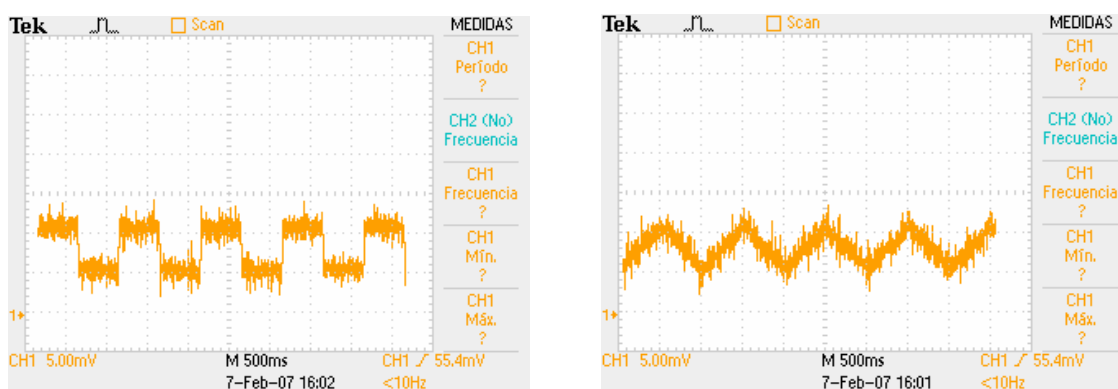


Figura 4.21: a) Senyal quadrat d'entrada, per avaluar la sortida del lock-in MSP430 quan l'entrada no és sinusoidal. b) Senyal triangular d'entrada.

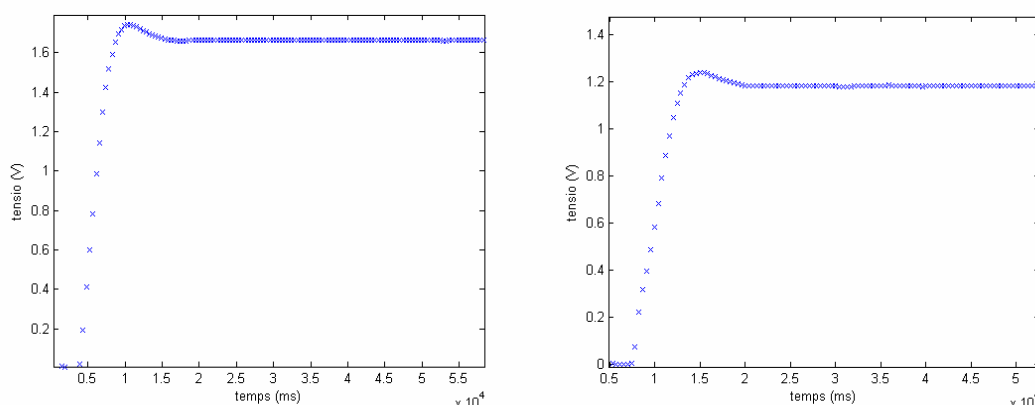


Figura 4.22: a) Mesura de la sortida de l'amplificador lock-in MSP430 quan l'entrada és el senyal quadrat especificat. b) Sortida quan l'entrada és el senyal triangular.

	Mitjana a la sortida	Desviació estàndard	SNR _O
quadrat	1.66V	1.9mV	58.9dB
triangular	1.18V	2mV	55dB
sinusoidal	1.68V	1.4mV	61.5dB

Taula 4.6: Comparació entre les característiques del lock-in implementat per diferents tipus de senyal d'entrada.

5.- Conclusions

5.1.- Comparació entre lock-ins

En aquest apartat es comparen els valors obtinguts en la caracterització del lock-in implementat amb els obtinguts pels lock-ins comercials.

* Cal fer esment que, malgrat que es presenten a la mateixa columna, la constant de temps dels lock-in comercials no és comparable directament amb la inversa de la freqüència de tall. Quan el filtre digital és d'ordre alt, es distribueixen els pols i no tots estan damunt del mateix punt. Cadascun té la seva resposta temporal, i el temps de resposta del filtre global acaba sent una combinació de la resposta de tots els pols del filtre. La millor comparació és amb el mateix temps de resposta mesurat.

Idealment, per realitzar una bona comparació entre els lock-in, tots s'haurien de trobar en les mateixes condicions. Per tant, s'hauria d'ajustar la freqüència de tall del lock-in MSP430 per tal que aquest tingués el mateix temps de resposta que els lock-in amb els que es compara.

Amplada de banda

Senyal aplicat al lock-in: 6.3mV pic a pic, 9.5mV d'offset. Es fa un escombrat en freqüència.

	ordre filtre	constant de temps*	amplada banda (mHz)
SR 830	1	10s	60
SR 830	2	10s	30
SR 830	4	10s	20
MSP430	2	$f_{\text{tall}}=0.1\text{Hz}$	260

Amplada de banda mesurada a mitja alçada.

Temps de resposta, sobrepic i SNR

Senyal aplicat: Segons el valor esperat: 6.3mV pic a pic, 9.5mV d'offset. A partir de l'ajust sinusoidal 6.3mV pic a pic i 10.5mV d'offset. Desviació estàndard a l'entrada 2.4mV, $\text{SNR}_I=-0.65\text{dB}$. Freqüència 1Hz.

	ordre filtre	constant de temps*	temps de resposta (s)	sobre pic (%)	Mitjana a la sortida	Desviació estàndard	SNR_O
SR 830	1	10s	55	0	2.23V	9.4mV	47.5dB
SR 830	2	10s	72	0	2.23V	0.16mV	83dB
SR 830	4	10s	127	0	2.23V	0.18mV	81.5dB
LIA 100	?	3s	22	0	0.3790V	0.32mV	61.7dB
MSP430	2	$f_{\text{tall}}=0.1\text{Hz}$	13	4.64	1.68V	1.4mV	61.5dB

Linealitat i sensibilitat

Senyal aplicat: Senyal sinusoidal amb un offset de 6.3mV i 1Hz. Escombrat en amplitud.

	ordre filtre	constant de temps*	Sensibilitat	rsme
SR 830	2	10s	0.3516 mV/V	$3.3252 \cdot 10^{-4}$
SR 830	4	10s	0.3516 mV/V	$6.3126 \cdot 10^{-4}$
LIA 100	?	3s	67.8 mV/mV	$2.1 \cdot 10^{-3}$
MSP430	2	$f_{\text{fall}}=0.1\text{Hz}$	0.2625mV/V	$2.7 \cdot 10^{-3}$

Repetitivitat

Senyal aplicat: Senyal sinusoidal amb un offset de 6.3mV i amplitud 3.17mV i 9.51mV

	ordre filtre	constant de temps*	Repetitivitat
SR 830	2	10s	<0.03%
LIA 100	?		<0.07%
MSP430	2	$f_{\text{fall}}=0.1\text{Hz}$	<0.2%

Consum i dimensions

	Consum	Dimensions (cm x cm x cm)
SR 830	40W	43.5 x 13.5 x 50
LIA 100	5W	6 x 14 x 16
MSP430	7.35mW	5 x 5 x 1

El paràmetre bàsic per avaluar la capacitat dels amplificadors lock-in per recuperar el senyal d'entrada és el SNR. L'amplificador dissenyat, basat amb el microcontrolador MSP430, està al nivell del lock-in comercial LIA100. Tots dos estan al voltant dels 60dB. Tanmateix, el lock-in SR830 està un nivell per sobre, ja que la relació senyal soroll mesurada, tant pel filtre d'ordre 2 com pel d'ordre 4, es troba per sobre dels 80dB. Aquesta diferència de qualitat pot trobar una explicació en el temps de resposta, en l'amplada de banda i en la freqüència de mostreig.

Es pot comprovar com el lock-in SR830 tarda un temps considerablement més llarg en respondre a una excitació que els altres dos. Això evidencia que la rutina interior del SR830 dedica més temps a integrar les mostres d'entrada. El temps d'integració és major, cosa que significa que es realitza una mitjana de les mostres més llarga en el temps i que per tant, la sortida presenta menors oscil·lacions.

El lock-in SR830 també té una amplada de banda força més estreta que el basat en el microcontrolador MSP430. Aquest fet evidencia que el lock-in SR830 opera com un filtre passa-banda més estret que el MSP430 i que per tant menys soroll aconsegueix passar a la sortida.

També és destacable la diferència en la freqüència de mostreig. El lock-in SR830 mostreja a 256KHz, mentre que el lock-in MSP430 ho fa a 4Hz. Si la freqüència de mostreig és major, es disposen de més mostres per cycle per fer el filtrat digital i que els efectes d'aliasing siguin menys crítics. D'aquesta manera, es milloren les prestacions de l'amplificador lock-in. Tanmateix, per tal que aquest pugui operar a temps real (treure la sortida al mateix ritme que entra la mostra nova) no es pot pujar indefinidament la freqüència de mostreig, ja que cada vegada hi ha menys temps per realitzar la rutina interna. Hi ha un compromís entre les millores per augmentar la freqüència de mostreig i el temps disponible pel processat.

D'altra banda, el tamany del lock-in basat en el microcontrolador MSP430 és considerablement més petit que el SR830, cosa que el fa molt més portable i lleuger. Una altra característica important és la diferència de consum. Les especificacions del SR830 marquen un consum de 40W, mentre que el consum mesurat del MSP430 és de 7.35mW. La diferència enorme en el consum es deu bàsicament a la versatilitat, majors prestacions, displays, interfícies amb l'usuari, comunicacions...

5.2.- Millores

A partir de la caracterització del lock-in SR830 es veu com augmentar l'ordre del filtre no sembla determinant pel que fa a la millora de la relació senyal soroll. Per tant, sembla que implementar un filtre d'ordre 2 ja pot ser suficient.

Un altre paràmetre que podria millorar les característiques de l'amplificador és el nombre de bits del convertidor analògic digital de l'entrada. El convertidor ADC és de 16 bits. Referint la mesura del soroll de sortida a l'entrada, sobre tot el rang d'entrada, es tenen 11 bits efectius del convertidor, tal com mostra l'equació 5.1. Això indica que 16 bits per adquirir l'entrada pot ser suficient.

$$n_{bitsefectius} = \log_2 \left(\frac{1.68V}{1.4mV} \right) = 10.2 < 11 \quad (5.1)$$

Un paràmetre que sí que milloraria les prestacions de l'amplificador lock-in és la freqüència de mostreig. Tal com es mostra a la figura 5.1, augmentar la freqüència de mostreig implica disminuir els efectes d'aliasing.

En el cas implementat, amb una freqüència de mostreig de 4Hz i un filtre antialiasing de quart ordre i freqüència de tall de 2Hz, la component de 4Hz es troba atenuada 24dB. La rutina de processat requereix 11.25ms, que significa que mostrejant a 80Hz encara es tindria temps suficient entre mostra i mostra per realitzar el processat. En el cas de mantenir el mateix filtre antialiasing (quart ordre i freqüència de tall a 2Hz), la component de 80Hz es trobaria atenuada 128dB. Tanmateix, en l'aplicació final, és possible que el lock-in hagi de tractar quatre termopiles simultàniament, cosa que implicarà multiplicar per quatre el temps de processat. En aquest cas, la freqüència de mostreig màxima és de 20Hz. La component de 20Hz quedaria atenuada 80dB.

Una altra millora que es podria realitzar és fer el filtre digital més estret, de manera que menys soroll fos capaç de passar-hi a través. Aquest fet implicaria un augment en el

temps de resposta del dispositiu, però aquest paràmetre no és crític per l'aplicació final, ja que s'espera que les variacions de concentració de gas que s'han de detectar seran, com a molt ràpid, de l'ordre de minuts.

Es pot augmentar l'ordre del filtre digital, la freqüència de mostreig, augmentar el temps de resposta o millorar el filtre antialiasing, però hi ha un límit teòric a partir del qual l'amplificador no millorarà. El soroll de banda base que es cola a través del filtre digital només es pot eliminar fent aquest filtre més estret.

Caldria fer un estudi més acurat del soroll a l'entrada per tal de poder fer-ne una anàlisi i idear alguna implementació que el minimitzi. Així doncs, caldria fer una anàlisi espectral del soroll per saber quines components té i com reduir-lo. Caldria fer un estudi ben acurat de la sortida en tensió de les termopiles, veure quines són les components de soroll majoritàries i pensar amb alguna etapa de pre-amplificació que les minimitzi.

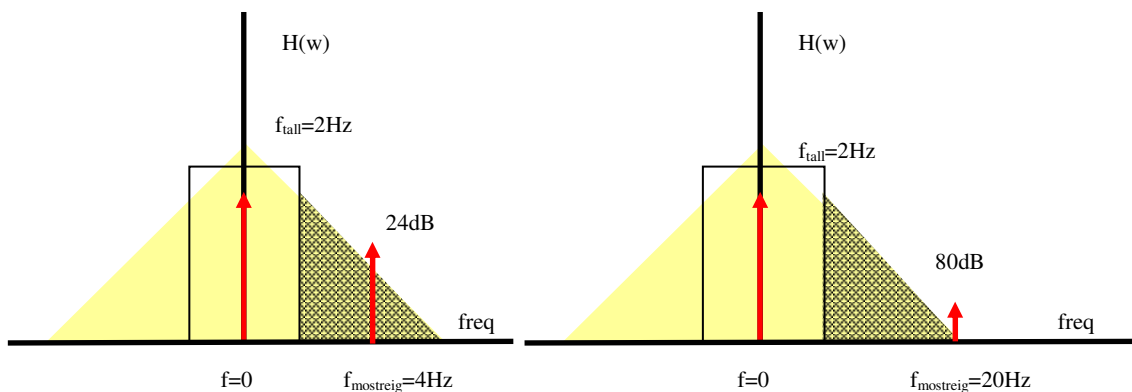


Figura 5.1: Comparació dels efectes d'aliasing quan la freqüència de mostreig augmenta de 4Hz a 20Hz.

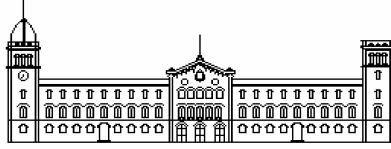
Tot i les millores presentades anteriorment i que poden ser aplicables, es considera que el lock-in basat en el MSP430 ha assolit les exigències necessàries al començament del Projecte i es troba al nivell dels amplificadors lock-in comercials. A més, la pèrdua de prestacions pel fet de no tenir un senyal sinusoidal a l'entrada no esdevenen dramàtiques. Aquest fet és important per si el temps de resposta de les termopiles canvia i la forma del senyal d'entrada és semblant a un senyal quadrat o triangular.

Cal remarcar les reduïdes dimensions de l'amplificador lock-in implementat i el seu baix consum. Aquestes característiques fan que sigui un dispositiu de fàcil maneig i de llarga autonomia. Fàcilment es pot implementar juntament amb algun dispositiu que necessiti detecció síncrona, cosa que permetria tenir un sistema detector i acondicionament de senyal integrat.

Per cloure el Projecte, caldria comprovar el correcte funcionament de l'amplificador implementat treballant en l'aplicació de detecció de gasos per la qual va ser dissenyat. S'espera que sigui capaç de recuperar el senyal provinent de les termopiles amb l'exactitud necessària per detectar les concentracions de gas volgudes.

6.- Bibliografía

- [1] MEADE, M.L. (1983). “Lock-in amplifiers: principles and applications” (Londres, Peter Peregrinus Ltd.)
- [2] **A low-cost, high-performance, digital signal processor-based lock-in amplifier capable of measuring multiple frequency sweeps simultaneously** Maximiliano Osvaldo Sonnaillona! and Fabián Jose Bonettob Review of scientific instruments **76**, 024703 s2005d
- [3] **Digital lock in amplifier: study, design and development with a digital signal processor** Javier Gaspar, Swei Feng Chen, Alejandro Gordillo, Mateo Hepp, Pablo Ferreyra, Carlos Marqués. Microprocessors and Microsystems **28** (2004) 157–162
- [4] **A modular, low-cost, digital signal processor-based lock-in card for measuring optical attenuation** L. A. Barragán and J. I. Artigas R. Alonso and F. Villuendas Review of scientific instruments volume **72**, number 1 january 2001
- [5] Remote temperature measurement with PerkinElmer thermopile sensors (pyrometry): A practical guide to quantitative results. J. Schilz. Application note. July 2001
- [6] About lock-in Amplifiers. ThinkSRS. Application note.
- [7] **Sensores de radiación basados en el efecto piroeléctrico.** J.J. Fernández de Dios. Gener 2007. http://chips.uvigo.es/articulos/sensores_piroelectricos.pdf



**ENGINYERIA ELECTRÒNICA
UNIVERSITAT DE BARCELONA**

Projecte Fi de carrera presentat el dia de de 200
a la Facultat de Física de la Universitat de Barcelona,
amb el següent tribunal:

Dr. President

D. Vocal 1

D. Vocal 2

D. Secretari

Amb la qualificació de: