

DISSENY DIGITAL BÀSIC 2025-2026

PRÀCTICA 2: Implementació estructural d'un sistema digital (dies 20,21,22,23,24 d'Octubre)

Treball a desenvolupar al laboratori:

1. Implementeu la següent funció **funcio_2** de 4 variables d'entrada, **a**, **b**, **c** i **d**, i una sortida **f** tal com està escrita i utilitzant les arquitectures **logica**, **logicaretard**, **estructural** i **estructural R** descrites anteriorment i sense realitzar la simplificació de la funció:

$$f(a,b,c,d) = a \cdot c \cdot (a \text{ XOR } d) + (b \cdot c)$$

- a) Per tal d'implementar l'arquitectura estructural, primer caldrà que recupereu les portes lògiques de la pràctica anterior, amb arquitectures '**logica**' i '**logicaretard**'. En aquesta darrera arquitectura, imposeu un retard de 5 ns (fes-ho en un fitxer apart).
- b) Implementeu ara l'entitat **funcio_2** amb la seva arquitectura **logica** i **logicaretard** a partir de l'expressió de dalt, SENSE SIMPLIFICAR-LA. En l'arquitectura **logicaretard** imposeu un retard de 5 ns. Podeu fer servir els noms de **bdp** i **test** per l'entitat i l'arquitectura del banc de proves, respectivament. Definiu els noms dels senyals d'entrada del banc de proves com **entA**, **entB**, **entC** i **entD** i les sortides, **sort_logica**, i **sort_logica_R**. Feu que els senyals variïn cada 50 ns (tal i com es fa a l'exemple de codi, **considerant que el senyal entA és el senyal que varia més ràpidament**).
- c) Escriviu l'arquitectura **estructural** corresponent a la **funcio_2** que heu implementat. Utilitzeu primer les arquitectures **logica** de les portes. Afegiu en el banc de proves que heu definit anteriorment la **funcio_2** amb la seva arquitectura **estructural** i comproveu el resultat (ara haureu de testar tres arquitectures simultàniament). Noteu que la sortida de la **funcio_2** ha de ser un senyal diferent per a cada arquitectura (**logica**, **logicaretard**, **estructural**).
Per tal de comprovar el funcionament correcte, podeu genereu-vos en un paper la taula de veritat corresponent a la funció. Després, comproveu, que sota les 16 combinacions de les variables d'entrada, la sortida de la simulació coincideix amb la taula de veritat.
- d) Ara considereu l'arquitectura retardada '**logicaretard**' de les portes en una nova arquitectura '**estructural_R**'. Afegiu ara en el mateix banc de proves la **funcio_2** amb aquesta darrera arquitectura **estructural_R** i comproveu el resultat (heu d'afegir la sortida en el banc de proves corresponent a la **funcio_2** amb aquesta arquitectura **estructural_R**). Construïu el corresponent banc de proves. Comproveu que hi ha diferències amb l'apartat b) que no són, exclusivament, un endarreriment de tota la funció de sortida. Descriviu i justifiqueu aquestes diferències, afegint un comentari en el codi, on indiqueu explícitament a quins instants de temps apareixen.
- e) Feu també una captura de pantalla del cronograma on surti el comportament de totes les portes (amb totes les arquitectures).
- f) A partir del banc de proves anterior, modifiqueu-lo de forma que els senyals variïn cada 5 ns (per pujar l'arxiu, després torneu a deixar-ho amb la variació de 50 ns). Compareu aquest comportament amb el que s'esperaria per la funció lògica que realitza el circuit, que seria el donat a l'apartat b). Per què són diferents? Penseu-hi i justifiqueu-nos-ho (afegint un altre comentari al final del codi).

Haureu de pujar 2 fitxers, SENSE COMPRIMIR, que continguin les següents informacions:

- 1) Un fitxer amb les entitats i arquitectures **logica** i **logicaretard** de les portes lògiques que heu implementat a la pràctica 1. És a dir, les portes **inversor**, **and2**, **and3**, **and4**, **or2**, **or3**, **or4** i **xor2**. El nom del fitxer serà **P2b_Cognom1_Cognom2_Nom_portes.vhd**.
- 2) Un segon fitxer (**P2b_Cognom1_Cognom2_Nom_funcio.vhd**) que implementi la funció que s'ha descrit a l'apartat 2 (nom de l'entitat **funció_2**) amb les seves arquitectures **logica**, **logicaretard**, **estructural** i **estructural_R**. Afegiu l'entitat **bdp** amb l'arquitectura **test**. Responen les dues preguntes que es plantegen als apartats 2d) i 2f), posant-les com a comentaris a l'inici del codi.
- 3) Pengeu també un fitxer amb una captura de pantalla del cronograma on surti el comportament de totes les portes (amb totes les arquitectures). La captura de pantalla es dirà **P2b_Cognom1_Cognom2_Nom.jpg**.

Aquest treball l'haureu de pujar a través del campus virtual quan acabeu la vostra sessió de pràctiques, abans de l'hora de finalització de la vostra sessió de pràctiques. Els codis enviats FORA DEL TERMINI es corregiran però NO S'AVALUARAN.

Recordeu que totes les trameses de fitxers es faran a través del campus virtual. NO ENVIEU ELS CODIS PER AVALUAR PER CORREU ELECTRÒNIC.